



处理 XNS1042 问题批次的特别办法 v01

处理 XNS1042 问题批次的特别办法 v01

适用范围：XNS1042 问题批次

成因：

自 8 月 1 日起出货的 XNS1042（我司批号为 1828CTa 和 1833CTa），因供应商品圆问题，受生产性漂移影响，以致内部的 1.2V BG 产生器及其相关的 2/3/4V Vref 产生器，在 VDD 电压超过 3.6V 时，有一定机率未能正常启动及工作，而且不良机率随 VDD 电压的上升而升高，也随工作温度下降而升高。晶圆 CP 时因只对该功能在 VDD=3.3V 下进行测试，故未能筛选出不良品。

虽然客户绝大部分在电路中会使用 3.3V LDO 为电源，理论上应可以把问题批次当正常的使用，但为了保险起见，以避免还有不能预测的情况出现，建议客户使用以下解决办法修改程序，以保万全。

解决办法：

针对使用问题批次，用户可以按以下办法，修改源程序，令芯片功能得以恢复正常。

1. 在开机第一次 Enable ADC 时（其他 Enable ADC 不用修改）

原来使用命令：

```
$ADCC      Enable, Pxx;           // Pxx 为需要设定 ADC 通道
```

置换为：

```
#PRAGMA    No_Chk      IO;

$ CLKMD    ILRC/1, En_IHRC, En_ILRC;

CLKMD.4 = 0;           // IHRC OFF

ADCC.7 = 0;            // ADC Disable

$ CLKMD    IHRC/8, En_IHRC, En_ILRC;

ADCC.7 = 1;            // ADC Enable

$ CLKMD    ILRC/1, En_IHRC, En_ILRC;

$ CLKMD    ILRC/1, En_ILRC;

.delay      32;

$ CLKMD    IHRC/4, En_IHRC, En_ILRC;  //切回 User 自定义的 Sysclk (这里以 IHRC/4 为例)

.delay      4000;          //至少 Delay 1ms 后再开始 ADC 转换(delay 时间以 sysclk 计算)
                             //如原来程序流程可确保 1ms 后才 enable ADC, 此 delay 可删除

$ ADCC      Enable, Pxx;           //按原来程序的需要设定 ADC 通道
```



处理 XNS1042 问题批次的特别办法 v01

2. 删除所有 Disable ADC

请把原程序中的所有\$ADCC Disable 全部删除（或修改为 NOP），令 ADC 在开机后首次 Enable 后，一直维持 Enable 状态。

3. 每次使用 Stopsys 或 Stopexe 时

原来使用命令：

```
Stopsys; // 或 Stopexe
```

置换为：

```
#PRAGMA No_Chk IO;
$ CLKMD ILRC/1, En_IHRC, En_ILRC;
CLKMD.4 = 0; // IHRC OFF
ADCC.7 = 0; // ADC Disable
Stopsys; // 或 Stopexe
$ CLKMD IHRC/8, En_IHRC, En_ILRC;
ADCC.7 = 1; // ADC Enable
$ CLKMD ILRC/1, En_IHRC, En_ILRC;
$ CLKMD ILRC/1, En_ILRC;
.delay 32;
$ CLKMD IHRC/4, En_IHRC, En_ILRC; //切回 User 自定义的 Sysclk (这里以 IHRC/4 为例)
.delay 4000; //至少 Delay 1ms 后再开始 ADC 转换(delay 时间以 sysclk 计算)
//如原来程序流程可确保 1ms 后才使用 ADC, 此 delay 可删除
//原来程序设定的 ADC 通道不会改变
```

如需对唤醒瞬间进行防误触发处理的：

```
#PRAGMA No_Chk IO;
$ CLKMD ILRC/1, En_IHRC, En_ILRC;
CLKMD.4 = 0; // IHRC OFF
ADCC.7 = 0; // ADC Disable
while (1)
{ Stopsys ; // 或 stopexe
  If (pa.0 == 1) // 以 pa.0 为唤醒源为例
  break; }
$ CLKMD IHRC/8, En_IHRC, En_ILRC;
ADCC.7 = 1; // ADC Enable
```



处理 XNS1042 问题批次的特别办法 v01

```
$ CLKMD    ILRC/1, En_IHRC, En_ILRC;  
$ CLKMD    ILRC/1, En_ILRC;  
.delay     32;  
$ CLKMD    IHRC/4, En_IHRC, En_ILRC;    //切回 User 自定义的 Sysclk (这里以 IHRC/4 为例)  
.delay     4000;                        //至少 Delay 1ms 后再开始 ADC 转换(delay 时间以 sysclk 计算)  
                                           //如原来程序流程可确保 1ms 后才使用 ADC, 此 delay 可删除  
                                           //原来程序设定的 ADC 通道不会改变
```

注意:

- ◆ 请勿修改上列标示为红色的指令内容及其执行顺序
- ◆ 经上述修改后, 不管 VDD 为何, BG 和 Vref 应皆可正常起动, 正常工作。
- ◆ 在修改程序后, 务必以使用时的最高工作 VDD 电压 (但不能超过 5.5V), 测试产品功能是否正常。
- ◆ 如希望在修改源程序及重新编译后, 程序的 checksum 值与原来的保持一致 (或修改至任何目标值), 可在源程序中加入以下控制命令:

```
.Check_Sum  Modify  0xffffffff
```

此处的 0xffffffff 为用户的指定 checksum 值

- ◆ 经上述修改后的程序, 日后亦可直接烧进修正后的 XN1320B 中, 无须再修改回来。
- ◆ 如有疑问可联系我司 FAE 人员查询。