

# FINAL

晶振电路中，在 2 个 24pf 的起振电容的接地端之间串上一个 1M 欧姆的电阻有什么作用？  
应该是反馈作用，稳定振荡效果

匹配电容-----负载电容是指晶振要正常震荡所需要的电容。一般外接电容，是为了使晶振两端的等效电容等于或接近负载电容。要求高的场合还要考虑 ic 输入端的对地电容。一般晶振两端所接电容是所要求的负载电容的两倍。这样并联起来就接近负载电容了。负载电容是指在电路中跨接晶体两端的总的外界有效电容。他是一个测试条件，也是一个使用条件。应用时一般在给出负载电容值附近调整可以得到精确频率。此电容的大小主要影响负载谐振频率和等效负载谐振电阻。

3. 一般情况下，增大负载电容会使振荡频率下降，而减小负载电容会使振荡频率升高

4. 负载电容是指晶振的两条引线连接 IC 块内部及外部所有有效电容之和，可看作品振片在电路中串接电容。负载频率不同决定振荡器的振荡频率不同。标称频率相同的晶振，负载电容不一定相同。因为石英晶体振荡器有两个谐振频率，一个是串联谐振晶振的低负载电容晶振；另一个为并联谐振晶振的高负载电容晶振。所以，标称频率相同的晶振互换时还必须要要求负载电容一至，不能冒然互换，否则会造成电器工作不正常。

晶振旁的电阻（并联与串联）

一份电路在其输出端串接了一个 22K 的电阻，在其输出端和输入端之间接了一个 10M 的电阻，这是由于连接晶振的芯片端内部是一个线性运算放大器，将输入进行反向 180 度输出，晶振处的负载电容电阻组成的网络提供另外 180 度的相移，整个环路的相移 360 度，满足振荡的相位条件，同时还要求闭环增益大于等于 1，晶体才正常工作。

晶振输入输出连接的电阻作用是产生负反馈，保证放大器工作在高增益的线性区，一般在 M 欧级，输出端的电阻与负载电容组成网络，提供 180 度相移，同时起到限流的作用，防止反向器输出对晶振过驱动，损坏晶振。和晶振串联的电阻常用来预防晶振被过分驱动。晶振过分驱动的后果是将逐渐损耗减少晶振的接触电镀，这将引起频率的上升，并导致晶振的早期失效，又可以讲 drive level 调整用。用来调整 drive level 和发振余裕度。

Xin 和 Xout 的内部一般是一个施密特反相器，反相器是不能驱动晶体震荡的。因此，在反相器的两端并联一个电阻，由电阻完成将输出的信号反向 180 度反馈到输入端形成负反馈，构成负反馈放大电路。晶体并在电阻上，电阻与晶体的等效阻抗是并联关系，自己想一下是电阻大还是电阻小对晶体的阻抗影响小？电阻的作用是将电路内部的反向器加一个反馈回路，形成放大器，当晶体并在其中会使反馈回路的交流等效按照晶体频率谐振，由于晶体的 Q 值非常高，因此电阻在很大的范围变化都不会影响输出频率。过去，曾经试验此电路的稳定性时，试过从 100K~20M 都可以正常启振，但会影响脉宽比的。晶体的 Q 值非常高，Q 值是什么意思呢？晶体的串联等效阻抗是  $Z_e = R_e + jX_e$ ， $R_e \ll |jX_e|$ ，晶体一般等效于一个 Q 很高很高的电感，相当于电感的导线电阻很小很小。Q 一般达到  $10^4$  量级。避免信号太强打坏晶体的。电阻一般比较大，一般是几百 K。串进去的电阻是用来限制振荡幅度的，并进去的两颗电容根据 LZ 的晶振为几十 MHz 一般是在 20~30P 左右，主要用与微调频率和波形，并影响幅度，并进去的电阻就要看 IC spec 了，有的是用来反馈的，有的是为过 EMI 的对策，可是转化为 并联等效阻抗后， $R_e$  越小， $R_p$  就越大，这是有现成的公式的。晶体的等效  $R_p$  很大很大。外面并的电阻是并到这个  $R_p$  上的，于是，降低了  $R_p$  值 -----> 增大了  $R_e$  -

----> 降低了 Q

## 关于晶振

石英晶体振荡器是高精度和高稳定度的振荡器，被广泛应用于彩电、计算机、遥控器等各类振荡电路中，以及通信系统中用于频率发生器、为数据处理设备产生时钟信号和为特定

系统提供基准信号。

### 一、石英晶体振荡器的基本原理

#### 1、石英晶体振荡器的结构

石英晶体振荡器是利用石英晶体（二氧化硅的结晶体）的压电效应制成的一种谐振器件，它的基本构成大致是：从一块石英晶体上按一定方位角切下薄片（简称为晶片，它可以是正方形、矩形或圆形等），在它的两个对应面上涂敷银层作为电极，在每个电极上各焊一根引线接到管脚上，再加上封装外壳就构成了石英晶体谐振器，简称为石英晶体或晶体、晶振。其产品一般用金属外壳封装，也有用玻璃壳、陶瓷或塑料封装的。

#### 2、压电效应

若在石英晶体的两个电极上加一电场，晶片就会产生机械变形。反之，若在晶片的两侧施加机械压力，则在晶片相应的方向上将产生电场，这种物理现象称为压电效应。如果在晶片的两极上加交变电压，晶片就会产生机械振动，同时晶片的机械振动又会产生交变电场。在一般情况下，晶片机械振动的振幅和交变电场的振幅非常微小，但当外加交变电压的频率为某一特定值时，振幅明显加大，比其他频率下的振幅大得多，这种现象称为压电谐振，它与 LC 回路的谐振现象十分相似。它的谐振频率与晶片的切割方式、几何形状、尺寸等有关。

#### 3、符号和等效电路

当晶体不振动时，可把它看成一个平板电容器称为静电电容  $C$ ，它的大小与晶片的几何尺寸、电极面积有关，一般约几个  $\text{PF}$  到几十  $\text{PF}$ 。当晶体振荡时，机械振动的惯性可用电感  $L$  来等效。一般  $L$  的值为几十  $\text{mH}$  到几百  $\text{mH}$ 。晶片的弹性可用电容  $C$  来等效， $C$  的值很小，一般只有  $0.0002 \sim 0.1 \text{pF}$ 。晶片振动时因摩擦而造成的损耗用  $R$  来等效，它的数值约为  $100\Omega$ 。由于晶片的等效电感很大，而  $C$  很小， $R$  也小，因此回路的品质因数  $Q$  很大，可达  $1000 \sim 10000$ 。加上晶片本身的谐振频率基本上只与晶片的切割方式、几何形状、尺寸有关，而且可以做得精确，因此利用石英谐振器组成的振荡电路可获得很高的频率稳定度。

#### 4、谐振频率

从石英晶体谐振器的等效电路可知，它有两个谐振频率，即（1）当  $L$ 、 $C$ 、 $R$  支路发生串联谐振时，它的等效阻抗最小（等于  $R$ ）。串联谐振频率用  $f_s$  表示，石英晶体对于串联谐振频率  $f_s$  呈纯阻性，（2）当频率高于  $f_s$  时  $L$ 、 $C$ 、 $R$  支路呈感性，可与电容  $C$ 。发生并联谐振，其并联频率用  $f_d$  表示。根据石英晶体的等效电路，可定性画出它的电抗—频率特

性曲线。可见当频率低于串联谐振频率  $f_s$  或者频率高于并联谐振频率  $f_d$  时，石英晶体呈容性。仅在  $f_s < f < f_d$  极窄的范围内，石英晶体呈感性。

## 二、石英晶体振荡器类型特点

石英晶体振荡器是由品质因素极高的石英晶体振子（即谐振器和振荡电路组成。晶体的品质、切割取向、晶体振子的结构及电路形式等，共同决定振荡器的性能。国际电工委员会（IEC）将石英晶体振荡器分为 4 类：普通晶体振荡（TCXO），电压控制式晶体振荡器（VCXO），温度补偿式晶体振荡（TCXO），恒温控制式晶体振荡（OCXO）。目前发展中的还有数字补偿式晶体振荡（DCXO）等。

普通晶体振荡器（SPXO）可产生  $10^{-5} \sim 10^{-4}$  量级的频率精度，标准频率 1—100MHz，频率稳定度是  $\pm 100\text{ppm}$ 。SPXO 没有采用任何温度频率补偿措施，价格低廉，通常用作微处理器的时钟器件。封装尺寸范围从  $21 \times 14 \times 6\text{mm}$  及  $5 \times 3.2 \times 1.5\text{mm}$ 。

电压控制式晶体振荡器（VCXO）的精度是  $10^{-6} \sim 10^{-5}$  量级，频率范围 1~30MHz。低容差振荡器的频率稳定度是  $\pm 50\text{ppm}$ 。通常用于锁相环路。封装尺寸  $14 \times 10 \times 3\text{mm}$ 。

温度补偿式晶体振荡器（TCXO）采用温度敏感器件进行温度频率补偿，频率精度达到  $10^{-7} \sim 10^{-6}$  量级，频率范围 1—60MHz，频率稳定度为  $\pm 1 \sim \pm 2.5\text{ppm}$ ，封装尺寸从  $30 \times 30 \times 15\text{mm}$  至  $11.4 \times 9.6 \times 3.9\text{mm}$ 。通常用于手持电话、蜂窝电话、双向无线通信设备等。

恒温控制式晶体振荡器（OCXO）将晶体和振荡电路置于恒温箱中，以消除环境温度变化对频率的影响。OCXO 频率精度是  $10^{-10}$  至  $10^{-8}$  量级，对某些特殊应用甚至达到更高。频率稳定度在四种类型振荡器中最高。

## 三、石英晶体振荡器的主要参数

晶振的主要参数有标称频率、负载电容、频率精度、频率稳定度等。不同的晶振标称频率不同，标称频率大都标明在晶振外壳上。如常用普通晶振标称频率有：48kHz、500kHz、503.5kHz、1MHz~40.50MHz 等，对于特殊要求的晶振频率可达到 1000MHz 以上，也有的没有标称频率，如 CRB、ZTB、Ja 等系列。负载电容是指晶振的两条引线连接 IC 块内部及外部所有有效电容之和，可看作晶振片在电路中串接电容。负载频率不同决定振荡器的振荡频率不同。标称频率相同的晶振，负载电容不一定相同。因为石英晶体振荡器有两个谐振频率，一个是串联谐振晶振的低负载电容晶振；另一个为并联谐振晶振的高负载电容晶振。所以，标称频率相同的晶振互换时还必须要求负载电容一至，不能冒然互换，否则会造成电器工作不正常。频率精度和频率稳定度：由于普通晶振的性能基本都能达到一般电器的要求，对于高档设备还需要有一定的频率精度和频率稳定度。频率精度从  $10^{-4}$  量级到  $10^{-10}$  量级不等。稳定度从  $\pm 1$  到  $\pm 100\text{ppm}$  不等。这要根据具体的设备需要而选择合适的晶振，如通信网络，无线数据传输等系统就需要更高要求的石英晶体振荡器。因此，晶振的参数决定了晶振的品质和性能。在实际应用中要根据具体要求选择适当的晶振，因不同性能的晶振其价格不同，要求越高价格也越贵，一般选择只要满足要求即可。

## 四、石英晶体振荡器的发展趋势

1、小型化、薄片化和片式化：为满足移动电话为代表的便携式产品轻、薄、短小的要求，石英晶体振荡器的封装由传统的裸金属外壳覆塑料金属向陶瓷封装转变。例如 TCXO 这类器件的体积缩小了 30~100 倍。采用 SMD 封装的 TCXO 厚度不足 2mm，目前

5×3mm 尺寸的器件已经上市。

2、高精度与高稳定度，目前无补偿式晶体振荡器总精度也能达到±25ppm，VCXO 的频率稳定度在 10~7℃ 范围内一般可达±20~100ppm，而 OCXO 在同一温度范围内频率稳定度一般为±0.0001~5ppm，VCXO 控制在±25ppm 以下。

3、低噪声，高频化，在 GPS 通信系统中是不允许频率颤抖的，相位噪声是表征振荡器频率颤抖的一个重要参数。目前 OCXO 主流产品的相位噪声性能有很大改善。除 VCXO 外，其它类型的晶体振荡器最高输出频率不超过 200MHz。例如用于 GSM 等移动电话的 UCV4 系列压控振荡器，其频率为 650~1700 MHz，电源电压 2.2~3.3V，工作电流 8~10mA。

4、低功耗，快速启动，低电压工作，低电平驱动和低电流消耗已成为一个趋势。电源电压一般为 3.3V。目前许多 TCXO 和 VCXO 产品，电流损耗不超过 2 mA。石英晶体振荡器的快速启动技术也取得突破性进展。例如日本精工生产的 VG—2320SC 型 VCXO，在±0.1ppm 规定值范围条件下，频率稳定时间小于 4ms。日本东京陶瓷公司生产的 SMD TCXO，在振荡启动 4ms 后则可达到额定值的 90%。OAK 公司的 10~25 MHz 的 OCXO 产品，在预热 5 分钟后，则能达到±0.01 ppm 的稳定度。

## 五、石英晶体振荡器的应用

1、石英钟走时准、耗电省、经久耐用为其最大优点。不论是老式石英钟或是新式多功能石英钟都是以石英晶体振荡器为核心电路，其频率精度决定了电子钟表的走时精度。从石英晶体振荡器原理的示意图中，其中 V1 和 V2 构成 CMOS 反相器石英晶体 Q 与振荡电容 C1 及微调电容 C2 构成振荡系统，这里石英晶体相当于电感。振荡系统的元件参数确定了振频率。一般 Q、C1 及 C2 均为外接元件。另外 R1 为反馈电阻，R2 为振荡的稳定电阻，它们都集成在电路内部。故无法通过改变 C1 或 C2 的数值来调整走时精度。但此时我们仍可用加接一只电容 C 有方法，来改变振荡系统参数，以调整走时精度。根据电子钟表走时的快慢，调整电容有两种接法：若走时偏快，则可在石英晶体两端并接电容 C，如图 4 所示。此时系统总电容加大，振荡频率变低，走时减慢。若走时偏慢，则可在晶体支路中串接电容 C。如图 5 所示。此时系统的总电容减小，振荡频率变高，走时增快。只要经过耐心的反复试验，就可以调整走时精度。因此，晶振可用于时钟信号发生器。

2、随着电视技术的发展，近来彩电多采用 500kHz 或 503 kHz 的晶体振荡器作为行、场电路的振荡源，经 1/3 的分频得到 15625Hz 的行频，其稳定性和可靠性大为提高。而且晶振价格便宜，更换容易。

3、在通信系统产品中，石英晶体振荡器的价值得到了更广泛的体现，同时也得到了更快的发展。许多高性能的石英晶振主要应用于通信网络、无线数据传输、高速数字数

据传输等

晶振的负载电容

晶体元件的负载电容是指在电路中跨接晶体两端的总的外界有效电容。是指晶振要正常震荡所需要的电容。一般外接电容，是为了使晶振两端的等效电容等于或接近负载电容。要求高的场合还要考虑 ic 输入端的对地电容。应用时一般在给出负载电容值附近调整可以得到精确频率。此电容的大小主要影响负载谐振频率和等效负载谐振电阻。

晶振的负载电容
$$C_L = \frac{(C_d \cdot C_g)}{(C_d + C_g)} + C_{ic} + \Delta C$$
式中  $C_d, C_g$  为分别接在晶振的两个脚上和对地的电容,  $C_{ic}$  (集成电路内部电容) +  $\Delta C$  (PCB 上电容).就是说负载电容 15pf 的话，两边个接 27pf 的差不多了，一般  $a$  为 6.5~13.5pF

各种逻辑芯片的晶振引脚可以等效为电容三点式振荡器。晶振引脚的内部通常是一

一个反相器，或者是奇数个反相器串联。在晶振输出引脚 XO 和晶振输入引脚 XI 之间用一个电阻连接，对于 CMOS 芯片通常是数 M 到数十 M 欧之间。很多芯片的引脚内部已经包含了这个电阻，引脚外部就不用接了。这个电阻是为了使反相器在振荡初始时处于线性状态，反相器就如同一个有很大增益的放大器，以便于起振。石英晶体也连接在晶振引脚的输入和输出之间，等效为一个并联谐振回路，振荡频率应该是石英晶体的并联谐振频率。晶体旁边的两个电容接地，实际上就是电容三点式电路的分压电容，接地点就是分压点。以接地点即分压点为参考点，振荡引脚的输入和输出是反相的，但从并联谐振回路即石英晶体两端来看，形成一个正反馈以保证电路持续振荡。在芯片设计时，这两个电容就已经形成了，一般是两个的容量相等，容量大小依工艺和版图而不同，但终归是比较小，不一定适合很宽的频率范围。外接时大约是数 PF 到数十 PF，依频率和石英晶体的特性而定。需要注意的是：这两个电容串联的值是并联在谐振回路上的，会影响振荡频率。当两个电容量相等时，反馈系数是 0.5，一般是可以满足振荡条件的，但如果不易起振或振荡不稳定可以减小输入端对地电容量，而增加输出端的值以提高反馈量。

设计考虑事项：

1. 使晶振、外部电容器（如果有）与 IC 之间的信号线尽可能保持最短。当非常低的电流通过 IC 晶振振荡器时，如果线路太长，会使它对 EMC、ESD 与串扰产生非常敏感的影响。而且长线路还会给振荡器增加寄生电容。
2. 尽可能将其它时钟线路与频繁切换的信号线路布置在远离晶振连接的位置。
3. 当心晶振和地的走线
4. 将晶振外壳接地

如果实际的负载电容配置不当，第一会引起线路参考频率的误差。另外如在发射接收电路上会使晶振的振荡幅度下降（不在峰点），影响混频信号的信号强度与信噪。

当波形出现削峰、畸变时，可增加负载电阻调整（几十 K 到几百 K）。要稳定波形是并联一个 1M 左右的反馈电阻。

“晶振的这两个匹配电容的主要作用是对晶体和振荡电路的补偿和匹配，使电路易于启振并处于合理的激励态下，同时对振荡频率也有一定的“微调”作用。晶振的过激励或欠激励虽可工作，但前者使晶振容易老化，影响使用寿命，并导致振荡电路的 EMC 特性变劣；而后者则导致晶振不易启振，工作较难稳定。所以电容容量的大小会轻微影响振荡频率的高低、振荡器工作的稳定性、起振的难易程度及温度稳定性等。供参考。”

“如果你说的晶振是芯片两个引脚上跨接一个石英晶体的那种电路，在芯片内部那两个引脚之间，实际上是一个反相器。这种电路是一个电容三点式振荡器，石英晶体等效于并联 LC 谐振器。两个引脚到地的两个电容就是电容三点电路的分压电容，地线就是分压点。所以这两个电容的比例形成电容三点式振荡器的正反馈系数，即振荡条件。因为芯片引脚本身到地有一个 10 到几十 PF 的分布电容，外接的电容是并联相加在这个分布电容上的，所以你少接一个或两个电容都不接并不等于没有电容分压，尤其在振荡频率较高时，10 PF 的分布电容可能已经是或接近够用的了。芯片厂家并不知道你用的频率，所以一般都说明要接两个电容到地，但有时也专门设计内部对地电容，减小外接电容的值以至可以不接。同时正如一些网友指出这些电容是并联在石英晶体上的，可以微调和影响振荡的频率。”

TIME: 2008-7-26 13:54:50 IP:Protected

晶体具有两种谐振模式：串联(两个频率中的低频率)和并联(反谐振，两个频率中的高频率)。所有在振荡电路中呈现纯阻性时的晶体都表现出两种谐振模式。在串联谐振模式中，动态电容的容抗  $C_m$ 、感抗  $L_m$  相等且极性相反，阻抗最小。在反谐振点，阻抗却是最大的，电流是最小的。在振荡器应用中不使用反谐振点。通过添加外部元件(通常是电容)，石英晶体可振荡在串联与反谐振频率之间的任何频率上。在晶体工业中，这就是并联频率或者并联模式。这个频率高于串联谐振频率低于晶体真正的并联谐振频率(反谐振点)。图 2 给出了典型的晶体阻抗与频率关系的特性图。

图 2. 晶体阻抗相对频率

在使用并联谐振模式时负载电容是晶体一个重要的指标。在该模式当中，晶体的总电抗呈现感性，与振荡器的负载电容并联，形成了 LC 谐振回路，决定了振荡器的频率。当负载电容值改变后，输出频率也随之改变。因而，晶体的生产商必须知道振荡器电路中的负载电容，这样可以在工厂中使用同样的负载电容来校准。如果使用谐振在不同的负载电容上的晶体，那么晶体频率将偏离额定的工作频率，这样参考频率将引入误差。因而，需要添加外部电容，改变负载电容，使晶体重新振荡到需要的工作频率上。

图 3 给出 MAX1470 评估板电路里的晶体图。在这个电路中，C14 和 C15 是串联牵引电容，而 C16 是并联牵引电容。Cevkit 为等效的 MAX1470 芯片加上评估印刷板的寄生电容。Cevkit 约为 5pF。

图 3. 评估板晶体等效电路

串联牵引电容会加快晶体振荡，而并联电容会减缓振荡。Cevkit 为 5pF，如果使用负载电容为 5pF 的晶体，会振荡到需要的频率上，因而无需外部的电容(C16 不接，同时 C14 和 C15 在板上短接)。评估板本身使用 3pF 负载电容的晶体，需要两个 15pF 电容串联加速振荡。负载电容的计算如下：

在这个例子中，如果不使用两个串联电容，4.7547MHz 晶体会振荡在 4.7544MHz，而接收机将调谐在 314.98MHz 而不是 315.0MHz，频率误差约为 20kHz，也就是 60ppm。

因而，关键是使用串联或者并联或者两种形式匹配晶体的负载容抗(取决于电容的值)。例如，1pF 并联电容是 6pF 负载电容所需要的(或者以下的结合形式：C14 = C15 = 27pF, C16 = 5pF)。谨慎使用大电容值的 C16，因为它会增大谐振电路的电流，导致晶体停振，图4 给出了并联电容和振荡器电流的关系图。

图 4. 晶体振荡器电流与附加的并联负载电容的关系

在定制的 PCB 板中，如果 Cevkit 未知，可以使用频谱分析仪监测中频(在信号进入频谱分析仪之前确保使用隔直电容)，然后使用串联和并联电容调谐中频频率至 10.7MHz。