



Panchip Microelectronics Co., Ltd.

## XN297L 外接晶振和电容匹配应用指南

当前版本: 1.0

发布日期: 2019.04

### 上海磐启微电子有限公司

地址: 上海张江高科技园区盛夏路 666 号 E 栋 802

联系电话: 021-50802371

网址: <http://www.panchip.com>

## 文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

## 商标

磐启是磐启微电子有限公司的商标。本文档中提及的其他名称是其各自所有者的商标/注册商标。

## 免责声明

本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，磐启微电子有限公司对本文档内容不做任何明示或暗示的声明或保证。

## 修订历史

版本	修订时间	描述
V1.0	2019.04	初始版本创建

## 目 录

1	概述 .....	1
1.1	概述 .....	1
1.2	XN297L 晶振的要求 .....	1
1.2.1	XN297L 的晶振规格 .....	1
1.2.2	XN297L 的晶振电路 .....	1
2	软硬件概述 .....	3
2.1	软件操作说明 .....	3
2.1.1	XN297L 加延时代码 .....	3
2.2	硬件注意点 .....	4
2.2.1	晶振规格 .....	4
2.2.2	Layout 要求 .....	5
2.2.3	晶振电容匹配 .....	5

## 1 概述

### 1.1 概述

2.4G的晶振就像人的心脏，核心动力源，XN297L外接晶振选型、电容匹配、layout也就非常重要，如果晶振不起振，2.4G芯片就没法正常工作。

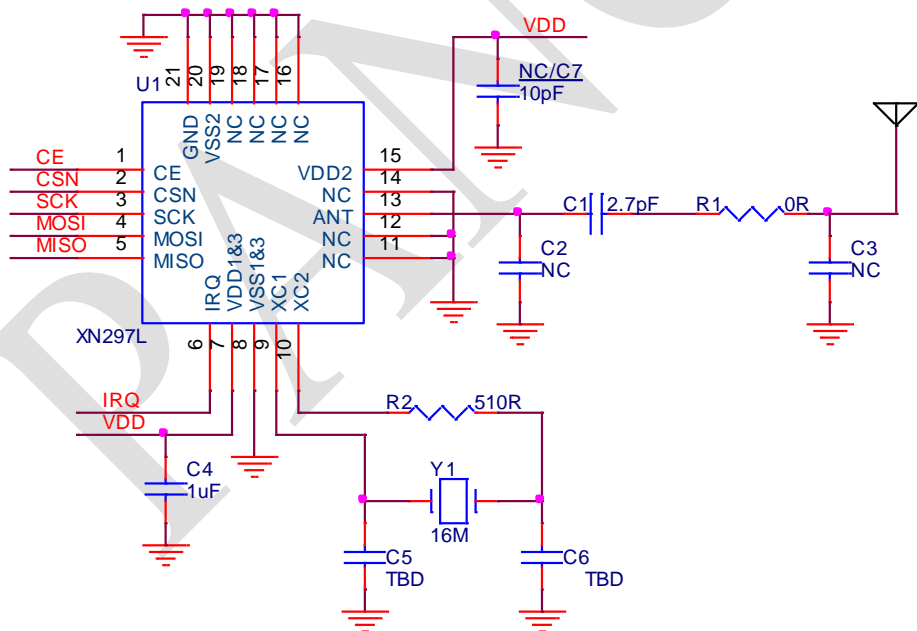
### 1.2 XN297L 晶振的要求

#### 1.2.1 XN297L 的晶振规格

1M / 2Mbps模式，需要晶振精度  $\pm 40\text{ppm}$

250kbps 模式，需要晶振精度  $\pm 20\text{ppm}$

#### 1.2.2 XN297L 的晶振电路



\*注 4: XC2 端串联一颗 510 欧姆电阻，确保所有类型的晶振都能正常起振。

物料编号	备注
C5 / C6	谐振电容，根据不同型号的晶振进行微调，推荐范围 15~36pF

## 2 软硬件概述

### 2.1 软件操作说明

XN297L 初始化 RF 加延时，

#### 2.1.1 XN297L 加延时代码

XN297L 初始化 RF 寄存器晶振还不会起振，配置 TX 或 RX 模式后晶振才能起振，上电配置 TX 或 RX 加延时稳定晶振工作，代码参考如下，

```
void RF_TxMode(void)
{
    CE_LOW;
    RF_WriteReg(W_REGISTER + CONFIG, 0X8e);

    delay_ms(10);
    CE_HIGH;
    delay_ms(10);
}

// RP_RxMode
// 将RP设置成RX模式，准备接收数据
void RF_RxMode(void)
{
    RF_WriteReg(W_REGISTER + CONFIG, 0X8F );

    delay_ms(10);
    CE_HIGH;
    delay_ms(10);
}
```

## 2.2 硬件注意点

### 2.2.1 晶振规格

晶振的主要参数有标称频率，负载电容、频率精度、频率稳定度、工作温度范围等，可以查看规格书。

#### SPECIFICATION OF QUARTZ CRYSTAL UNITS

**1.HOLDER TYPE: XS-3225      16.000 MHz**

#### **2.GENERAL**

2-1 FREQUENCY (F0)	16.000 MHz
2-2 MODE OF OSCILLATION (Mn)	FUNDAMENTAL
2-3 OPERATION TEMPERATURE RANGE (T <sub>0</sub> )	-40℃/+85℃
2-4 STORAGE TEMPERATURE RANGE (Ts)	-40℃/+85℃
2-5 TEST SET	S&A 250B ANALYSIS SYSTEM
2-6 DRIVE LEVEL (DL)	100±2μw
2-7 LOADING CAPACITANCE (CL)	20pF

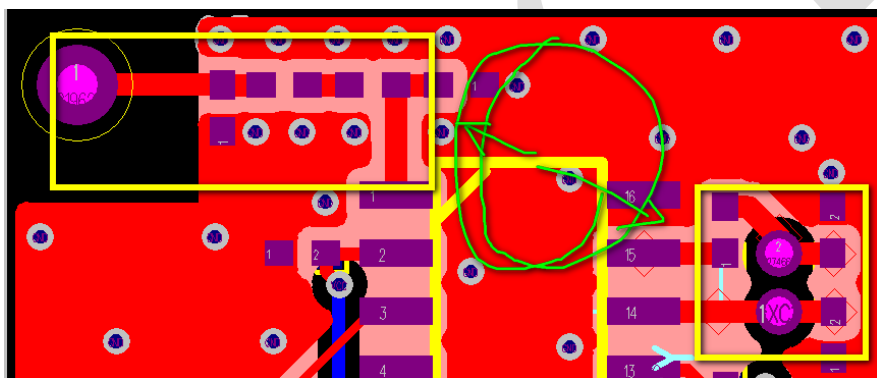
#### **3.ELECTRICAL CHARACTERISTICS**

(This test shall be performed under the condition of temperature at 25±3℃.)

3-1 FREQUENCY TOLERANCE ( $\Delta f$ )	±20ppm Max
3-2 EQUIVALENT RESISTANCE (Rr)	60ΩMax/Series
3-3 TEMPERATURE DRIFT (Tc)	±20ppm/ Max -40℃/+85℃
3-4 SHUNT CAPACITANCE (Co)	<5pF
3-5 INSULATION RESISTANCE	500MΩmin/DC 100V±15V (Lead to lead ,case to lead)

### 2.2.2 Layout 要求

- (1) 为保证晶振起振，16MHz 的晶振至芯片相关管脚的走线不宜超过 5mm；
- (2) 晶振焊盘需要保证外径与内径差值有 0.2mm 以上；
- (3) 为防止晶振信号干扰到射频信号，印制板上在晶振焊盘和走线的两边需要做覆地处理；
- (4) 为避免天线的高输出功率信号干扰到晶振信号，印制板上的天线部分与晶振焊盘走线部分之间要用 0.5mm 以上地线作为间隔带，同时晶振的外壳需要离天线 3mm 以上。
- (5) 晶振走线尽量加粗，尽量短，不能走过孔；
- (6) 晶振电路包括电容部分远离天线电路，参考如下图，特别是做发射板，配置 RF 功率比较大，如果没有处理好这块电路，会影响到 RF 不工作的情况或不稳定的情况，有时上电 RF 频点飘移等情况；



### 2.2.3 晶振电容匹配

XN297L 工作都是一发一收，一对我司芯片，要求的频偏，其实指的相对频偏值，比如 1Mbps 相对频偏值 100KHz 都是可以正常通讯的，250Kbps 要求严格些，相对值最好 50KHz 以内，在 250Kbps 的情况下，一般会选择 10ppm 精度的晶振，得出的 2.4G 频偏误差范围是 $\pm 25\text{KHz}$ 左右。

对应蓝牙芯片或者 XN297L 做伪蓝牙应用的，因为手机是不同厂家的，考虑兼容性问题，蓝牙芯片或 XN297L 的绝对频偏最好 50KHz 以内，



另外比如过韩国、日本认证，法规要测试 2.4G 的单载波模式下的频偏情况，要求绝对频偏大概是 100KHz 以内。

晶振的内部负载电容有很多规格，8-20PF，XN297L 选择不同负载电容的晶振和外部两电容的搭配，经验值提供如下，频偏控制在 50KHz 以内。

晶振负载电容(pF)	外部匹配电容(pF)
9	18
12	22
20	36

XN297L 的晶振电路 XC2 串接了一个 510 欧的电阻，起到限激励电流的作用，适应不同的晶振，能正常起振。

如果是大部分量产板都出现中心频率偏差较大，建议更改与晶振连接的两个外围电容的容值，单载波频率偏高时增大电容值，单载波频率偏低时减小电容值。

**综上：晶振参数建议选择，16MHz,CL 负载电容 9pF，10ppm，激励功率 10uW**

序号	参 数	符 号	规 格				备 注
			最小值	典型值	最大值	单位	
1	标称频率	F0	16.000				MHz
2	振荡模式	-	基频				AT-CUT
3	负载电容	CL	9				pF
4	频率偏差	FL	±10				ppm
5	温度频差	TC	±10				ppm
6	工作温度	-	-40	~	+85	℃	基准温度：25℃
7	激励功率	DL	10				uW
8	谐振电阻	RR	≤60				Ω

## 附晶振与电容匹配总结文章：

1、匹配电容-----负载电容是指晶振要正常震荡所需要的电容。一般外接电容，是为了使晶振两端的等效电容等于或接近负载电容。要求高的场合还要考虑 ic 输入端的对地电容。一般晶振两端所接电容是所要求的负载电容的两倍。这样并联起来就接近负载电容了。

2、负载电容是指在电路中跨接晶体两端的总的外界有效电容。他是一个测试条件，也是一

个使用条件。

应用时一般在给出负载电容值附近调整可以得到精确频率。此电容的大小主要影响负载谐振频率和等效负载谐振电阻。

3、一般情况下，增大负载电容会使振荡频率下降，而减小负载电容会使振荡频率升高。

4、负载电容是指晶振的两条引线连接 IC 块内部及外部所有有效电容之和，可看作品振片在电路中串接电容。负载频率不同决定振荡器的振荡频率不同。标称频率相同的晶振，负载电容不一定相同。因为石英晶体振荡器有两个谐振频率，一个是串联谐振晶振的低负载电容晶振；另一个为并联谐振晶振的高负载电容晶振。所以，标称频率相同的晶振互换时还必须要求负载电容一至，不能冒然互换，否则会造成电器工作不正常。

### 晶振旁的电阻(并联与串联)

一份电路在其输出端串接了一个 22K 的电阻，在其输出端和输入端之间接了一个 10M 的电阻，这是由于连接晶振的芯片端内部是一个线性运算放大器，将输入进行反向 180 度输出，晶振处的负载电容电阻组成的网络提供另外 180 度的相移，整个环路的相移 360 度，满足振荡的相位条件，同时还要求闭环增益大于等于 1，晶体才正常工作。

晶振输入输出连接的电阻作用是产生负反馈，保证放大器工作在高增益的线性区，一般在 M 欧级，输出端的电阻与负载电容组成网络，提供 180 度相移，同时起到限流的作用，防止反向器输出对晶振过驱动，损坏晶振。

和晶振串联的电阻常用来预防晶振被过分驱动。晶振过分驱动的后果是将逐渐损耗减少晶振的接触电镀，这将引起频率的上升，并导致晶振的早期失效，又可以讲 drive level 调整用。用来调整 drive level 和发振余裕度。

Xin 和 Xout 的内部一般是一个施密特反相器，反相器是不能驱动晶体震荡的。因此，在反相器的两端并联一个电阻，由电阻完成将输出的信号反向 180 度反馈到输入端形成负反馈，构成负反馈放大电路。晶体并在电阻上，电阻与晶体的等效阻抗是并联关系，自己想一下是电阻大还是电阻小对晶体的阻抗影响小大？

电阻的作用是将电路内部的反向器加一个反馈回路，形成放大器，当晶体并在其中会使反馈回路的交流等效按照晶体频率谐振，由于晶体的 Q 值非常高，因此电阻在很大的范围变

化都不会影响

输出频率。过去，曾经试验此电路的稳定性时，试过从 100K~20M 都可以正常启振，但会影响脉宽比的。

晶体的 Q 值非常高，Q 值是什么意思呢？晶体的串联等效阻抗是  $Z_e = R_e + jX_e$ ， $R_e \ll |jX_e|$ ，晶体一般等效于一个 Q 很高很高的电感，相当于电感的导线电阻很小很小。Q 一般达到  $10^4$  量级。

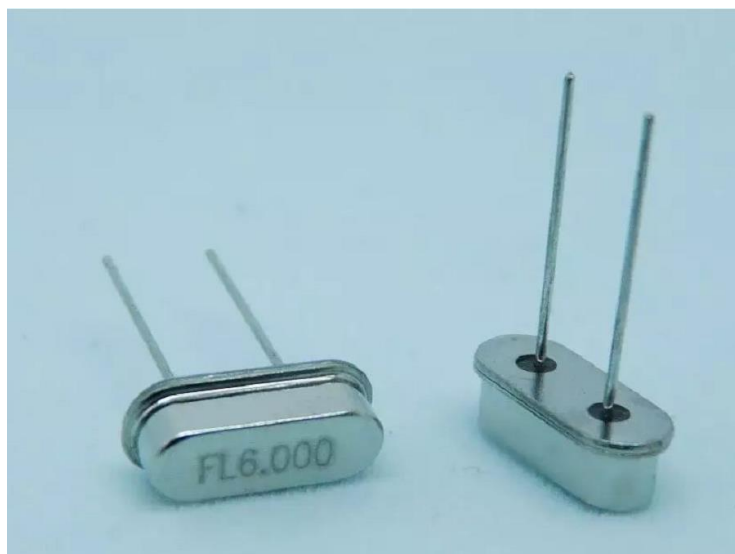
避免信号太强打坏晶体的。电阻一般比较大，一般是几百 K。

串进去的电阻是用来限制振荡幅度的，并进去的两颗电容根据 LZ 的晶振为几十 MHz 一般是在 20~30p 左右，主要用与微调频率和波形，并影响幅度，并进去的电阻就要看 IC spec 了，有的是用来反馈的，有的是为过 EMI 的对策

可是转化为 并联等效阻抗后， $R_e$  越小， $R_p$  就越大，这是有现成的公式的。晶体的等效  $R_p$  很大很大。外面并的电阻是并到这个  $R_p$  上的，于是，降低了  $R_p$  值 ----> 增大了  $R_e$  ----> 降低了 Q

### 关于晶振

石英晶体振荡器是高精度和高稳定度的振荡器，被广泛应用于彩电、计算机、遥控器等各类振荡电路中，以及通信系统中用于频率发生器、为数据处理设备产生时钟信号和为特定系统提供基准信号。



## 一、石英晶体振荡器的基本原理

### 1、石英晶体振荡器的结构

石英晶体振荡器是利用石英晶体(二氧化硅的结晶体)的压电效应制成的一种谐振器件,它的基本构成大致是:从一块石英晶体上按一定方位角切下薄片(简称为晶片,它可以是正方形、矩形或圆形等),在它的两个对应面上涂敷银层作为电极,在每个电极上各焊一根引线接到管脚上,再加上封装外壳就构成了石英晶体谐振器,简称为石英晶体或晶体、晶振。其产品一般用金属外壳封装,也有用玻璃壳、陶瓷或塑料封装的。

### 2、压电效应

若在石英晶体的两个电极上加一电场,晶片就会产生机械变形。反之,若在晶片的两侧施加机械压力,则在晶片相应的方向上将产生电场,这种物理现象称为压电效应。如果在晶片的两极上加交变电压,晶片就会产生机械振动,同时晶片的机械振动又会产生交变电场。在一般情况下,晶片机械振动的振幅和交变电场的振幅非常微小,但当外加交变电压的频率为某一特定值时,振幅明显加大,比其他频率下的振幅大得多,这种现象称为压电谐振,它与 LC 回路的谐振现象十分相似。它的谐振频率与晶片的切割方式、几何形状、尺寸等有关。

### 3、符号和等效电路

当晶体不振动时,可把它看成一个平板电容器称为静电电容  $C$ ,它的大小与晶片的几何尺寸、电极面积有关,一般约几个 PF 到几十 PF。当晶体振荡时,机械振动的惯性可用电感  $L$  来等效。一般  $L$  的值为几十 mH 到几百 mH。晶片的弹性可用电容  $C$  来等效, $C$  的值很小,一般只有  $0.0002 \sim 0.1 \text{ pF}$ 。晶片振动时因摩擦而造成的损耗用  $R$  来等效,它的数值约为  $100 \Omega$ 。由于晶片的等效电感很大,而  $C$  很小, $R$  也小,因此回路的品质因数  $Q$  很大,可达  $1000 \sim 10000$ 。加上晶片本身的谐振频率基本上只与晶片的切割方式、几何形状、尺寸有关,而且可以做得精确,因此利用石英谐振器组成的振荡电路可获得很高的频率稳定度。

### 4、谐振频率

从石英晶体谐振器的等效电路可知,它有两个谐振频率,即 (1) 当  $L$ 、 $C$ 、 $R$  支路发生串联谐

振时，它的等

效阻抗最小(等于  $R$ )。串联谐振频率用  $f_s$  表示，石英晶体对于串联谐振频率  $f_s$  呈纯阻性，(2)当频率高于  $f_s$  时  $L$ 、 $C$ 、 $R$  支路呈感性，可与电容  $C$ 。发生并联谐振，其并联频率用  $f_d$  表示。

根据石英晶体的等效电路，可定性画出它的电抗—频率特性曲线。可见当频率低于串联谐振频率  $f_s$  或者频率高于并联谐振频率  $f_d$  时，石英晶体呈容性。仅在  $f_s$

## 二、石英晶体振荡器类型特点

石英晶体振荡器是由品质因素极高的石英晶体振子(即谐振器和振荡电路组成。晶体的品质、切割取向、晶体振子的结构及电路形式等，共同决定振荡器的性能。国际电工委员会(IEC)将石英晶体振荡器分为4类：普通晶体振荡(TCX0)，电压控制式晶体振荡器(VCX0)，温度补偿式晶体振荡(TCX0)，恒温控制式晶体振荡(OCX0)。目前发展中的还有数字补偿式晶体振荡(DCX0)等。

普通晶体振荡器(SPX0)可产生  $10^{-5} \sim 10^{-4}$  量级的频率精度，标准频率 1—100MHz，频率稳定度是  $\pm 100\text{ppm}$ 。SPX0 没有采用任何温度频率补偿措施，价格低廉，通常用作微处理器的时钟器件。封装尺寸范围从  $21 \times 14 \times 6\text{mm}$  及  $5 \times 3.2 \times 1.5\text{mm}$ 。

电压控制式晶体振荡器(VCX0)的精度是  $10^{-6} \sim 10^{-5}$  量级，频率范围 1~30MHz。低容差振荡器的频率稳定度是  $\pm 50\text{ppm}$ 。通常用于锁相环路。封装尺寸  $14 \times 10 \times 3\text{mm}$ 。

温度补偿式晶体振荡器(TCX0)采用温度敏感器件进行温度频率补偿，频率精度达到  $10^{-7} \sim 10^{-6}$  量级，频率范围 1—60MHz，频率稳定度为  $\pm 1 \sim \pm 2.5\text{ppm}$ ，封装尺寸从  $30 \times 30 \times 15\text{mm}$  至  $11.4 \times 9.6 \times 3.9\text{mm}$ 。通常用于手持电话、蜂窝电话、双向无线通信设备等。

恒温控制式晶体振荡器(OCX0)将晶体和振荡电路置于恒温箱中，以消除环境温度变化对频率的影响。OCX0 频率精度是  $10^{-10}$  至  $10^{-8}$  量级，对某些特殊应用甚至达到更高。频率稳定度在四种类型振荡器中最高。

## 三、石英晶体振荡器的主要参数

晶振的主要参数有标称频率，负载电容、频率精度、频率稳定度等。不同的晶振标称频率不同，标称频率大都标明在晶振外壳上。如常用普通晶振标称频率有：48kHz、500 kHz、



503.5 kHz、

1MHz~40.50 MHz 等，对于特殊要求的晶振频率可达到 1000 MHz 以上，也有的没有标称频率，如 CRB、ZTB、Ja 等系列。负载电容是指晶振的两条引线连接 IC 块内部及外部所有有效电容之和，可看作晶振片在电路中串接电容。负载频率不同决定振荡器的振荡频率不同。标称频率相同的晶振，负载电容不一定相同。因为石英晶体振荡器有两个谐振频率，一个是串联谐振晶振的低负载电容晶振：另一个为并联谐振晶振的高负载电容晶振。所以，标称频率相同的晶振互换时还必须要求负载电容一至，不能冒然互换，否则会造成电器工作不正常。频率精度和频率稳定度：由于普通晶振的性能基本都能达到一般电器的要求，对于高档设备还需要有一定的频率精度和频率稳定度。频率精度从  $10^{-4}$  量级到  $10^{-10}$  量级不等。稳定度从  $\pm 1$  到  $\pm 100\text{ppm}$  不等。这要根据具体的设备需要而选择合适的晶振，如通信网络，无线数据传输等系统就需要更高要求的石英晶体振荡器。因此，晶振的参数决定了晶振的品质和性能。在实际应用中要根据具体要求选择适当的晶振，因不同性能的晶振其价格不同，要求越高价格也越贵，一般选择只要满足要求即可。

#### 四、石英晶体振荡器的发展趋势

1、小型化、薄片化和片式化：为满足移动电话为代表的便携式产品轻、薄、短小的要求，石英晶体振荡器的封装由传统的裸金属外壳覆塑料金属向陶瓷封装转变。例如 TCXO 这类器件的体积缩小了 30~100 倍。采用 SMD 封装的 TCXO 厚度不足 2mm，目前  $5\times 3\text{mm}$  尺寸的器件已经上市。

2、高精度与高稳定度，目前无补偿式晶体振荡器总精度也能达到  $\pm 25\text{ppm}$ ，VCXO 的频率稳定度在  $10\sim 7^\circ\text{C}$  范围内一般可达  $\pm 20\sim 100\text{ppm}$ ，而 OCXO 在同一温度范围内频率稳定度一般为  $\pm 0.0001\sim 5\text{ppm}$ ，VCXO 控制在  $\pm 25\text{ppm}$  以下。

3、低噪声，高频化，在 GPS 通信系统中是不允许频率颤抖的，相位噪声是表征振荡器频率颤抖的一个重要参数。目前 OCXO 主流产品的相位噪声性能有很大改善。除 VCXO 外，其它类型的晶体振荡器最高输出频率不超过 200MHz。例如用于 GSM 等移动电话的 UCV4 系列压控振荡器，其频率为 650~1700 MHz，电源电压 2.2~3.3V，工作电流 8~10mA。

4、低功耗，快速启动，低电压工作，低电平驱动和低电流消耗已成为一个趋势。电源电压一般为 3.3V。目前许多 TCXO 和 VCXO 产品，电流损耗不超过 2 mA。石英晶体振荡器的快速启动技术也取得突破性进展。例如日本精工生产的 VG-2320SC 型 VCXO，在  $\pm 0.1\text{ppm}$  规定值范围条件下，频率稳定时间小于 4ms。日本东京陶瓷公司生产的 SMD TCXO，在振荡启动 4ms 后则可达到额定值的 90%。OAK 公司的 10~25 MHz 的 OCXO 产品，在预热 5 分钟后，则

能达到  $\pm 0.01$  ppm 的稳定度。

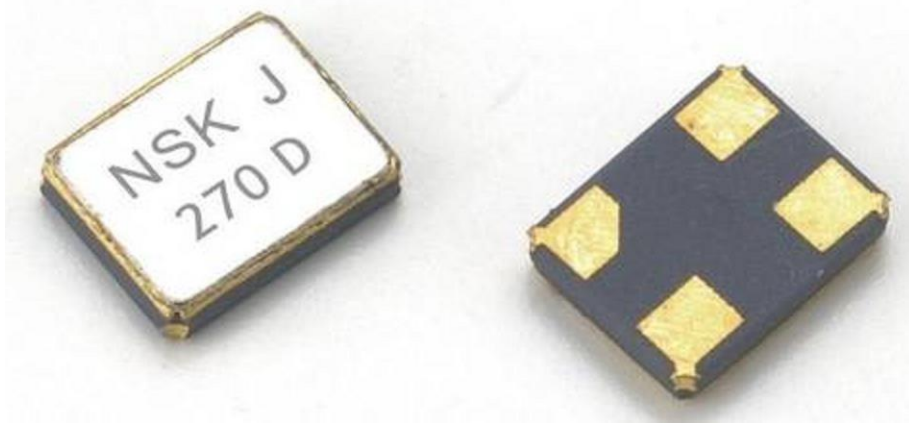
### 五、石英晶体振荡器的应用

1、石英钟走时准、耗电省、经久耐用为其最大优点。不论是老式石英钟或是新式多功能石英钟都是以石英晶体振荡器为核心电路，其频率精度决定了电子钟表的走时精度。从石英晶体振荡器原理的示意图中，其中 V1 和 V2 构成 CMOS 反相器石英晶体 Q 与振荡电容 C1 及微调电容 C2 构成振荡系统，这里石英晶体相当于电感。振荡系统的元件参数确定了振频率。一般 Q、C1 及 C2 均为外接元件。另外 R1 为反馈电阻，R2 为振荡的稳定电阻，它们都集成在电路内部。故无法通过改变 C1 或 C2 的数值来调整走时精度。但此时我们仍可用加接一只电容 C 有方法，来改变振荡系统参数，以调整走时精度。根据电子钟表走时的快慢，调整电容有两种接法：若走时偏快，则可在石英晶体两端并接电容 C，如图 4 所示。此时系统总电容加大，振荡频率变低，走时减慢。若走时偏慢，则可在晶体支路中串接电容 C。如图 5 所示。此时系统的总电容减小，振荡频率变高，走时增快。只要经过耐心的反复试验，就可以调整走时精度。因此，晶振可用于时钟信号发生器。

2、随着电视技术的发展，近来彩电多采用 500kHz 或 503 kHz 的晶体振荡器作为行、场电路的振荡源，经 1/3 的分频得到 15625Hz 的行频，其稳定性和可靠性大为提高。而且晶振价格便宜，更换容易。

3、在通信系统产品中，石英晶体振荡器的价值得到了更广泛的体现，同时也得到了更快的发展。许多高性能的石英晶振主要应用于通信网络、无线数据传输、高速数字数据传输等。





### 晶振的负载电容

晶体元件的负载电容是指在电路中跨接晶体两端的总的外界有效电容。是指晶振要正常震荡所需要的电容。一般外接电容，是为了使晶振两端的等效电容等于或接近负载电容。要求高的场合还要考虑  $C_{ic}$  输入端的对地电容。应用时一般在给出负载电容值附近调整可以得到精确频率。此电容的大小主要影响负载谐振频率和等效负载谐振电阻。

晶振的负载电容  $= [(C_d * C_g) / (C_d + C_g)] + C_{ic} + \Delta C$  式中  $C_d$ ,  $C_g$  为分别接在晶振的两个脚上和对地的电容,  $C_{ic}$  (集成电路内部电容)  $+ \Delta C$  (PCB 上电容). 就是说负载电容 15pf 的话, 两边个接 27pf 的差不多了, 一般  $a$  为 6.5~13.5pF

各种逻辑芯片的晶振引脚可以等效为电容三点式振荡器。晶振引脚的内部通常是一个反相器, 或者是奇数个反相器串联。在晶振输出引脚 XO 和晶振输入引脚 XI 之间用一个电阻连接, 对于 CMOS 芯片通常是数 M 到数十 M 欧之间。很多芯片的引脚内部已经包含了这个电阻, 引脚外部就不用接了。这个电阻是为了使反相器在振荡初始时处于线性状态, 反相器就如同一个有很大增益的放大器, 以便于起振。石英晶体也连接在晶振引脚的输入和输出之间, 等效为一个并联谐振回路, 振荡频率应该是石英晶体的并联谐振频率。晶体旁边的两个电容接地, 实际上就是电容三点式电路的分压电容, 接地点就是分压点。以接地点即分压点为参考点, 振荡引脚的输入和输出是反相的, 但从并联谐振回路即石英晶体两端来看, 形成一个正反馈以保证电路持续振荡。在芯片设计时, 这两个电容就已经形成了, 一般是两个的容量相等, 容量大小依工艺和版图而不同, 但终归是比较小, 不一定适合很宽的频率范围。外接时大约是数 PF 到数十 PF, 依频率和石英



晶体的特性而

定。需要注意的是：这两个电容串联的值是并联在谐振回路上的，会影响振荡频率。当两个电容量相等时，反馈系数是 0.5，一般是可以满足振荡条件的，但如果不易起振或振荡不稳定可以减小输入端对地电容量，而增加输出端的值以提高反馈量。

### 设计考虑事项：

- 1、使晶振、外部电容器(如果有)与 IC 之间的信号线尽可能保持最短。当非常低的电流通过 IC 晶振振荡器时，如果线路太长，会使它对 EMC、ESD 与串扰产生非常敏感的影响。而且长线路还会给振荡器增加寄生电容。
- 2、尽可能将其它时钟线路与频繁切换的信号线路布置在远离晶振连接的位置。
- 3、当心晶振和地的走线
- 4、将晶振外壳接地

如果实际的负载电容配置不当，第一会引起线路参考频率的误差。另外如在发射接收电路上会使晶振的振荡幅度下降(不在峰点)，影响混频信号的信号强度与信噪。

当波形出现削峰，畸变时，可增加负载电阻调整(几十 K 到几百 K)。要稳定波形是并联一个 1M 左右的反馈电阻。