

# XN297 硬件设计和调试参考

## 目录

一、原理图设计 .....	2
1.1 原理图.....	2
1.2 元器件清单 .....	2
二、版图设计 .....	3
2.1 板材的选择 .....	3
2.2 电源和地线 LAYOUT.....	3
2.3 16M 晶振 LAYOUT.....	3
2.4 控制线 LAYOUT .....	4
2.5 XN297 芯片封装 LAYOUT.....	4
2.6 射频匹配电路 LAYOUT.....	5
2.7 印制板天线 LAYOUT.....	6
三、印制板天线设计 .....	6
3.1 印制板天线 layout 设计 .....	6
3.2 Dongle 端的 PIFA 天线设计.....	7
3.3 遥控器控制板的中尺寸 PIFA 天线设计.....	8
3.4 无线鼠标板的单极天线设计.....	9
四、射频测试 .....	11
五、应用异常分析 .....	16
5.1 管脚测试情况和芯片工作状态的调试.....	17
5.2 单载波调试 .....	18
5.3 接收本振泄露信号的调试 .....	20
5.4 发射端芯片异常分析流程.....	20
5.5 接收端芯片异常分析流程.....	20
六、通过安规检测需要的硬件修改 .....	21

版本	V 1.0
修订	2014. 08

# 一、原理图设计

## 1.1 原理图

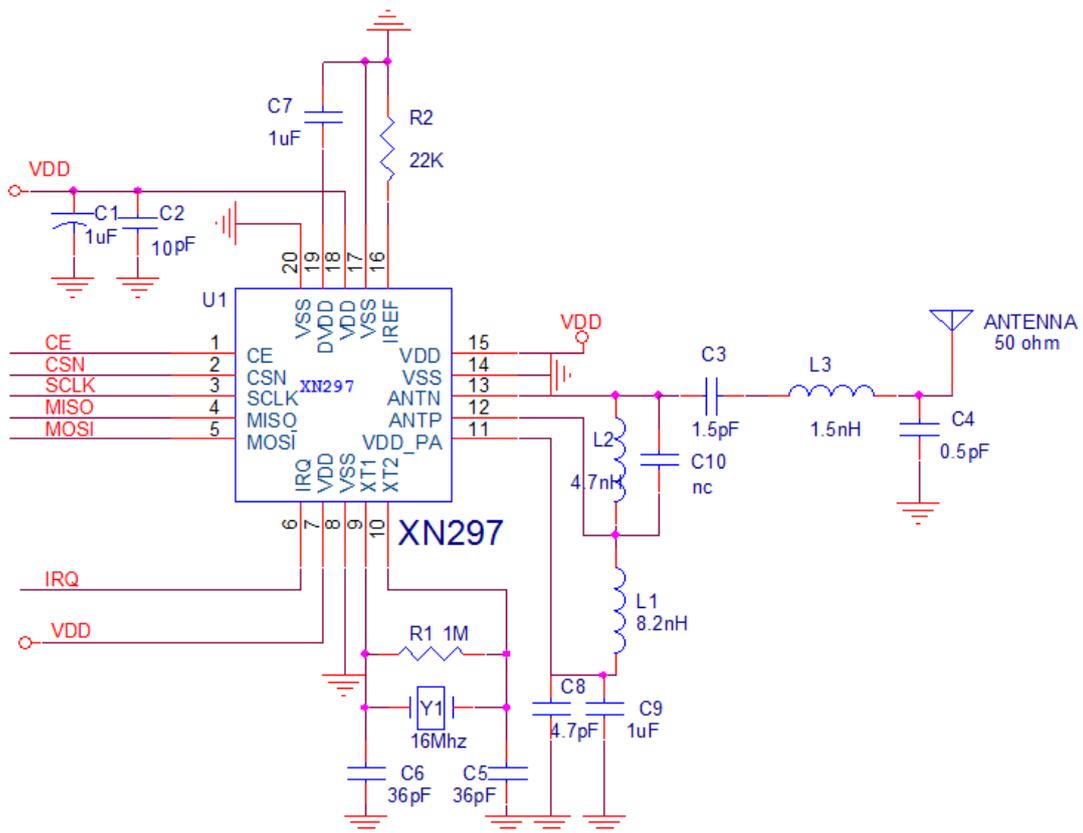


图 1 XN297 原理图

注 1: nc 表示该元件暂不焊接，但需保留 PCB 上的相应位置。

注 2: C5, C6 的元器件值需根据不同的晶振进行调节。

## 1.2 元器件清单

表 1 元器件清单

数量	原理图标识	值	封装	描述
1	C2	10pF	0402	NPO, ±10%, 50V
1	C3	1.5pF	0402	NPO, ±0.25pF, 50V
2	C5, C6	36pF	0402	NPO, ±5%, 50V

3	C1, C7, C9	1uF	0402	X5R, $\pm 10\%$ , 6.3V
1	C8	4.7pF	0402	NPO, $\pm 0.25\text{pF}$ , 50V
1	L1	8.2nH	0402	叠层, $\pm 5\%$
1	L2	4.7nH	0402	叠层, 关键器件, 要求 误差 $< \pm 0.3\text{nH}$ , 品质因 素 $> 8$
1	L3	1.5nH	0402	叠层, $\pm 0.3\text{nH}$
1	R1	1Mohm	0402	$\pm 5\%$
1	R2	22Kohm	0402	$\pm 5\%$
1	U1	XN297	QFN20L0303	2.4G 芯片
1	Y1	16MHz	/	要求误差 $< \pm 60\text{ppm}$

## 二、版图设计

### 2.1 板材的选择

双面 FR4 板材结构。

### 2.2 电源和地线 LAYOUT

电源线基本保证能达到 0.5mm 以上, 承受 100 毫安的瞬态电流。在靠近芯片电源管脚放置去耦电容, 其中小容量电容靠近芯片以便滤除高频噪声。

如果有条件的话, 建议地线采用放射状的连接方式, 即 RF 芯片与其它芯片或器件分开来, 采用单点接地, 并且从总参考地线单独引地线, 防止受到干扰。另外, 覆地的地线也建议与噪声较少的地线或者总参考地线连接, 这样可以有效地减少整个印制板的工作噪声。

### 2.3 16M 晶振 LAYOUT

- (1) 为保证晶振起振, 16MHz 的晶振至芯片相关管脚的走线不宜超过 5mm;
- (2) 晶振焊盘需要保证外径与内径差值有 0.2mm 以上;
- (3) 为防止晶振信号干扰到射频信号, 印制板上在晶振焊盘和走线的两边需要做覆地处理;

(4) 为避免天线的高输出功率信号干扰到晶振信号，印制板上的天线部分与晶振焊盘走线部分之间要用 0.5mm 以上地线作为间隔带，同时晶振的外壳需要离天线 3mm 以上。

## 2.4 控制线 LAYOUT

控制类的 SPI 线、CE 线、IRQ 线需要减少走线干扰，布线时走线较短并且走线两边有完整的覆地。

## 2.5 XN297 芯片封装 LAYOUT

XN297 为 3mm×3mm 的 QFN 封装的芯片，其芯片底下焊盘需要接地；PCB 做库元件时，在芯片中心需加接地的大 pad，为保证与双层 PCB 的 bottom 层的地平面较好连接，pad 中心至少需要四个过孔 (Via)，而且手工焊接时需预先在 pad 加一层薄锡处理。

XN297 芯片下面的 PCB 板的 bottom 层尽量不要有走线和元器件，特别是靠近射频匹配电路的部分，完整的地平面能保证良好的射频性能。下图为芯片封装 layout。

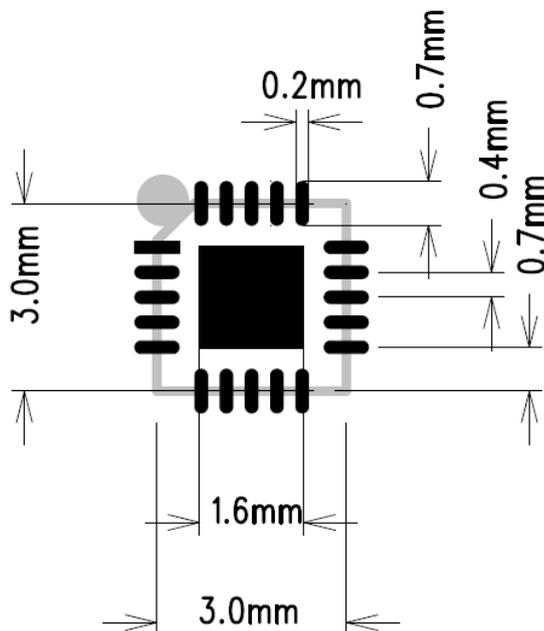


图 2 XN297 芯片封装 LAYOUT (QFN20L0303)

下图为 QFN20L0303 的封装尺寸图。

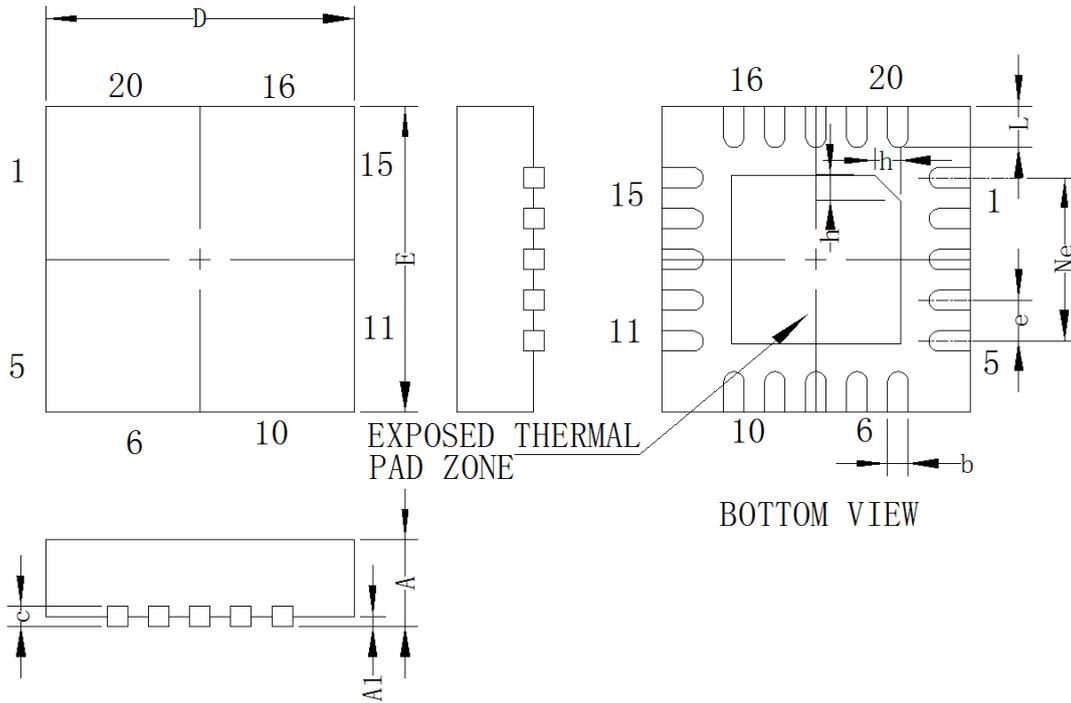


图 3 XN297 芯片封装尺寸图 (QFN20L0303)

表 2 封装尺寸

SYMBOL	A	A1	b	c	D	e	Nd	E	L	h
MIM(mm)	0.70	--	0.15	0.18	2.90	0.40BSC	1.60BSC	2.90	0.35	0.20
NOM(mm)	0.75	0.02	0.20	0.20	3.00			3.00	0.40	0.25
MAXmm)	0.80	0.05	0.25	0.25	3.10			3.10	0.45	0.30

## 2.6 射频匹配电路 LAYOUT

射频匹配部分电感电容 (0402 封装) 要严格按照原理图推荐值来设计, 由于布局差异可微调电感 L3 的值。射频匹配元器件 layout 原则:

(1) 为了防止射频前端能量损耗, 从管脚 VDD\_PA、ANTN、ANTP 到天线的走线小于 2mm, 并且按照 50 欧姆阻抗走线 (线宽 0.5mm, 与周边铺地间距 0.3mm), 射频匹配部分走线周边的铺地要连贯牢固 (多打过孔), 可以使得发射能量较多地从天线端出去。

(2) 为了保证阻抗的连续性, 射频匹配部分对应的 bottom 层参考地要避免放置元器件和走线, 需要完整的地平面。

(3) ANTN、ANTP 两差分高频信号引线要保持对称, 长度差异小于 0.5mm。

(4) VDD\_PA 管脚到 8.2nH 电感, 连线时要先经过两个电容再连到 8.2nH 电感。

(5) ANTN、ANTP、VDD\_PA 管脚附近不宜有其它走线。

- (6) 原理图标注 nc 的表示不焊接，画 pcb 时要保留相应的空间，以便通过安规的调试。
- (7) 覆地建议用实心地。

## 2.7 印制板天线 LAYOUT

推荐使用下一章节的几款印制板天线模型。

天线不能与地线铺铜靠很近，至少 3cm。天线部分对应的底层 PCB 严禁铺地。天线与参考地线铺铜间距要大于 1mm。天线周边最好不要有金属结构或元器件、走线，保证在 PCB 上间隔至少 3cm 范围内不摆放较大的带金属元器件。

# 三、印制板天线设计

## 3.1 印制板天线 layout 设计

2.4G 的印制板天线主要有两种结构，PIFA 天线和单极天线。PIFA 天线的天线馈电点和地点是接到一起的，天线和地之间形成一个电容效应，就是信号通过天线（等效为电感）升压到等效电容上，通过电容再把能量辐射出去。单极天线是采用 1/4 波长原理，其中一个馈点是螺旋或者单杆，另外一极是地。两种天线的场结构简单，可以简单等效为一个 LC 谐振回路，其中 C 特别小，一个一个的谐振回路耦合上去，最后电磁场释放到外部。

PIFA 天线的电容相对于单极天线来说大很多，也就是说能量在谐振腔中更多，外界不容易干扰，也很难改变 PIFA 天线的阻抗，所以稳定性比单极天线强；但也因为它的电容太大，导致外界的相同的能量进入，在 PIFA 天线上产生的电压变化，远远不如单极天线大，所以效率和灵敏度低于单极天线。

一般，可以选用外置的鞭状单极天线，外置的鞭状单极天线通信距离较远，不过每套需要单独调试；也可以选用贴片天线芯片，天线芯片占用 PCB 尺寸小，不过价格较高。

实际应用中，考虑到成本和批量生产稳定性等因素，印制板天线因其成本低、设计得当能获得足够性能，成为很多无线应用的首选。本文推荐了三款印制板天线，分别可以应用到 Dongle 端的小尺寸 PIFA 天线，应用到无线鼠标板的单极天线和应用到遥控器控制板的中尺寸 PIFA 天线，这些天线都有对应的仿真和验证结果。如果需要参考对应天线，必须严格按照本文给出的天线形状进行设计。

## 3.2 Dongle 端的 PIFA 天线设计

Nano Dongle 天线采用超小型的 PIFA 天线，由于 PCB 面积受限，该天线的增益会比其它天线小，对通信距离有影响，一般通信距离可以达到 15~20 米左右。由此天线和 XN297 以及 MCU 完成的 Dongle PCB 尺寸为 11.6\*16.5mm 左右，PCB 的厚度为 0.6mm。天线具体尺寸如图 4 所示。

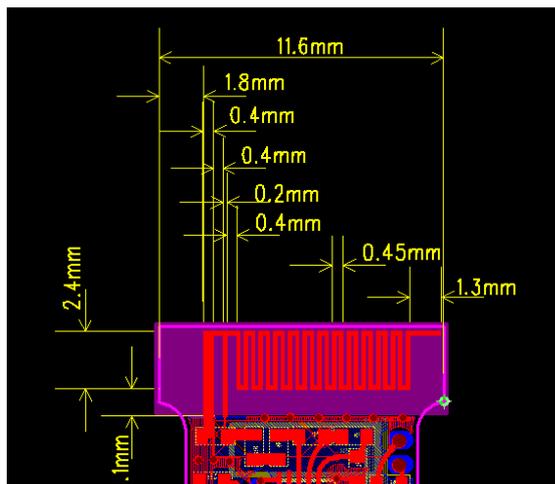


图 4 Nano Dongle 天线设计尺寸参考

天线的 S11 测试数据如图 5 所示，覆盖整个 2.4G 频段。



图 5 Nano Dongle 天线 S11

天线的增益仿真数据如图 6 所示，最大增益为-0.5dB。

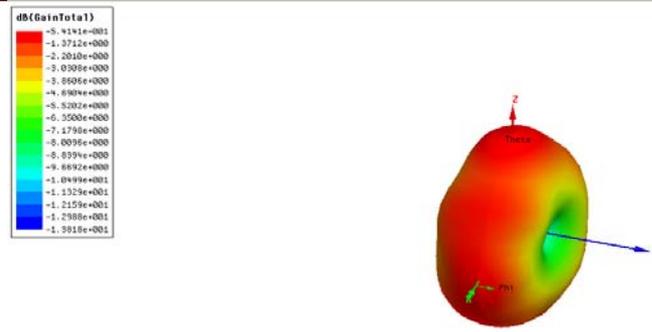


图 6 Nano Dongle 增益和 3D 方向图 (X 轴为图 4 的左右方向, Y 轴为图 4 的上下方向)

### 3.3 遥控器控制板的中尺寸 PIFA 天线设计

遥控器控制板的中尺寸 PIFA 天线尺寸如图 7 所示, PCB 的厚度为 1.0mm。

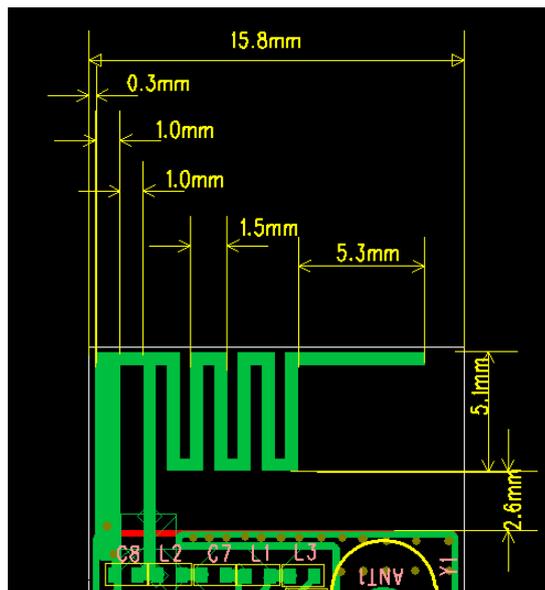


图 7 Module 天线设计尺寸参考

天线的 S11 测试数据如图 8 所示, 覆盖整个 2.4G 频段。

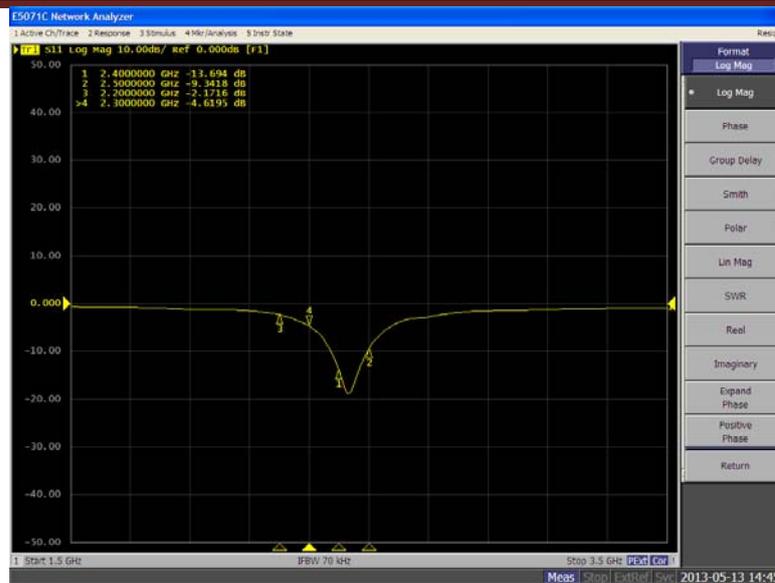


图 8 Module 天线设计 S11

天线的增益仿真数据如图 9 所示，最大增益为 0.9dB。

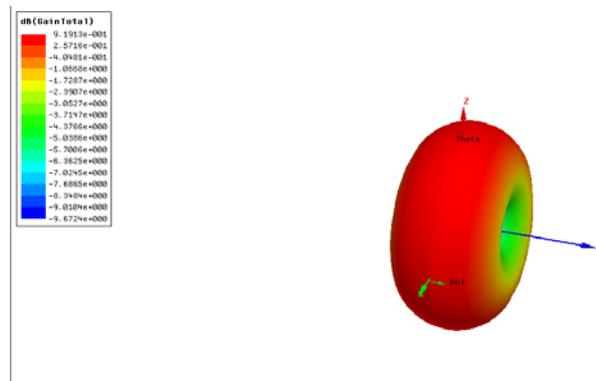


图 9 Module 天线增益和 3D 方向图 (X 轴为图 7 的左右方向，Y 轴为图 7 的上下方向)

### 3.4 无线鼠标板的单极天线设计

无线鼠标板的单极天线，增益较大，走线灵活，在有足够的 PCB 空间的情况下可以使用。在设计天线位置时，天线放置在无线鼠标板的前部或者左前部，减少右手握住鼠标的情况下手对辐射功率的吸收和衰减，该天线也可以应用到遥控器上；并且根据产品外型可以稍微更改天线的走线形状。参考尺寸如图 10 所示，PCB 的厚度为 1.6mm。



图12 Mouse天线增益和3D方向图（X轴为图10的左右方向，Y轴为图10的上下方向）

## 四、射频测试

本章节给出了 XN297 芯片几个重要参数详细测试方法，包括发射功率、发射频率精度、发射谐波和接收灵敏度测试。

准确评估射频芯片的性能测试通常会使用传导测试方式，需要将芯片与印制板天线断开，在馈点焊接开口缆。

射频测试需要以下的线缆和仪器：

(1) 开口缆，带天线模组要进行射频测试需要在射频馈点地方断开天线，然后在射频馈点和地线分别焊接开口缆和其外屏蔽罩线；此外，灵敏度测试时解调器的输出通过复用 IRQ 和 MISO 两管脚输出 DATA 和 CLK，可以在两管脚处焊接开口缆转接；

(2) 射频线缆，要求用专门的射频线缆，并且需要测试工作频率内的插入损耗，将该值补偿到测试结果；

(3) 两根带 SMB 转 SMA 线缆，用于灵敏度测试，将解调器的 DATA 和 CLK 输出接回到矢量信号发生器的 DATA 和 CLK 输入接口；

(4) 频谱分析仪，用于测试发射性能，测试 2.4G 载波信号，最高频率要求至少 3GHz；要测试 3 次谐波，最高频率至少 7.5GHz；

(5) 矢量信号发生器，用于测试接收灵敏度，支持的最高频率至少 3GHz，可以测试灵敏度，矢量信号发生器需要带有 BERT 测试模块，推荐仪器例如 E4438C。

### 4.1 单载波测试

单载波测试组网如图 13 所示。

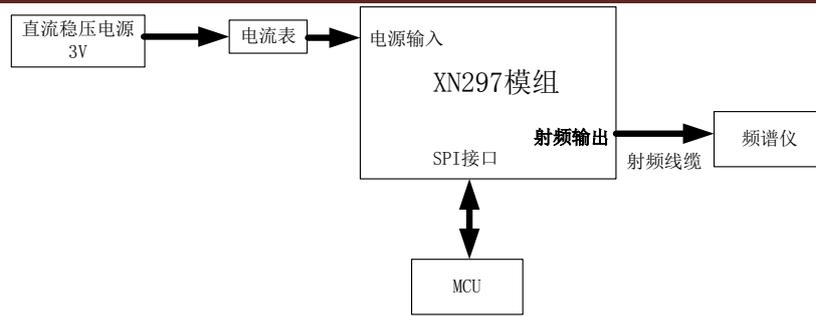


图 13 单载波测试

发射单载波的步骤如下所示：

- (1) CE LOW;
- (2) 配置各 RF 芯片的寄存器;
- (3) 设置芯片为发射模式，CONFIG 寄存器为 0X0E;
- (4) 设置测试的频道和通信数据率;
- (5) 设置芯片为单载波发射模式，即写 REG19\_BIT0=1;
- (6) CSK HIGH，CSK HIGH 一直保持;
- (7) 设置频谱仪步骤 1，Central Freq=测试频道，SPAN=10MHz，Ref LEVEL=10dBm，Attenuation=Auto，RBW=Auto，测试此时的输出功率和频率，输出功率要加上线缆损耗;
- (8) 设置频谱仪步骤 2，SPAN=Full Span，Ref LEVEL=10dBm，Attenuation=Auto，RBW=Auto; 检波方式 Det/Demod=PEAK; 测试此时各个谐波分量的大小;
- (9) 对于不同厂家的频谱仪，以上频谱仪设置每个功能名称可能会有差别，以上的设置名称是参考 Agilent 仪器给出的。

## 4.2 接收灵敏度测试

接收灵敏度(Sensitivity)在这颗 RF 芯片的定义是指当接收误比特率(BER: Bit Error Rate)为 0.1%时最小输入信号功率，灵敏度的测试方法有两种，其一为连续伪随机码测试，其二为指定帧格式数据包测试。

连续伪随机码测试：

信号源发送伪随机调制码，芯片配置成灵敏度测试模式，将接收解调器解调后的 DATA 和 CLK 通过复用 IRQ 和 MISO 管脚输出，送回到矢量信号发生器(信号源)E4438C 的 DATA

和 CLK 输入，通过信号发生器内部的 BERT 模块统计误码率 BER，测试组网如图 2 所示。

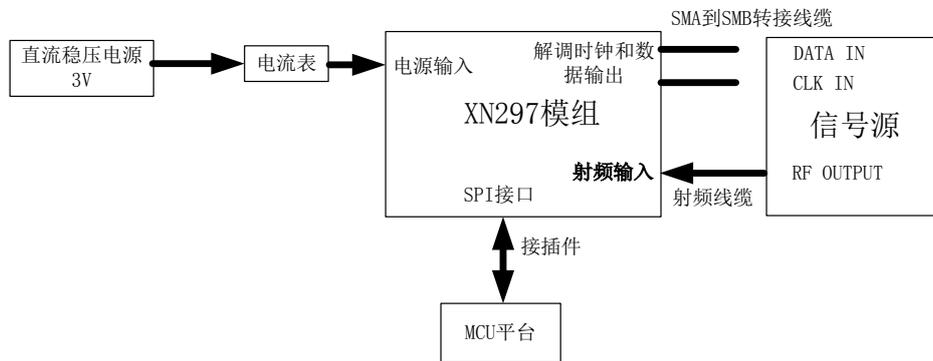


图 14 连续伪随机码的灵敏度测试平台

连续伪随机码的灵敏度测试方法：

- (1) CE LOW;
- (2) 配置各 RF 芯片的寄存器;
- (3) 设置芯片为接收模式，CONFIG 寄存器为 0X0F，CRC 校验打开;
- (4) 设置测试的频道和通信数据率;
- (5) 设置芯片为连续伪随机码的灵敏度测试模式，REG19\_BIT0=1，REG19\_BIT7=0，REG19\_BIT5=1;
- (6) CE HIGH, CSK HIGH, MOSI HIGH;
- (7) 根据频谱仪测试到的接收 LO 泄漏载波频率，计算要输入矢量信号发生器的射频信号频率；由于接收频率偏差会影响灵敏度测试，所以 Frf 频率需要根据载波泄漏的频率来做相应调整;
- (8) 接收 LO 泄漏载波频率需要用频谱分析仪测试，测试框图同单载波测试框图一样，在芯片接收模式下，频谱仪设置为，Central Freq=(频道+2) × 8 ÷ 7，SPAN=10MHz，Ref LEVEL=-50dBm，Attenuation=Auto，RBW=Auto;
- (9) 按上图组网，设置矢量信号发生器 E4438C 如下，Input Frequency 输入射频频率，BEAT DATA 选 PN9，Filter 选 Gauss 且 BT=0.5，Symbol Rate 为 1Mbps 或者 2Mbps，Modulation Type 为 2-Lvl FSK，Freq Dev 选 250KHz（1Mbps）或 500KHz（2Mbps），Input Amplitude 为根据 0.1% BER 测试到的最低值;
- (10) 设置 BERT 为 on，将 BER 测试模块打开，设置 BERT Trigger 为 Immediate;
- (11) 根据 E4438C 统计的 BER 小于 0.1% 时，信号源最低输入功率，再减去线缆损耗，得

到的值就是接收灵敏度。

指定帧格式数据包测试：

信号源按照指定的帧格式发送数据包，MCU 统计实际接收的帧数，组网下图所示，根据发送的帧数与接收的帧数计算出误帧率 PER，再根据以下公式把 0.1% 误码率 BER 换算到对应的误帧率要求，

$$PER = 1 - ((1 - BER)^N)$$

公式中的 N 为每个包的总 bit 数，例如每个包的总 bit 数为 500，那么 0.1% 的 BER 对应的 PER 为 39%。

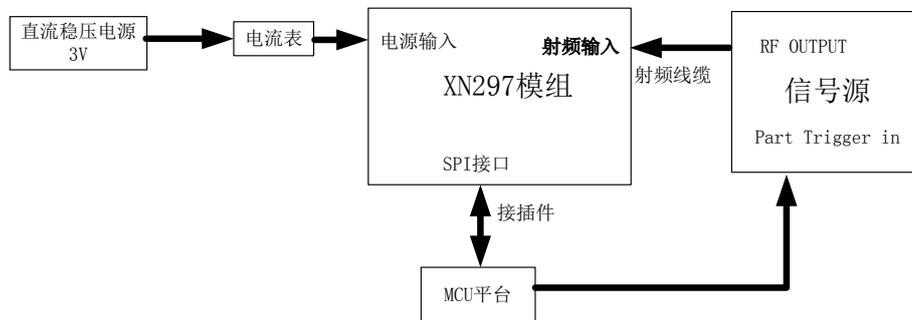


图 15 指定帧格式数据包测试平台

指定帧格式数据包测试步骤

- (1) CE LOW;
- (2) 配置各 RF 芯片的寄存器;
- (3) 设置芯片为接收模式，CONFIG 寄存器为 0X0F，CRC 校验打开;
- (4) 设置测试的频道和通信数据率;
- (5) 设置接收地址长度和接收地址;
- (6) 设置 payload 长度;
- (7) CE HIGH, CSK HIGH, MOSI HIGH;
- (8) 根据频谱仪测试到的接收 LO 泄漏载波频率，计算要输入矢量信号发生器的射频信号频率；由于接收频率偏差会影响灵敏度测试，所以 Frf 频率需要根据载波泄漏的频率来做相应调整;
- (9) 接收 LO 泄漏载波频率需要用频谱分析仪测试，测试框图同单载波测试框图一样，在芯片接收模式下，频谱仪设置为，Central Freq=(频道+2) × 8 ÷ 7，SPAN=10MHz，Ref



LEVEL=-50dBm, Attenuation=Auto, RBW=Auto;

(10) 重新按照指定帧格式数据包测试平台组网, 设置矢量信号发生器 E4438C 如下, Input Frequency 输入射频频率, BEAT DATA 选择自定义, 按照帧格式输入: 前导码 (0X710F55) +地址 (例如, 5 字节 0XCC) +payload (例如此处输入发送 payload 为 32 字节 0X55, 实际 payload 是 32 字节 0XAA, 发送 payload 与实际 payload 的每字节高低位顺序反方向)+CRC(2 字节, DB12 算法); BEAT DATA 选 PN9, Filter 选 Gauss 且 BT=0.5, Symbol Rate 为 1Mbps 或者 2Mbps, Modulation Type 为 2-Lvl FSK, Freq Dev 选 250KHz(1Mbps)或 500KHz(2Mbps), Input Amplitude 为根据 0.1% BER 换算到 PER 的值而测试到的最低功率值, Pattern Trigger 为 Single, Trigger Source 为 EXT, 触发信号模式为上升沿触发, 通过 MCU 的 IO 引脚给出该上升沿控制发送帧数, 要求发送的帧数必须大于 200 帧, 根据接收帧数情况, 得到最低输入功率, 减去线缆损耗, 得到的值就是指定帧格式数据包接收灵敏度;

(11) 接收端的 RX\_FIFO 正确接收一帧数据, 接收数据中断 “RX\_DR” 都会被置 0, 这时需要读 FIFO 或清 FIFO, 清中断, 写接收数据中断 “RX\_DR” 为 1, 重新等待接收下一帧的数据;

(12) 判断接收成功可以通过, 硬件查询 IRQ 管脚是否为低电平或者定期查询状态寄存器的 RX\_DR 位是否为 1。

### 4.3 传输线连接的通信测试

让一端做发射, 另一端做接收, 信号传输线连接通过衰减器, 通过控制衰减器的衰减分贝数大小来控制丢包率。当丢包率达到等效误码率的计算值时, 记录此时的衰减量, 补偿连接线插入损耗值后可以计算信号的衰减值, 由该值可以计算出等效通信距离。传输线连接的测试平台见图 16 所示。

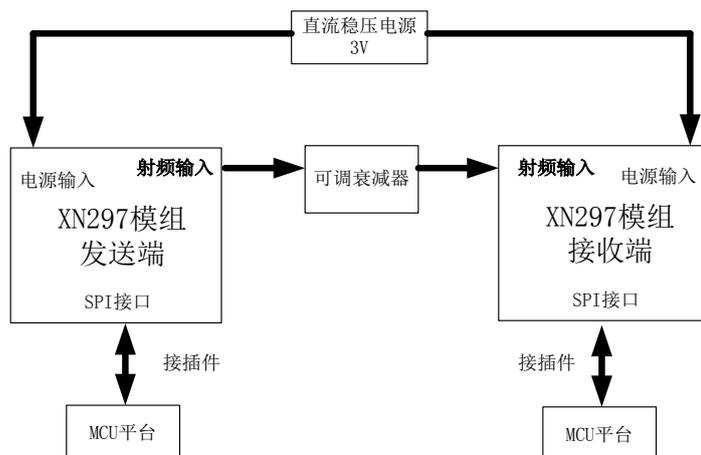


图 16 传输线连接的测试平台

传输线连接的测试步骤：

- (1) 接收端配置为接收模式，发送端配置成发送模式，必须保证通信频道、地址、数据率、数据长度、CRC 设置、不带 ACK 和不带自动重传方式等的设置收发一致；
- (2) 每收到并读取一帧数据，需要清除接收 RX\_DS 中断并清空接收 FIFO；每发送一帧之前需要清空发送 FIFO 并且写入 payload，发出一帧之后需要清除 TX\_DR 中断；
- (3) 重复以上步骤，直到完成指定帧数的发送，接收端的 MCU 将收到的有效帧数上报；
- (4) 统计接收端收到正确的帧数，去调整可调衰减器的衰减量，在接收到正确的帧数等效于 0.1% BER 时，记录此时的衰减量。

## 4.4 无线通信测试

基本等同于 4.3 节的测试方法，仅将传输线去除，改为收发两边都用天线方式，测试通信距离代替传输线连接时的衰减器测试。

## 五、应用异常分析

对于芯片使用中出现的异常现象的通常定位方法如下，在后面的章节中分别给出发射端异常和接收端异常的定位分析流程图。

## 5.1 管脚测试情况和芯片工作状态的调试

如果 RF 芯片不能正常工作，首先要排除硬件问题，如焊接是否完整，外围元器件是否正确完备。可以根据 RF 芯片的几个管脚测试情况并结合芯片工作状态，来做初步判断。

表 3 芯片管脚在各工作状态的情况

芯片管脚 工作状态	DVDD	IREF	VDD_PA	XC1	XC2
上电初始状态	1.8V	0V	0V	0V	0V
休眠模式	1.8V	0V	0V	0V	0V
待机模式-I	1.8V	0V	0V	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V
待机模式-II	1.8V	1.2V	0V	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V
接收模式	1.8V	1.2V	1.8V	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V
发射模式	1.8V	1.2V	1.8V	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V

可按照以下步骤快速判断硬件问题：

(1) 通过目测来检查焊接无短路和虚焊。判断短接的方法：用万用表欧姆档测量相邻的管脚是否阻抗小于 100ohm；判断虚焊的方法：用万用表二极管档测量各个管脚对地的二极管特性，地接正极，管脚接负极，正常的值应该在 0.3~0.8，如果虚焊，显示 OPEN 或超过 1 的值。

(2) 测试 DVDD 是否为 1.8—1.85V。若小于 1.8V，先查看 DVDD 管脚处是否焊接 1uF 的电容。

(3) 示波器查看晶振是正常工作，如果晶振不起振时，可以适当减小与晶振连接的并联到地的电容容值。16MHz 晶振需要选用 Q 值较高的、驱动功率较低的、需要的并联到地的电容较小的、批量一致性好的、温度变化率低的，Q 值较高、驱动功率较低、需要的并联到地的电容较小的晶振，可以使得芯片内部驱动晶振的电流较小，从而更易起振并且晶振谐波信号较低。每一次更换晶振后，与晶振连接的并联到地的电容容值需要微调一下，保证频率准确。 $Q = f_0 / (f_2 - f_1)$ ，由此可见同样频率的晶振，品质因素高、并联电容小的晶振需要的驱动功率较低。

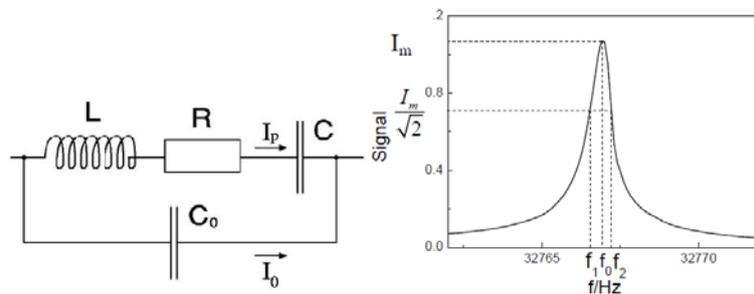


图 17 晶振模型和晶振共振曲线示意图

(4) 测试 IREF 引脚是否为 1.2V。若小于 1.2V，查看电源供电电压和 22kΩ 电阻的焊接情况。

(5) 测试 VDD\_PA 是否为 1.8V。在 VDD\_PA 测到不为 1.8V，查看匹配电路部分是否焊接正确。

(6) 查看软件的配置是否正确。

## 5.2 单载波调试

单载波发射是 RF 芯片的一种能够集中反映硬件是否已完备的测试模式，以下是准备进入单载波调试的步骤：

(1) 检查芯片的 SPI 命令读写是否正常；写入各寄存器中能 R/W 的寄存器，然后再读出来，如果写入和读出一致，说明 SPI 读写正常；

(2) 如果 SPI 读写不正常，需要用示波器或逻辑分析仪查看读写寄存器的波形，检查 SPI 四根线的电平转换是否正常，发送命令或者数据的波形是否与代码设想的波形一样；

(3) 部分 MCU 是采用普通 I/O 口的软件模拟 SPI 方式，需要检查 SPI 四线的采样和保持时间是否符合 SPI 规范，MCU 支持单步调试的可以配合 SPI 波形单步跟踪查验代码；

(4) 检查 MCU 初始化配置，尤其是引脚的输入输出定义；



检查软件实现是否正常；

(5) 检查 MCU 软件实现是否正常，与提供的参考代码对比，尤其要关注各寄存器设置是否有差异；

以下是进入发送单载波后的调试步骤：

(1) 用频谱仪检测频谱上在 2.4G 频段是否有大的功率信号出现。如果没有，说明发射通道不通，需要检测焊接和软件等方面的问题；如果在 2.4G 频段看到有大功率的信号，说明发射通道基本 ready；

(2) 检查单载波频谱是否正常锁定，按频谱仪的 PEAK Search 键，并将单载波峰值频率移到频谱仪的中心频率，设置频谱仪的 SPAN 为 1MHz；如果检测到的频率与软件写入的频道基本一致（差异±500KHz 以内），而且频谱就是单一的一根，不会来回抖动或者是很宽乱跳的频谱，说明单载波正常锁定；

(3) 单载波锁定频率精度测试，频谱仪 SPAN 设置为 1MHz，读取此时的载波频率，计算实测频率与理论频率（ $2400+N$ ）偏差，要求中心频率偏差小于 100KHz，对于 60ppm 的晶体，批量下的最大频率偏差为  $2400\text{MHz} \times 60\text{ppm} = 150\text{KHz}$ 。如果是个别调试板出现频率偏差较大，建议更换晶振；如果是大部分量产板都出现中心频率偏差较大，建议更改与晶振连接的两个外围电容的容值，单载波频率偏高时增大电容值，单载波频率偏低时减小电容值；如果以上两种方法操作没有效果，可能需要更换晶振；

(4) 可以测试单载波相位噪声（频谱仪需要有测试相位噪声的功能模块），在偏移中心频率 1KHz、10KHz、100KHz 和 1MHz 地方分别要求测试相位噪声低于 -60dBc/Hz、-70dBc/Hz、-80dBc/Hz 和 -100dBc/Hz，如果测试结果比以上数据差较多，需要定位晶振相关的管脚和外围电路是否问题，必要时需要更换另一种晶振；

(5) 单载波杂散测试，将频谱仪 SPAN 设置为 2MHz，观测单载波的两边的 SPUR 是否都小于 20dBc，小于 20dBc 为正常；异常时需要检查芯片的电源线和地线是否存在纹波或者毛刺杂波；

(6) 电源线/地线检查，示波器设置成 AC Coupled，参考地线连在待测 PCB 板的总输入地线处，如果电源线或者地线的噪声峰峰值小于 20mv，说明电源线/地线正常；反之异常，需要找到干扰源，一般可以通过稳压源外灌电源或增加滤波电容等方法来分析；

(7) 检查射频匹配电路和天线是否正常，目测射频匹配电路和天线部分是否与提供的参考电路完全相同，包括元器件值、PCB 版图和走线长度、周围覆地和天线尺寸。测试天线贴近情况下的无线辐射功率或者开口缆连 SMA 转接头的传导输出功率，如果天线辐射功率小于设定值 15dB 以上或者传导输出功率小于设定值 3dB 以上，需要重新匹配；必要时请依靠网络矢量分析仪测试天线特性。

## 5.3 接收本振泄露信号的调试

接收端需要检验接收本振泄露信号是否正常。

(1) 接收本振泄露信号是芯片内部载波信号耦合至芯片外的，从天线处用 SMA 转接头连接测试到泄露信号在-50~-60dBm，对通信性能没有影响，可以通过接收本振判断接收通道是否工作正常，接收本振的频率计算按照以下公式为， $F_{i0} = (\text{频道} + 2) \times 8 \div 7$

(2) 接收本振频率范围为 2747~2840MHz，设置频谱仪的 central Freq=2800MHz，SPAN=600MHz，Atten=0dB，Ref Amplitude=-50dBm，观测频谱仪是否有信号，如果有信号而且频率与上面计算的频率较接近，幅度值差不多，说明接收通道是正常的；同时 PEAK Search 到本振泄露频率，设置为中心频率，SPAN=1MHz，观测到信号频谱是单一且稳定的一根单频载波，说明接收本振锁定；反之接收本振没有锁定；

(3) 接收本振锁定频率精度测试，PEAK Search 到本振泄露频率，设置为中心频率，SPAN=1MHz，测试本振泄露的频率，按照晶体 60ppm 的要求，本振泄露载波的中心频率偏差不能超过 170KHz。

## 5.4 发射端芯片异常分析流程

对于发射的芯片要判断是否能正常发射，或者找出异常的原因，图 18 给出了发射端芯片异常定位流程。

c 图 18 发射端异常芯片分析流程

## 5.5 接收端芯片异常分析流程

对于接收的芯片要判断是否能正常接收，图 19 给出了接收端芯片异常定位流程。

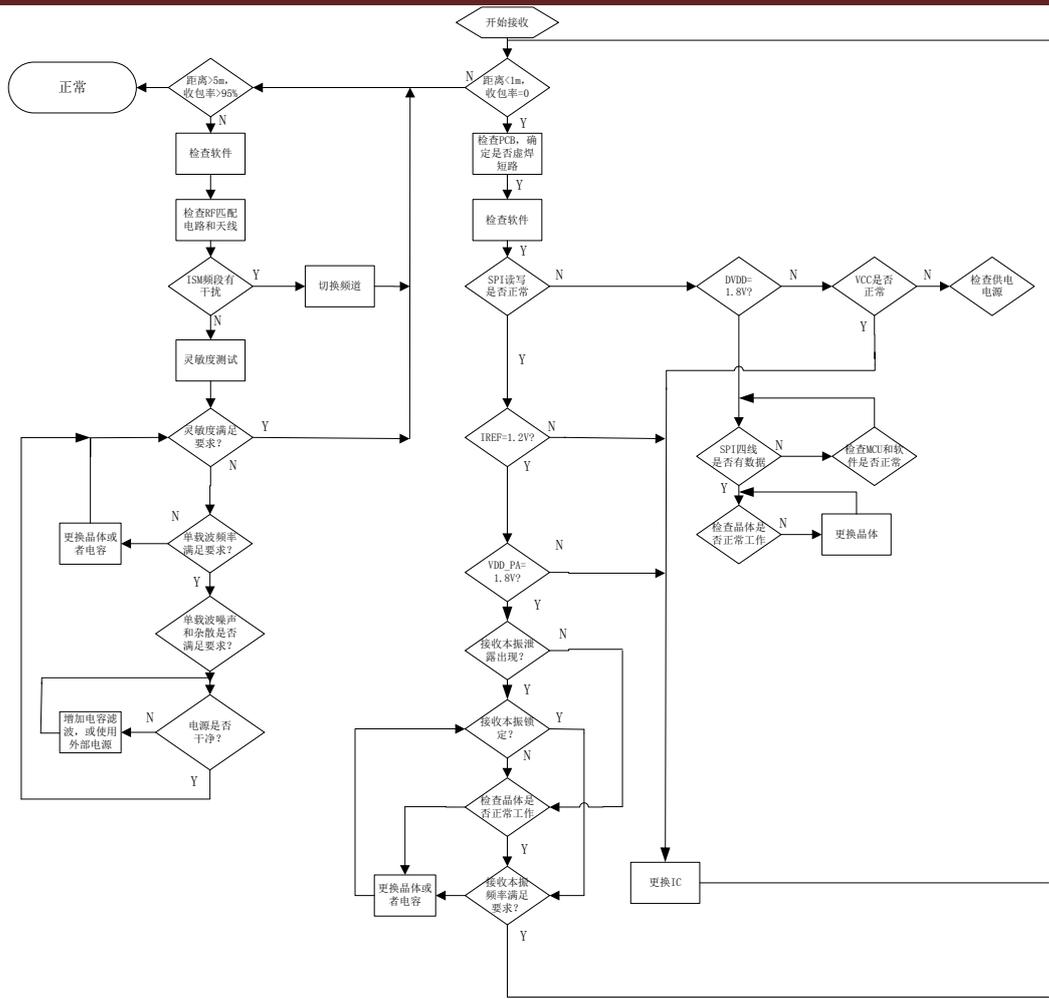


图 19 接收端异常芯片分析流程

## 六、通过安规检测需要的硬件修改

外围元器件需要选择封装 0402 的，射频前端匹配元器件值有四个需要修改，如下图所示。修改为下图所示的射频前段匹配元器件后，对于射频性能影响主要有以下：

(1) ANTP 引脚直接连接到 VDD\_PA 引脚上，由于 VDD\_PA 引脚在发射和接收状态下呈低阻特性，所以在发射状态时 RF 芯片转变为只有单端输出，与双端输出相比更容易进行发射的谐波抑制制度调节；

(2) C10 电容与 L2 电感在 2.4G 频段形成并联谐振，起到带通滤波作用，可以有效地抑制谐波 5dB 以上；

(3) 由于天线材质差异或者 PCB 走线的寄生影响，需要对 L3 进行微调；此外，C4 也有抑制谐波的作用，不过对于主频信号也会有 0.5~1dB 的削弱；

(4) 对于单发单收的应用方案，发射端进行安规测试的需求，建议发射端采用下图的原理图修改，接收端不建议采用下图修改，与之前推荐的原理图相比，接收单端输入会损失 2~4dB 的接收灵敏度性能；

(5) 对于 SOP 封装方案，建议发射端和接收端都采用下图的原理图修改方式，来弥补绑定线过长对于射频性能的影响。

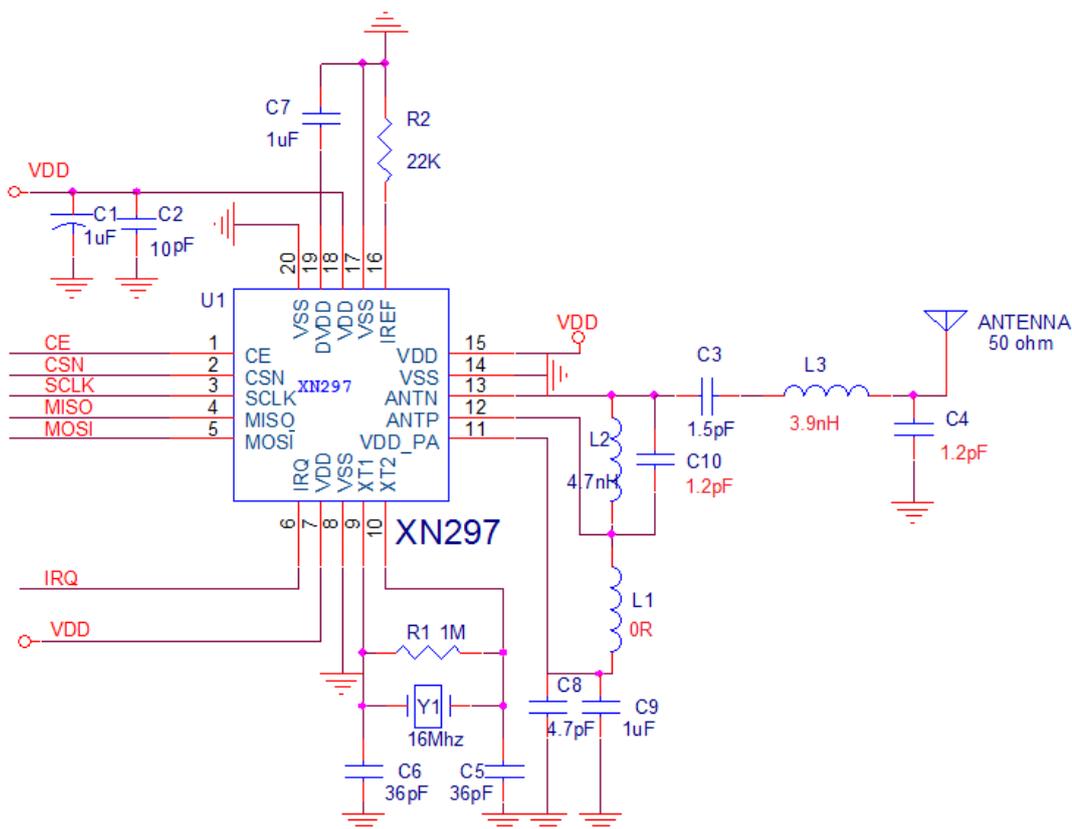


图 20 通过安规检测需要的硬件修改

采用双 Peak (Peak 检波方式+MAXHOLD) 的测试方法，测试数据如下图所示。测试结果，基波 3.5dBm，二次谐波-43dBm，三次谐波-51dBm。

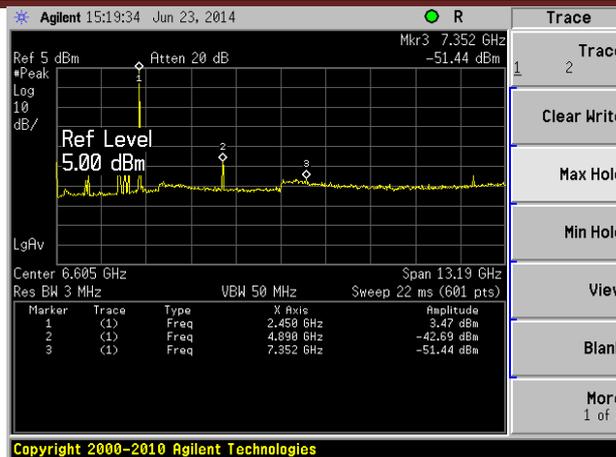


图 21 发送功率的基波和谐波分量频谱图

(6) 发射功率实际配置 8dBm，天线增益为 0dBm，计算得二次谐波为-38.5dBm，满足 RTTE\_CE 要求的<-30dBm，FCC 要求的 PEAK<-21.2dBm (74dBuv)。选择频道在 2410~2473 之间的。

(7) 此外 FCC 要求 Average 谐波辐射功率 -41.2dBm (54dBuv)，射频芯片发送一次需要 250us 左右 (发送 9 字节数据需要发射数据时间 160us 左右，发送准备时间 90us 左右)，按照跳频频点 4 个来计算，要求调试到 4~6ms 左右发送一包数据。