



PAN216x 系列

产品说明书

V1.4 Dec. 2025

Confidential

上海磐启微电子有限公司

2.4GHz 收发芯片

概述

PAN216x 系列产品是一款低成本、高集成度的超低功耗无线数据收发芯片,工作在 2400MHz ~2483MHz 的通用 ISM 频段。具有较低的系统应用成本,只需要一个 MCU 和少量外部无源器件即可构建满足无线应用的系统。同时, PAN216x 操作方式非常方便,只需要 MCU 通过 SPI 或者 I2C 对芯片少数几个寄存器配置,即可实现数据的收发通信。支持外置 DCDC,可进一步降低功耗。

芯片集成发射机、接收机、频率发生器、GFSK 调制解调器等功能模块。其中,发射机支持功率可调(最大可达 9.5dBm);接收机采用数字通信机制,在复杂环境和强干扰条件下,具有良好的收发性能。

PAN216x 系列通信兼容 PAN1026、XN297L 及 Bluetooth-LE 广播数据包。

主要特性

- RF
 - 无线
 - 通信频段: 2400MHz ~2483MHz
 - 数据速率: 2Mbps (仅支持 32M 晶体), 1Mbps, 500kbps, 250kbps, 125kbps, 31.25kbps
 - 调制方式: GFSK
 - 兼容性: 兼容 PAN1026 / XN297L/Bluetooth-LE 广播包
 - 射频综合器
 - 完全集成频率合成器
 - 接收器
 - -95dBm @ 1Mbps
 - -88dBm @ 2Mbps
 - -98dBm @ 250kbps
 - -99dBm @ 500kbps
 - -102dBm @ 125kbps
 - 工作电流
 - 深度休眠电流: 300nA
 - 休眠电流: 800nA
 - 接收电流: 7mA
 - 发射电流:
 - 26mA@9.5dBm@LDO
 - 10.5mA@0dBm@LDO (Low Power)
 - 7mA@0dBm@DCDC (Low Power)
 - 发射器
 - 发射输出功率最大可达 9.5dBm
- 协议引擎
 - 最大支持 128 字节数据长度
 - 支持自动应答及自动重传
 - 6 个接收数据通道构成 1:6 的星状网络
- 电源管理
 - 集成电压调节器
 - 工作电压: 1.8~3.6V
- 主机接口
 - 支持 4 线和 3 线 SPI, I2C
 - 高达 10Mbps 的 SPI 接口速率
 - 高达 2Mbps 的 I2C 接口速率
- 封装
 - QFN20
- 温度条件
 - 工作温度: -40 ~ +85°C
- 其他特性
 - 带自动扰码和 CRC 校验功能
 - 支持 RSSI
 - BLE 模式支持白名单过滤功能
 - 较少外围器件

典型应用

- 电视和机顶盒遥控
- 无线鼠标和键盘
- 玩具和无线音频
- 无线游戏手柄
- 有源无线标签
- 智能家居及安防系统

目录

概述	2
主要特性	2
典型应用	2
目录	3
1 命名规则	7
2 订购信息	8
3 系统结构方框图	9
4 引脚说明	10
4.1 QFN20 封装	10
5 电气特性	12
5.1 RF 特性	12
5.2 复位特性	15
5.3 时钟特性	16
5.4 常规工作条件	16
5.5 电气敏感性	17
5.6 绝对最大额定值	17
5.7 电流特性	17
6 工作模式	18
6.1 状态转换图	18
6.2 关断 (Deepsleep) 模式	19
6.3 休眠 (Sleep) 模式	19
6.4 空闲 (Standby) 模式	19
6.5 发射 (TX) 模式	19
6.6 接收 (RX) 模式	20
6.7 工作状态切换时序	20
6.7.1 普通型	20
6.7.2 增强型	21
7 射频控制	23
7.1 空中速率	23
7.2 通信频率	23
7.3 发射功率配置	23
7.4 信号强度指示	23
7.5 信号质量指示	23
8 传输控制协议	24
8.1 协议包格式	24
8.1.1 XN297L 协议帧结构	24
8.1.1.1 普通型帧结构	24
8.1.1.2 增强型帧结构	24
8.1.2 扩展协议帧结构 FS01	24
8.1.3 扩展协议帧结构 FS32	25
8.1.4 Bluetooth-LE 广播帧结构 (Bluetooth-LE Beacon)	26
8.1.5 Bluetooth-LE 5.4 -S2/S8 扩展广播协议帧结构	26
8.2 协议流程图	27
8.2.1 发送流程	27
8.2.1.1 普通模式单包发送流程图	28
8.2.1.2 普通模式连续发送流程图	29

8.2.1.3	增强模式单包发送流程图	30
8.2.2	接收流程	32
8.2.2.1	普通模式单包接收流程图	32
8.2.2.2	普通模式连续接收流程图	33
8.2.2.3	普通模式带超时的单包接收流程图	34
8.2.2.4	增强模式接收流程图	34
8.3	自动传输处理	36
8.3.1	自动重传	36
8.3.2	自动应答	36
8.3.3	自动重传时序图	37
8.3.3.1	增强型正常收发时序图	37
8.3.3.2	增强型接收端丢失一包时序图	38
8.3.3.3	增强型发送端丢失 ACK 时序图	38
8.3.4	数据包 PID 标识	39
8.4	多通道接收	40
8.5	过滤功能	41
8.5.1	白名单过滤	41
8.5.2	长度过滤	44
8.6	扩频功能	44
9	数据和控制接口	45
9.1	数据格式	45
9.2	三线 SPI	45
9.2.1	三线 SPI 写时序	46
9.2.2	三线 SPI 读时序	46
9.2.3	三线 SPI 时序要求	47
9.3	四线 SPI	47
9.3.1	四线 SPI 写时序	48
9.3.2	四线 SPI 读时序	48
9.3.3	四线 SPI 时序要求	49
9.4	I2C	49
9.4.1	I2C 写时序	50
9.4.2	I2C 读时序	50
9.5	FIFO	51
9.6	IRQ 中断	51
9.7	IOMUX	52
9.7.1	MOSI 与 IRQ 复用	52
9.7.2	MISO 与 IRQ 复用	52
9.7.3	SDA 与 IRQ 复用	52
10	寄存器	54
11	参考原理图	64
12	封装尺寸	65
	缩略语	66
	修订历史	67
	联系方式	68

表目录

表 4-1 QFN20 引脚说明	10
表 5-1 通用 RF 特性	12
表 5-2 TX 特性	12
表 5-3 RX 特性	13
表 5-4 RSSI 特性	14
表 5-5 RF Timing 特性	14
表 5-6 RF 功耗特性	14
表 5-7 nRESET 输入特性	15
表 5-8 32MHz HXTAL 特性	16
表 5-9 16MHz HXTAL 特性	16
表 5-10 常规工作条件	16
表 5-11 电气敏感性	17
表 5-12 绝对最大额定值	17
表 5-13 电流特性	17
表 6-1 单包发送时序时间参数	20
表 6-2 单包接收时序时间参数	21
表 6-3 增强型单包发送时序时间参数	21
表 6-4 增强型单包发送时序时间参数	22
表 8-1 多通道接收地址表	41
表 12-1 QFN20 封装尺寸	65

图目录

图 3-1 系统结构方框图.....	9
图 4-1 QFN20 引脚图.....	10
图 6-1 PAN216x 工作状态迁移图.....	18
图 6-2 上电初始化时序图.....	20
图 6-3 单包发送时序图.....	20
图 6-4 单包接收时序图.....	21
图 6-5 增强型单包发送时序图.....	21
图 6-6 增强型发送接收时序图.....	22
图 8-1 普通单包发送模式状态流程图.....	28
图 8-2 连续发送模式流程图.....	29
图 8-3 增强单包发送模式.....	31
图 8-4 普通单包接收模式流程图.....	32
图 8-5 普通连续接收模式流程图.....	33
图 8-6 带超时的普通单包接收模式流程图.....	34
图 8-7 增强模式接收流程图.....	35
图 8-8 增强型正常收发时序图.....	37
图 8-9 增强型接收端丢失一包时序图.....	38
图 8-10 增强型发送端丢失 ACK 时序图.....	38
图 8-11 PID 生成检测图.....	39
图 8-12 多通道接收示意图.....	40
图 8-13 Bluetooth-LE 广播帧结构图.....	41
图 8-14 地址过滤示意图.....	43
图 8-15 长度过滤规则示意图.....	44
图 9-1 三线 SPI 写时序.....	46
图 9-2 三线 SPI 读时序.....	46
图 9-3 三线 SPI 时序要求图.....	47
图 9-4 四线 SPI 写时序.....	48
图 9-5 四线 SPI 读时序.....	48
图 9-6 I2C 写时序.....	50
图 9-7 I2C 读时序.....	50
图 11-1 参考原理图（外置 DCDC）.....	64
图 11-2 参考原理图.....	64
图 12-1 QFN20 封装图.....	65

1 命名规则



2 订购信息

产品型号	芯片类型	封装	引脚数	温度	包装
PAN2160U0EA	2.4G	QFN	20	-40~85°C	Tape&Reel

订购前，请咨询销售以获取最新的量产信息。

Confidential

3 系统结构方框图

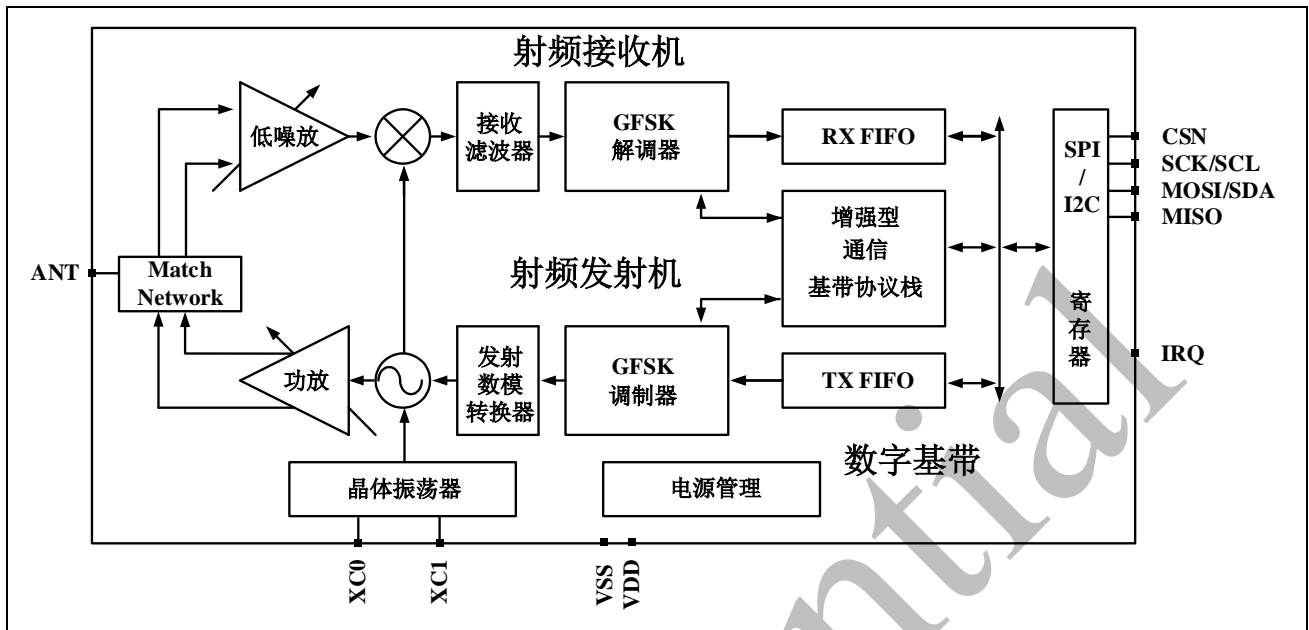


图 3-1 系统结构方框图

4 引脚说明

4.1 QFN20 封装

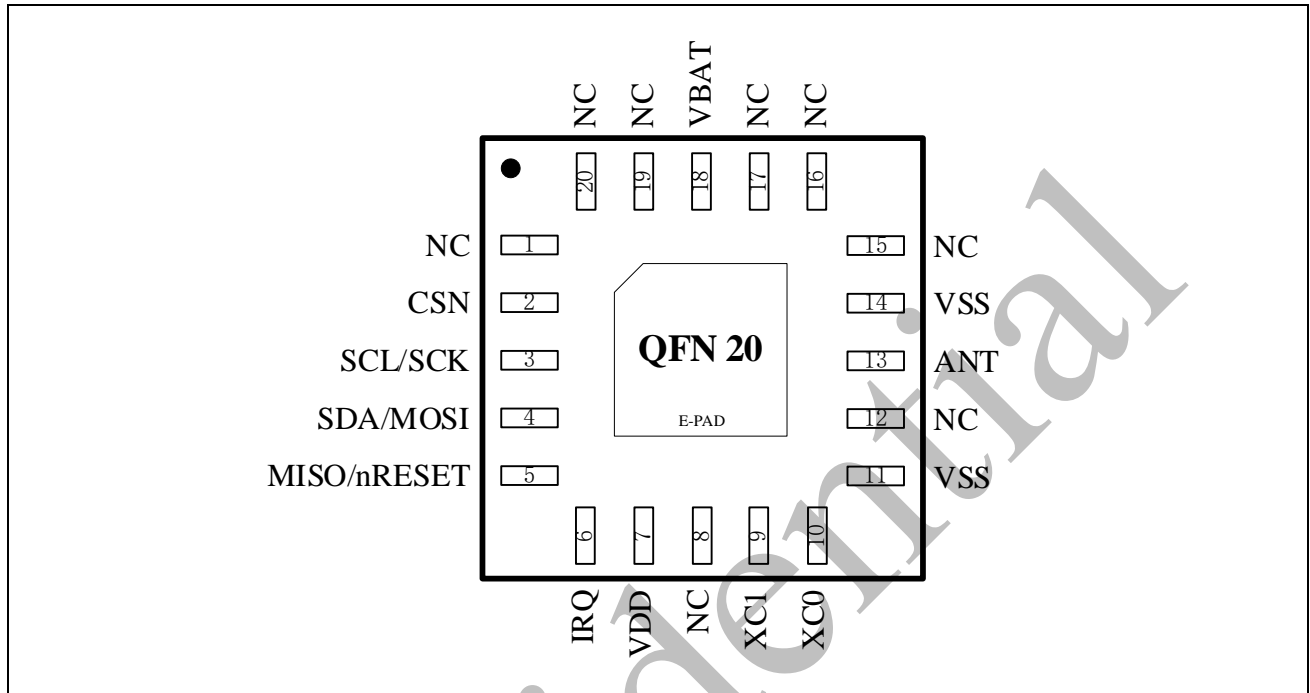


图 4-1 QFN20 引脚图

表 4-1 QFN20 引脚说明

引脚	符号	类型	描述
1	NC	-	-
2	CSN	I	SPI 片选信号输入
3	SCK	I	SPI 时钟信号输入
	SCL	I	I2C 时钟信号输入
4	MOSI	I/O	SPI 数据输入信号
	SDA	I/O	I2C 数据输入/输出
5	nRESET		复位（默认为复位功能，须配置 MOSI_MUX_EN 为 0）
	MISO	I/O	SPI 数据输出信号（须配置 MOSI_MUX_EN 为 1）
6	IRQ	I/O	中断信号
7	VDD	P	模拟电源输入，可外接 DCDC
8	NC	-	-
9	XC1	AI	晶振输入
10	XC0	AO	晶振输出
11	VSS	G	地（GND）
12	NC	-	-
13	ANT	AI	天线接口
14	VSS	G	地（GND）
15	NC	-	-
16	NC	-	-

17	NC	-	-
18	VBAT	P	模拟电源输入，连接总电源
19	NC	-	-
20	NC	-	-
21	EPAD	G	底部 GND 焊盘，需要接地

Confidential

5 电气特性

最大值和最小值

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布（平均 $\pm 3\sigma$ ）得到。

5.1 RF 特性

表 5-1 通用 RF 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{OP}	工作频率		2400	-	2483	MHz
PLLres	PLL 编程分辨率		-	4	-	Hz
DR	比特速率		0.25	1	2	Mbps
$\Delta f_{BLE,2M}$	BLE 模式 2Mbps 调制频偏		-	500	-	kHz
$\Delta f_{BLE,1M}$	BLE 模式 1Mbps 调制频偏		-	250	-	kHz
$\Delta f_{BLE,250k}$	BLE 模式 250kbps 调制频偏		-	170	-	kHz
$\Delta f_{297L,2M}$	XN297L 模式 2Mbps 调制频偏		-	500	-	kHz
$\Delta f_{297L,1M}$	XN297L 模式 1Mbps 调制频偏		-	250	-	kHz
$\Delta f_{297L,250k}$	XN297L 模式 250kbps 调制频偏		-	170	-	kHz
$\Delta f_{FS,2M}$	FS 模式 2Mbps 调制频偏			320		kHz
$\Delta f_{FS,1M}$	FS 模式 1Mbps 调制频偏			160		kHz
$\Delta f_{FS,250k}$	FS 模式 250kbps 调制频偏			160		kHz
$f_{BLE,CS,2M}$	BLE 模式 2Mbps 信道间隔		-	2	-	MHz
$f_{BLE,CS,1M}$	BLE 模式 1Mbps 信道间隔		-	1	-	MHz
$f_{BLE,CS,250k}$	BLE 模式 250kbps 信道间隔		-	1	-	MHz
$f_{297L,CS,2M}$	XN297L 模式 2Mbps 信道间隔		-	2	-	MHz
$f_{297L,CS,1M}$	XN297L 模式 1Mbps 信道间隔		-	1	-	MHz
$f_{297L,CS,250k}$	XN297L 模式 250kbps 信道间隔		-	1	-	MHz
$f_{FS,CS,2M}$	FS 模式 2Mbps 信道间隔			2		MHz
$f_{FS,CS,1M}$	FS 模式 1Mbps 信道间隔			1		MHz
$f_{FS,CS,250k}$	FS 模式 250kbps 信道间隔			1		MHz

表 5-2 TX 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
P_{RFTX}	输出功率		-42	-	9.5	dBm
P_{RFC}	功率控制范围		-	51.5	-	dB

P_{RFCR}	功率步进		-	-	± 3	dB
$P_{RF1M,1}$	第一临道泄露比@1Mbps		-	TBD	-	dBc
$P_{RF1M,2}$	第二临道泄露比@1Mbps		-	TBD	-	dBc
$P_{RF1M,\geq 3}$	第三临道泄露比@1Mbps		-	TBD	-	dBc
$P_{RF2M,2}$	第一临道泄露比@2Mbps		-	TBD	-	dBc
$P_{RF2M,4}$	第二临道泄露比@2Mbps		-	TBD	-	dBc
$P_{RF2M,\geq 6M}$	第三临道泄露比@2Mbps		-	TBD	-	dBc
P_{BW1M}	20dB 带宽@1Mbps		-	1.2	-	MHz
P_{BW2M}	20dB 带宽@2Mbps		-	2.2	-	MHz
P_{BW250k}	20dB 带宽@250kbps		-	0.7	-	MHz
$P_{SP,1}$	杂散功率@ ≤ 1 GHz		-	-	-60	dBm
$P_{SP,2}$	杂散功率@ ≥ 1 GHz		-	-	-40	dBm

表 5-3 RX 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
$P_{RX,MAX}$	接收最大输入功率		-	-	10	dBm
$P_{SENS,1M,BLE}$	BLE 模式 1Mbps 接收灵敏度	灵敏度, 1Mbps ideal transmitter, ≤ 37 bytes, 误码率 = 0.1%	-	-95	-	dBm
$P_{SENS,2M,BLE}$	BLE 模式 2Mbps 接收灵敏度		-	-88	-	dBm
$P_{SENS,250K}$	250kbps 接收灵敏度		-	-98	-	dBm
$P_{SENS,1MS2,BLE}$	BLE 模式 500kbps 接收灵敏度		-	-99	-	dBm
$P_{SENS,1MS8,BLE}$	BLE 模式 125kbps 接收灵敏度		-	-102	-	dBm
$P_{SENS,250KS2}$	125kbps 接收灵敏度		-	-101	-	dBm
$P_{SENS,250KS8}$	31.25kbps 接收灵敏度		-	-103	-	dBm
$P_{SENS,1M,297L}$	XN297L 模式 1Mbps 接收灵敏度		-	-95	-	dBm
$P_{SENS,2M,297L}$	XN297L 模式 2Mbps 接收灵敏度		-	-88	-	dBm
$P_{SENS,250K,297L}$	XN297L 模式 250kbps 接收灵敏度		-	-98	-	dBm
$P_{SENS,1M,FS}$	FS 模式 1Mbps 接收灵敏度		-	-93	-	dBm
$P_{SENS,2M,FS}$	FS 模式 2Mbps 接收灵敏度		-	-88	-	dBm
$P_{SENS,250K,FS}$	FS 模式 250kbps 接收灵敏度		-	-98	-	dBm
$C/I_{CO,1M,BLE}$	同频干扰抑制@1Mbps		-	10	-	dB
$C/I_{1M,1M,BLE}$	间隔 1M 临道选择性@1Mbps		-	-7	-	dB
$C/I_{2M,1M,BLE}$	间隔 2M 临道选择性@1Mbps		-	-35	-	dB
$C/I_{\geq 3M,1M,BLE}$	间隔 3M 以上临道选择性@1Mbps		-	-39	-	dB

$C/I_{Image,1M,BLE}$	镜像选择性@1Mbps	-	-18	-	dB
$C/I_{Image\pm 1M,1M,BLE}$	镜像±1M 选择性@1Mbps	-	-31	-	dB
$C/I_{\geq 6M,1M,BLE}$	间隔 6M 以上临道选择性@1Mbps	-	-44	-	dB
$C/I_{CO,2M,BLE}$	同频干扰抑制@2Mbps	-	9	-	dB
$C/I_{2M,2M,BLE}$	间隔 2M 临道选择性@2Mbps	-	-5	-	dB
$C/I_{4M,2M,BLE}$	间隔 4M 临道选择性@2Mbps	-	-34	-	dB
$C/I_{\geq 6M,2M,BLE}$	间隔 6M 以上临道选择性@2Mbps	-	-35	-	dB
$C/I_{Image,2M,BLE}$	镜像选择性@2Mbps	-	-20	-	dB
$C/I_{Image\pm 2M,2M,BLE}$	镜像±2M 选择性@2Mbps	-	-31	-	dB
$C/I_{\geq 12M,2M,BLE}$	间隔 12M 以上临道选择性@2Mbps	-	-38	-	dB

表 5-4 RSSI 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
RSSI _{RFC}	RSSI 指示范围		-100	-	-20	dBm
RSSI _{Auu}	RSSI 精度		-	±2	-	dB
RSSI _{Res}	RSSI 分辨率		-	0.25	-	dB
RSSI _{Per}	RSSI 采样周期		-	0.25	-	us

表 5-5 RF Timing 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
T _{OSC,EN}	32M 晶体启动时间		-	75	-	us
T _{OSC,EN}	16M 晶体启动时间		-	250	-	us
T _{TX,EN}	TX 发射准备时间		73	-	-	us
T _{RX,EN}	RX 接收准备时间		64	-	-	us
T _{TX,DISABLE}	TX 关闭等待时间		5	-	-	us
T _{RX,DISABLE}	RX 关闭等待时间		5	-	-	us
T _{TX-RX}	TX 和 RX 切换时间		67	-	-	us
T _{RX-TX}	RX 和 TX 切换时间		75	-	-	us

表 5-6 RF 功耗特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
I _{TX,P9dBm,LDO}	9dBm 功率输出的电流@LDO		-	25	-	mA
I _{TX,P8dBm,LDO}	8dBm 功率输出的电流@LDO		-	23.5	-	mA
I _{TX,P7dBm,LDO}	7dBm 功率输出的电流@LDO		-	21.5	-	mA

$I_{TX,P6dBm,LDO}$	6dBm 功率输出的电流@LDO	-	21.4	-	mA
$I_{TX,P5dBm,LDO}$	5dBm 功率输出的电流@LDO	-	20.5	-	mA
$I_{TX,P4dBm,LDO}$	4dBm 功率输出的电流@LDO	-	19.2	-	mA
$I_{TX,P3dBm,LDO}$	3dBm 功率输出的电流@LDO	-	19	-	mA
$I_{TX,P2dBm,LDO}$	2dBm 功率输出的电流@LDO	-	18.5	-	mA
$I_{TX,P1dBm,LDO}$	1dBm 功率输出的电流@LDO	-	17.5	-	mA
$I_{TX,P0dBm,LDO}$	0dBm(defalut)功率输出的电流@LDO	-	17	-	mA
$I_{TX,P0dBm,LDO}$	0dBm(low power)功率输出的电流@LDO	-	10.5	-	mA
$I_{TX,P0dBm,DCDC}$	0dBm(low power)功率输出的电流@DCDC		7*		mA
$I_{TX,P-5dBm,LDO}$	-5dBm 功率输出的电流@LDO	-	9.5	-	mA
$I_{TX,P-8dBm,LDO}$	-8dBm 功率输出的电流@LDO	-	8.7	-	mA
$I_{TX,P-14dBm,LDO}$	-14dBm 功率输出的电流@LDO	-	7.2	-	mA
$I_{TX,P-19dBm,LDO}$	-19dBm 功率输出的电流@LDO	-	6.1	-	mA
$I_{TX,P-25dBm,LDO}$	-25dBm 功率输出的电流@LDO	-	5.3	-	mA
$I_{TX,P-40dBm,LDO}$	-40dBm 功率输出的电流@LDO	-	4.5	-	mA
$I_{RX,1M,LDO}$	RX 1Mbps 电流@LDO	-	7	-	mA
$I_{RX,1M,DCDC}$	RX 1Mbps 电流@DCDC	-	4.5*	-	mA
$I_{RX,2M,LDO}$	RX 2Mbps 电流@LDO	-	7.9	-	mA
$I_{RX,2M,DCDC}$	RX 2Mbps 电流@DCDC	-	5.1*	-	mA
$I_{RX,250K,LDO}$	RX 250kbps 电流@LDO	-	7.1	-	mA
$I_{RX,250K,DCDC}$	RX 250kbps 电流@DCDC	-	4.6*	-	mA

*外置 DCDC 模式下

5.2 复位特性

表 5-7 nRESET 输入特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
V_{ILR}	负向阈值电压, nRESET	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	-	-	$0.22*VDD$	V
V_{IHR}	正向阈值电压, nRESET	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	$0.48*VDD$	-	-	V
V_{hys_rst}	施密特触发器电压迟滞	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	-	-	$0.26*VDD$	V
R_{RST}	nRESET 脚内部上拉电阻	$VDD=3.3V, T_A=25^{\circ}C$	-	51	-	k Ω
$t_{FR,0.3pF}$	nRESET 脚输入滤波脉冲时间	$VDD=3.3V, T_A=25^{\circ}C$	-	TBD	-	ns

5.3 时钟特性

表 5-8 32MHz HXTAL 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{HXTL}	高速晶振(HXTAL)频率	VDD=3.3V, $T_A=25^\circ\text{C}$	-	32	-	MHz
C_{LoadHXTL}	晶体负载电容	VDD=3.3V, $T_A=25^\circ\text{C}$	7	10	12	pF
I_{DDHXTL}	HXTAL 振荡器工作电流	VDD=3.3V, $T_A=25^\circ\text{C}$	-	250	-	μA
t_{SUHXTL}	HXTAL 振荡器启动时间	VDD=3.3V, $T_A=25^\circ\text{C}$, ESR=40 Ω , $C_{\text{HXTL}}=10\text{pF}$	-	300	-	μs
$t_{\text{SUHXTL Quick}}$	HXTAL 振荡器快速启动时间	VDD=3.3V, $T_A=25^\circ\text{C}$, ESR=40 Ω , $C_{\text{HXTL}}=10\text{pF}$	-	75	-	μs
ESR_{HXTL}	晶体 ESR 要求		-	40	100	Ω
F_{TOLHXTL}	晶体频率公差要求	VDD=3.3V, $T_A=25^\circ\text{C}$	-20	-	20	ppm
PD_{HXTL}	晶体激励功率要求	VDD=3.3V, $T_A=25^\circ\text{C}$	-	-	100	μW

表 5-9 16MHz HXTAL 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{HXTL}	高速晶振(HXTAL)频率	VDD=3.3V, $T_A=25^\circ\text{C}$	-	16	-	MHz
C_{LoadHXTL}	晶体负载电容	VDD=3.3V, $T_A=25^\circ\text{C}$	7	10	12	pF
I_{DDHXTL}	HXTAL 振荡器工作电流	VDD=3.3V, $T_A=25^\circ\text{C}$	-	210	-	μA
t_{SUHXTL}	HXTAL 振荡器启动时间	VDD=3.3V, $T_A=25^\circ\text{C}$, ESR=40 Ω , $C_{\text{HXTL}}=10\text{pF}$	-	600	-	μs
$t_{\text{SUHXTL Quick}}$	HXTAL 振荡器快速启动时间	VDD=3.3V, $T_A=25^\circ\text{C}$, ESR=40 Ω , $C_{\text{HXTL}}=10\text{pF}$	-	250	-	μs
ESR_{HXTL}	晶体 ESR 要求		-	40	100	Ω
F_{TOLHXTL}	晶体频率公差要求	VDD=3.3V, $T_A=25^\circ\text{C}$	-20	-	20	ppm
PD_{HXTL}	晶体激励功率要求	VDD=3.3V, $T_A=25^\circ\text{C}$	-	-	100	μW

5.4 常规工作条件

表 5-10 常规工作条件

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VDD	工作电压	$T_A=25^\circ\text{C}$	1.8	-	3.6	V
T_{ST}	存储温度	-	-65	-	150	$^\circ\text{C}$
T_A	工作环境温度	-	-40	-	85	$^\circ\text{C}$
T_J	结温度		-40	-	125	$^\circ\text{C}$
$R_{\theta\text{JA}}$	热阻		-	41	-	$^\circ\text{C/W}$

5.5 电气敏感性

表 5-11 电气敏感性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VESDHBM ^[1]	ESD @ Human Body Mode	T _A =25°C	-	±4	-	kV
VESDCDM ^[2]	ESD @ Charge Device Mode	T _A =25°C	-	±1000	-	V
VESDMM ^[3]	ESD @ Machine Mode	T _A =25°C	-	±200	-	V
I _{latchup} ^[4]	Latch up current	T _A =25°C	-	±500	-	mA

注：

1. 根据 ANSI/ESDA/JEDEC JS-001 标准确定，静电放电灵敏度测试-人体模型(HBM) -器件级。
2. 根据 ANSI/ESDA/JEDEC JS-002 静电放电灵敏度(ESD)测试标准确定。
3. 根据 JESD22-A115-C 静电放电灵敏度(ESD)测试标准确定。
4. 按 JEDEC EIA/JESD78 标准测定。

5.6 绝对最大额定值

表 5-12 绝对最大额定值

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VDD - VSS	外部主供电电压	T _A =25°C	-0.3	-	3.6	V
VIN	在其它引脚上的输入电压	T _A =25°C	VSS-0.3	-	VDD + 0.3	V
PVDD	极限功耗	VDD=3.3V, T _A =25°C	-	120	-	mW

5.7 电流特性

表 5-13 电流特性

Symbol	Parameter	Conditions	Typ(μA)
Deepsleep		VDD=3.3V, T _A =25°C	0.3
Sleep		VDD=3.3V, T _A =25°C	0.8
STB1		VDD=3.3V, T _A =25°C	160
STB2		VDD=3.3V, T _A =25°C	590
STB3		VDD=3.3V, T _A =25°C	850

6 工作模式

PAN216x 一共有 7 种工作模式：Deepsleep 模式、Sleep 模式、STB1 模式、STB2 模式、STB3 模式、TX 模式和 RX 模式，所有工作状态均可通过 STATE_CFG 寄存器进行切换。

6.1 状态转换图

PAN216x 的各种工作状态切换及对应的工作状态迁移条件总括如图 6-1:

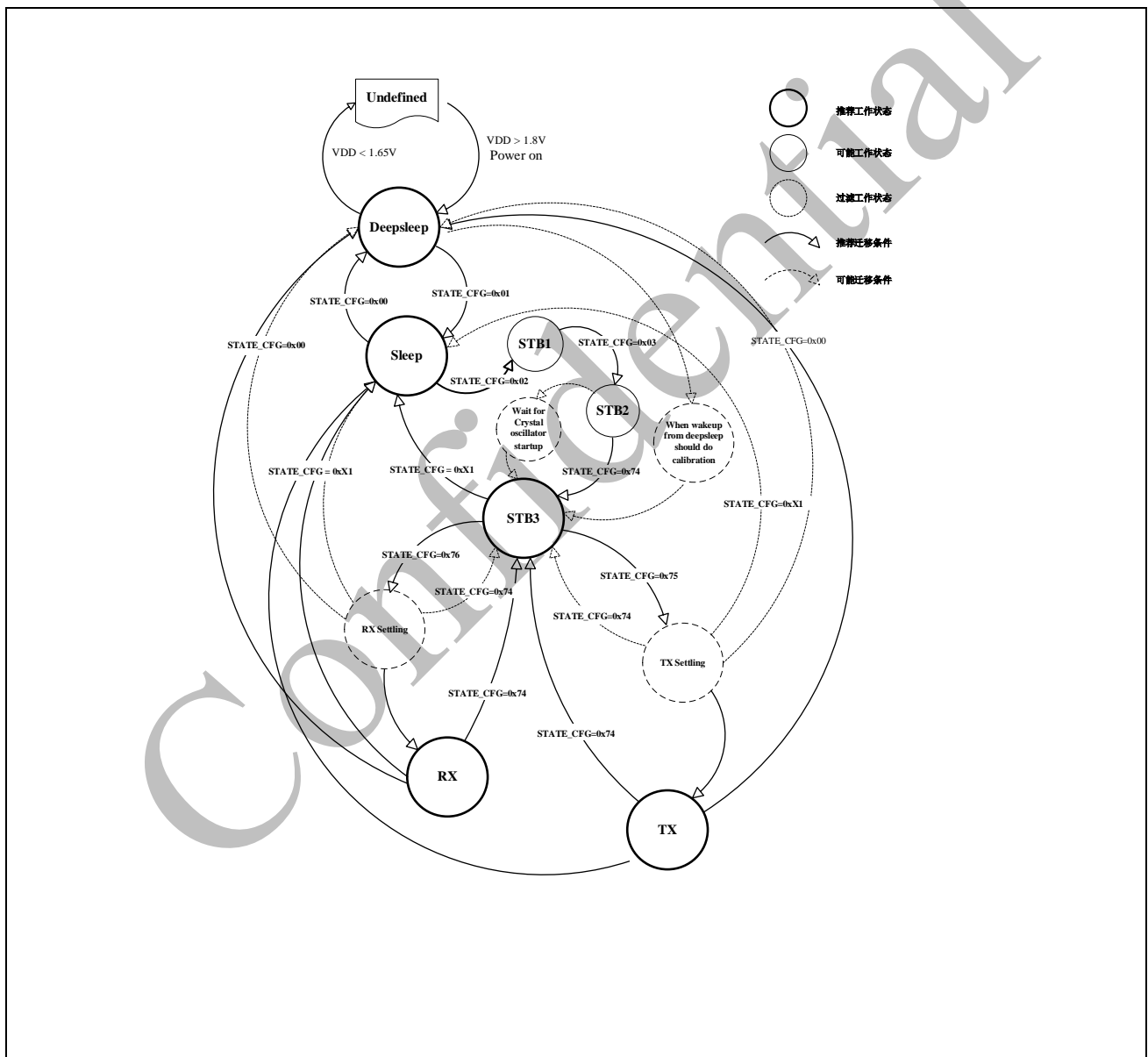


图 6-1 PAN216x 工作状态迁移图

注意:

- 上电过程中如果需要跳过 STB2，STB2 向 STB3 跳转过程中的 POR_RSTL、EN_LS_3V、ISO_TO_0 等寄存器配置不能跳过。

- 使用 SPI 接口时, 将 STATE_CFG 寄存器配置为 0x21 后 PAN216x 进入休眠状态; 使用 I2C 接口时, 将 STATE_CFG 寄存器配置为 0x71 后 PAN216x 进入休眠状态。

6.2 关断 (Deepsleep) 模式

将 STATE_CFG 寄存器配置为 0x00 后, PAN216x 进入关断模式。

在关断模式下, PAN216x 工作电流最低; SPI 或者 I2C 接口保持活动状态, 只允许读写 page0 的 0x00~0x06 寄存器, 对其余寄存操作均无效。另外, 在此模式下只有 page0 的 0x00~0x06 的寄存器数据可以保持, 其余寄存器数据均不保持。

6.3 休眠 (Sleep) 模式

当 PAN216x 工作在关断模式时, 将 STATE_CFG 寄存器配置为 0x01 后, PAN216x 进入休眠模式。当 PAN216x 工作在空闲模式时, 使用 SPI 接口, 将 STATE_CFG 寄存器配置为 0x21 后 PAN216x 进入休眠模式; 使用 I2C 接口, 将 STATE_CFG 寄存器配置为 0x71 后 PAN216x 进入休眠模式。

在休眠模式下, PAN216x 所有收发功能模块关闭, 晶振停止振动, 芯片停止工作, 此时消耗电流较低。此模式下, 所有内部寄存器值和 FIFO 值保持不变, 仍可通过 SPI/I2C 接口实现对 page0 的 0x00~0x06 寄存器进行读写, 但禁止读写除 page0 的 0x00~0x06 以外的寄存器。

6.4 空闲 (Standby) 模式

空闲模式分为 STB1、STB2 和 STB3 三个子状态。

STB1 模式

该模式下, 内部 LDO 开始工作, 核心电压区域逻辑使能。

STB2 模式

该模式下, OSC 晶体打开, 但不输出给其他模块。

STB3 模式

该模式下, OSC 晶体时钟输出给各模块, 由此状态可以切换至发送或者接收状态。

6.5 发射 (TX) 模式

当需要发送数据时, 需要切换到 TX 模式。PAN216x 进入到 TX 工作模式的前提条件为 TX FIFO 中有数据, 将 STATE_CFG 寄存器配置为 0x75 后, PAN216x 开始切换到发射模式, 芯片不会直接由 STB3 模式直接切换到 TX 模式, 期间需要一个发射准备时间, 待单包数据发送完成后, 如果发射模式为单包发射模式, 则芯片退回至 STB3 模式; 如果发射模式为连续发射模式, 则 PAN216x 继续保持在发射状态, 直到用户将

STATE_CFG 寄存器配置为 0x74 后, PAN216x 退出发送状态返回至 STB3 模式。

6.6 接收 (RX) 模式

当需要接收数据时, 需要切换到 RX 模式。当 PAN216x 处于 STB3 状态时, 将 STATE_CFG 寄存器配置为 0x76, PAN216x 进入到 RX 模式。当接收到数据包的地址与芯片的地址 (通过寄存器 PIPE0_RXADDRx_CFG 来设置) 相同, 并且 CRC 检查正确时, 数据会自动存入 RX FIFO, 并产生数据接收中断。

另外, 在 RX 模式下, 可以通过 PKT_RSSI_L 和 PKT_RSSI_H 寄存器获取接收信号功率, 通过 RT_RSSI_L 和 RT_RSSI_H 寄存器获取空中噪声的 RSSI 强度。

6.7 工作状态切换时序

上电初始化到 STB3 的时序图如图 6-2 所示:

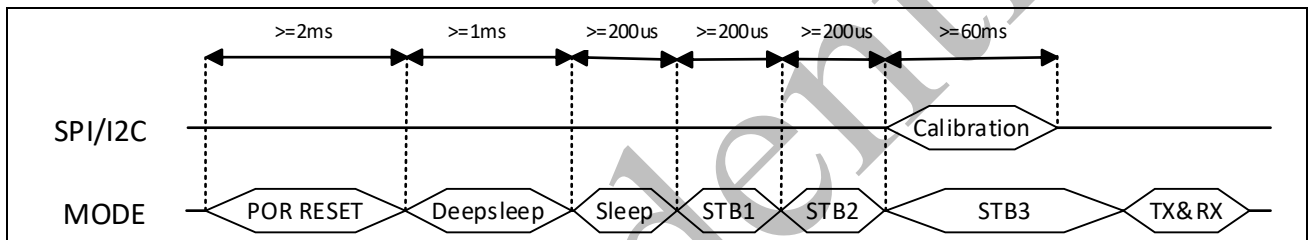


图 6-2 上电初始化时序图

PAN216x 有两种模式, 分别为普通型和增强型。普通型模式不带 ACK 或者 ACK+数据包应答。普通型模式是单向通信, 增强型模式是双向通信。

6.7.1 普通型

普通模式单包发送时序图如图 6-3 所示:

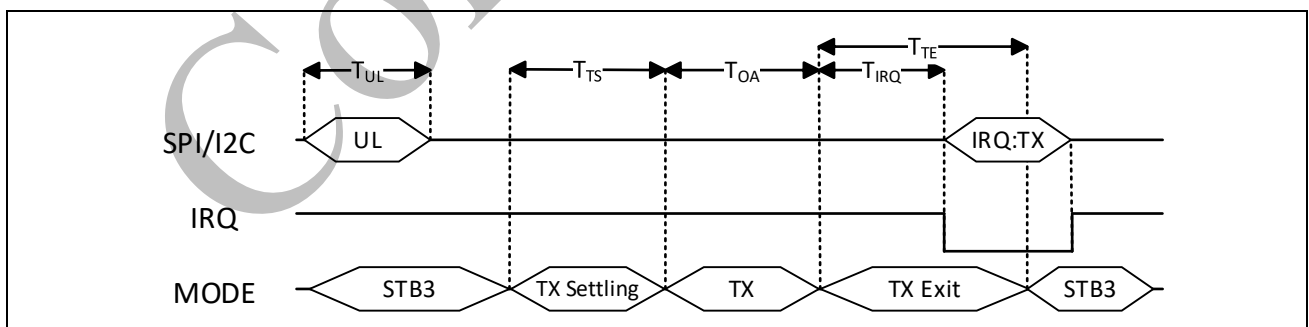


图 6-3 单包发送时序图

表 6-1 单包发送时序时间参数

Symbol	Description	Remark
T _{UL}	Upload Time	通过 SPI/I2C 总线向 FIFO 写数据的时间 $\frac{\text{payload length}(\text{byte})}{\text{SPI or I2C data rate}(\text{bit/s})}$
T _{TS}	TX Settling Time	开启 TX 电路的时间 73us
T _{OA}	Time On Air	TX 发射空中数据的时间 见说明*

T_{IRQ}	IRQ Time	从完成 TX 发射空中数据到产生 TX 中断的时间	23us
T_{TE}	TX Exit Time	从完成 TX 发射空中数据到完全退出 TX 状态的时间	26us

普通模式单包接收时序图如图 6-4 所示:

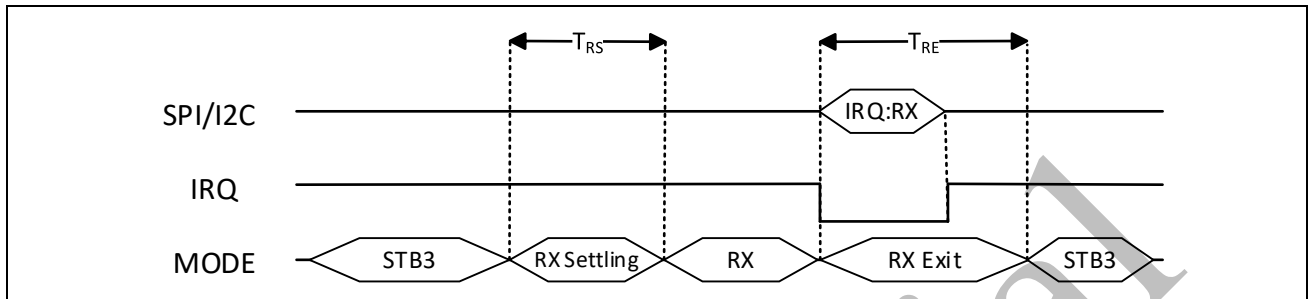


图 6-4 单包接收时序图

表 6-2 单包接收时序时间参数

Symbol	Description	Remark
T_{RS}	RX Settling Time	开启 RX 电路的时间 64us
T_{RE}	RX Exit Time	关闭 RX 电路的时间 5us

6.7.2 增强型

增强模式单包发送时序图如图 6-5 所示:

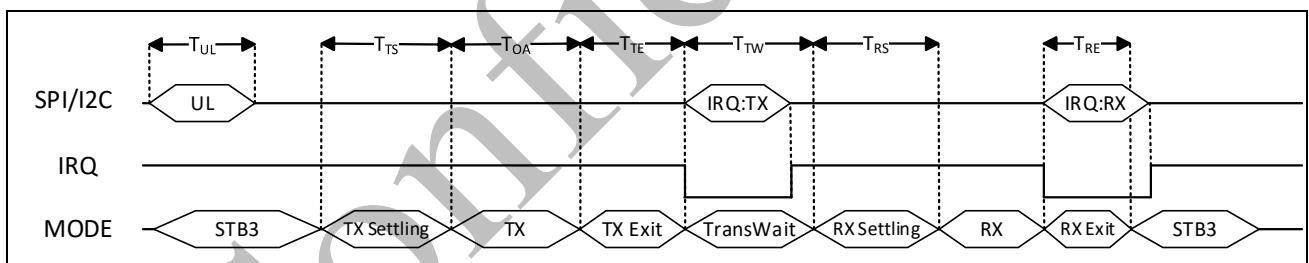


图 6-5 增强型单包发送时序图

表 6-3 增强型单包发送时序时间参数

Symbol	Description	Remark
T_{UL}	Upload Time	通过 SPI/I2C 总线向 FIFO 写数据的时间 $\frac{\text{payload length(byte)}}{\text{SPI or I2C data rate(bit/s)}}$
T_{TS}	TX Settling Time	开启 TX 电路的时间 73us
T_{OA}	Time On Air	TX 发射空中数据的时间 见说明*
T_{TE}	TX Exit Time	从完成 TX 发射空中数据到退出 TX 状态并产生 TX 中断的时间 23us
T_{TW}	Trans Wait Time	TRX 转换延迟的时间 $\text{TRX_TRANS_WAIT_TIME} * 1\text{us}$
T_{RS}	RX Settling Time	开启 RX 电路的时间 62us
T_{RE}	RX Exit Time	关闭 RX 电路的时间 5us

增强模式单包接收时序图如图 6-6 所示：

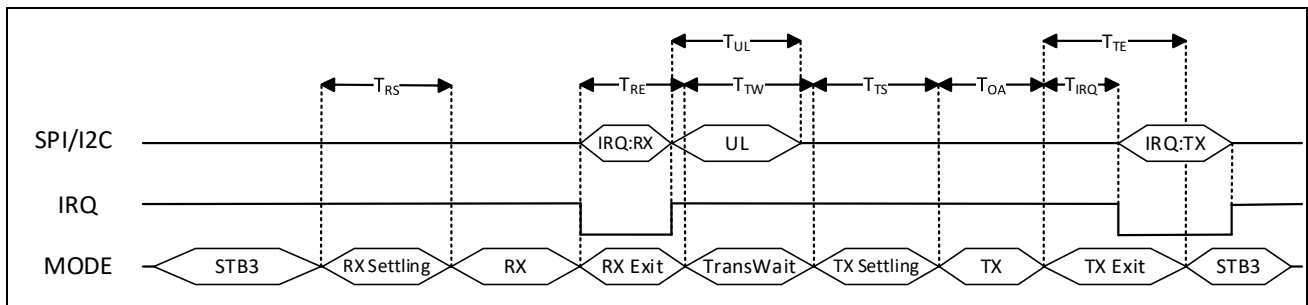


图 6-6 增强型发送接收时序图

表 6-4 增强型单包发送时序时间参数

Symbol	Description	Remark
T_{RS}	RX Settling Time	开启 RX 电路的时间 64us
T_{RE}	RX Exit Time	关闭 RX 电路的时间 2us
T_{TW}	TRX Trans Wait Time	TRX 转换延迟的时间 $TRX_TRANS_WAIT_TIME^*$ 1us
T_{TS}	TX Settling Time	开启 TX 电路的时间 73us
T_{UL}	Upload Time	通过 SPI/I2C 总线向 FIFO 写数据的时间 $\frac{payload\ length(byte)}{SPI\ or\ I2C\ data\ rate(bit/s)}$
T_{OA}	Time On Air	TX 发射空中数据的时间 见说明
T_{IRQ}	IRQ Time	从完成 TX 发射空中数据到产生 TX 中断的时间 23us
T_{TE}	TX Exit Time	从完成 TX 发射空中数据到完全退出 TX 状态的时间 26us

*说明：

1. 一般帧结构的 TX 空中发射的时间计算公式如下：

$$T_{OA} = \frac{packet\ length}{air\ data\ rate}$$

$$= \frac{8 \left[\frac{bit}{byte} \right] * \left(\underset{preamble}{1\ or\ 3[byte]} + \underset{address}{2,3,4\ or\ 5[byte]} + \underset{control\ bit(optional)}{9,10\ or\ 11[bit]} + \underset{payload}{N[byte]} + \underset{CRC}{0,1,2\ or\ 3[byte]} \right)}{air\ data\ rate[bit/s]}$$

2. Bluetooth-LE S2/S8 扩频模式的 TX 空中发射时间比较特殊，计算公式如下：

$$T_{OA} = \frac{packet\ length}{air\ data\ rate}$$

$$= \frac{8 \left[\frac{bit}{byte} \right] * \left(\underset{preamble}{10[byte]} + \underset{address}{8 * 4[byte]} + \underset{CI+TERM1}{5[byte]} + \underset{header+payload}{S * N[byte]} + \underset{CRC}{S * 3[byte]} + \underset{TERM2}{S * 3[bit]} \right)}{air\ data\ rate[bit/s]}$$

3. 如果增强型接收端需要收到数据之后再写 FIFO，那么 $T_{RE} + T_{TW} + T_{TS}$ 应当大于 T_{UL} ，否则来不及写 FIFO。为了保证能及时收到 ACK 数据包，增强型发送端的 $T_{IRQ} + T_{TW} + T_{RS}$ 应当小于增强型接收端的 $T_{RE} + T_{TW} + T_{TS}$ 。

7 射频控制

7.1 空中速率

空中速率是 PAN216x 发送和接收数据时使用的调制信令速率。可以是 2Mbps（仅支持 32M 晶体）、1Mbps、500kbps、250kbps、125kbps 和 31.25kbps。使用较低的空中速率比使用较高的空中速率具有更好的接收机灵敏度。但是，高的空中速率可以降低平均电流和减少空中碰撞的概率。

空中速率由 RF_DATARATE_CFG 寄存器中的 BIT[4:5]位设置。发射机和接收机必须用相同的空中数据速率配置才能相互通信。

7.2 通信频率

通信信道频率决定了芯片所用信道的中心频点。在 250kbps 和 1Mbps 速率下，信道占用的带宽小于 1MHz；在 2Mbps 速率下，占用带宽小于 2MHz。PAN216x 可以在 2400MHz 到 2483MHz 的频率范围内工作，通信频率设置的分辨率为 1MHz。

为了保证在 2Mbps 模式下信道不重叠，信道带宽必须大于等于 2MHz。1Mbps 和 250kbps 信道带宽等于或低于射频频率分辨率。通信频率由 RF_CH 寄存器根据以下公式设定：

$$F0 = 2400 + RF_CH [MHz], \text{ 其中 } RF_CH \text{ 寄存器位于 } [P0][0x39].$$

用户必须用相同的通信频率对发射器和接收器进行编程，以便彼此通信。

7.3 发射功率配置

在 TX 模式下，发射功率配置可实现 -42 ~ 9dBm 的档位范围。

7.4 信号强度指示

RSSI 用于衡量 PAN216x 芯片天线输入端口的接收信号功率，可以通过读取 PKT_RSSI_L 和 PKT_RSSI_H 寄存器来计算接收到的信号强度。

7.5 信号质量指示

LQI (Link Quality Indicator) 用于评估无线通信链路的信号质量，它由 7bit 的值表示，表示范围 0~127，LQI 值越小表示信号链接质量越好，可以通过配置相关寄存器实现。

8 传输控制协议

PAN216x 支持固定包长和可变包长两种通信帧格式，基于以上两种通信帧格式，PAN216x 可以兼容多种射频芯片的通信帧格式，包括 XN297L、PAN1026、Bluetooth-LE 广播帧结构和其它 2.4G 收发芯片的帧结构。其内置的数字基带处理器具有自动数据包组装、定时、自动确认和数据包重传等功能，无需外部微控制器干预，即可自动处理 ACK 和 NO_ACK 数据包，支持 1 到 64 字节的可变包长通信，也支持 1 到 128 字节的固定包长通信协议。另外，PAN216x 内部集成了 6 个通信管道，可直接支持 1:6 星型网络。

8.1 协议包格式

PAN216x 支持的帧结构有 XN297L 普通型帧结构、XN297L 增强型帧结构和 Bluetooth-LE 4.0 版本及以上广播包帧结构。

8.1.1 XN297L 协议帧结构

8.1.1.1 普通型帧结构

WORK_MODE 寄存器为 0b00 且 ENHANCE 寄存器为 0 时，PAN216x 进入 XN297L 普通型帧结构模式。

Preamble	Addr	PDU	CRC
3 字节	2~5 字节	0~128 字节	0~3 字节

8.1.1.2 增强型帧结构

WORK_MODE 寄存器为 0b00 且 ENHANCE 寄存器为 1 时，PAN216x 进入 XN297L 增强型帧模式。

当 TX_NOACK 寄存器为 0 且 ARC 不为 0 时：

- NO_ACK 为 0 时，PAYLOAD 为 0~64 字节
- NO_ACK 为 1 时，PAYLOAD 为 0~128 字节

Preamble	Addr	Length	PID	NO_ACK	PDU	CRC
3 字节	2~5 字节	7 比特	2 比特	1 比特	0~64/128 字节	0~3 字节

8.1.2 扩展协议帧结构 FS01

WORK_MODE 寄存器配 0b10 且 ENHANCE 寄存器配置为 0 时，完全兼容扩展协议帧结构 FS01 的普通型帧模式，Preamble 为 1 字节。

Preamble	Addr	PDU	CRC
1 字节	2~5 字节	0~128 字节	0~3 字节

WORK_MODE 寄存器配 0b10 且 ENHANCE 寄存器配置为 1 时，完全兼容扩展协议帧结构 FS01 的增强型帧模式，Preamble 为 1 字节，Length 域为 6 比特。

当 TX_NOACK 寄存器配 0 且 ARC 不配 0 时，数据帧中的 NO_ACK 标识位的值为 0，PAYLOAD(PDU)长度为 0~64 字节；当 TX_NOACK 寄存器配 1 时，数据帧中的 NO_ACK 标识位的值为 1，PAYLOAD(PDU)长度为 0~128 字节。

Preamble	Addr	Length	PID	NO_ACK	PDU	CRC
1 字节	2~5 字节	6 比特	2 比特	1 比特	0~64/128 字节	0~3 字节

8.1.3 扩展协议帧结构 FS32

WORK_MODE 寄存器配 0b11 且 ENHANCE 寄存器配置为 0 时，完全兼容扩展协议帧结构 FS32 的普通型帧模式，Preamble 为 1 字节。

默认 CRC 作用范围包含地址；若 CRC_SKIP_ADDR 寄存器配 1 时，CRC 作用范围仅包含数据和 Header。若配置 WHITEN_SKIP_ADDR 寄存器为 1，WHITEN(白化)作用范围仅包含数据和 Header。

Preamble	Addr	Header1	Header0	Length	PDU	CRC
1 字节	2~5 字节	0~1 字节	0~1 字节	0~1 字节	0~128 字节	0~3 字节

WORK_MODE 寄存器配 0b11 且 ENHANCE 寄存器配置为 1 时，完全兼容扩展协议帧结构 FS32 的增强型帧模式，Preamble 为 1 字节，Length 域为 8 比特。

默认 CRC 作用范围包含地址；若 WHITEN_SKIP_ADDR 寄存器配 1 时，CRC 作用范围仅包含数据和标识；默认 WHITEN(白化)作用范围包含地址，若 WHITEN_SKIP_ADDR 寄存器配 1 时，WHITEN(白化)作用范围仅包含数据和标识。

当 TX_NOACK 寄存器配 0 且 ARC 不配 0 时，数据帧中的 NO_ACK 标识位的值为 0，PAYLOAD (PDU) 长度为 0~64 字节；当 TX_NOACK 寄存器配 1 时，数据帧中的 NO_ACK 标识位的值为 1，PAYLOAD(PDU)长度为 0~128 字节。

另外，FS32 帧结构中 PID 和 NOACK 的顺序可配：

1. PID_LOW_SEL 寄存器配 0（默认）时，标识符的顺序为 Length + PID+ NO_ACK。

Preamble	Addr	Length	PID	NO_ACK	PDU	CRC
1 字节	2~5 字节	8 比特	2 比特	1 比特	0~64/128 字节	0~3 字节

2. PID_LOW_SEL 寄存器配 1 时，标识符的顺序为 Length + NO_ACK+ PID。

Preamble	Addr	Length	NO_ACK	PID	PDU	CRC
1 字节	2~5 字节	8 比特	1 比特	2 比特	0~64/128 字节	0~3 字节

8.1.4 Bluetooth-LE 广播帧结构 (Bluetooth-LE Beacon)

PAN216x 支持 BLE4.0 及以上版本广播和扫描，不支持连接模式，移动端 APP 可通过 Bluetooth-LE 的广播和扫描信道，实现和 PAN216x 的数据交互，从而实现对使用了 PAN216x 的设备的控制。

Preamble	Addr	Header	Length	PDU	CRC
1 字节	4 字节	1 字节	1 字节	37 字节	3 字节

PAN216x 发射广播包时，用户可自定义 PDU 协议单元数据；PAN216x 扫描时，可接收所有满足协议要求的 Bluetooth-LE 广播数据包。

8.1.5 Bluetooth-LE 5.4 -S2/S8 扩展广播协议帧结构

配置为 BLE (Bluetooth-LE) 模式，PRI_CI_MODE 寄存器配 0 或 1，且 PRI_TX_FEC 寄存器为 1 (TX 端) 或 PRI_RX_FEC 寄存器为 1 (RX 端) 时，为 BLE 模式。

注：

- PDU 包括 Header 和 Payload
- N 为 TX_PAYLOAD_LENGTH
- S2 模式 S=2，S8 模式 S=8
- X 为 Header 长度

Preamble	Addr	CI	TERM1	PDU	CRC	TERM2
10 字节	4 字节扩频为 32 字节	2 字节	3 字节	(N+X)*S 字节	3S 字节	3S/8 字节

CRC_SKIP_ADDR 寄存器默认为 0，此时 CRC 作用范围包含 Addr、PDU 和 Header；若配置 CRC_SKIP_ADDR 寄存器为 1，CRC 作用范围仅包含 PDU 和 Header。

当与手机 APP 相连时，必须配置寄存器 WHITEN_SKIP_ADDR 为 1，这样 WHITEN(白化)作用范围仅包含 Header 和 Payload，以符合蓝牙标准协议；当寄存器 WHITEN_SKIP_ADDR 配置为 0 时，包含 ADDR、Header 和 Payload。

8.2 协议流程图

8.2.1 发送流程

发送流程包括 2 种模式：普通模式和增强模式。

通过配置 ENHANCE 寄存器为 0，设备进入普通模式。在普通模式下，通过设置 REG_TX_CFG_MODE 寄存器来选择单包发射模式或连续发射模式。

通过配置以下寄存器，设备进入增强模式，并在发送完一包数据后自动切换为 RX 模式以接收 ACK：

1. ENHANCE 寄存器为 1
2. TX_NOACK 寄存器为 0
3. ARC 寄存器不为 0

Confidential

8.2.1.1 普通模式单包发送流程图

配置寄存器 ENHANCE 为 0，寄存器 REG_TX_CFG_MODE 为 0，设备进入普通单包发送模式。

普通单包发送模式的状态流程图如图 8-1 所示。

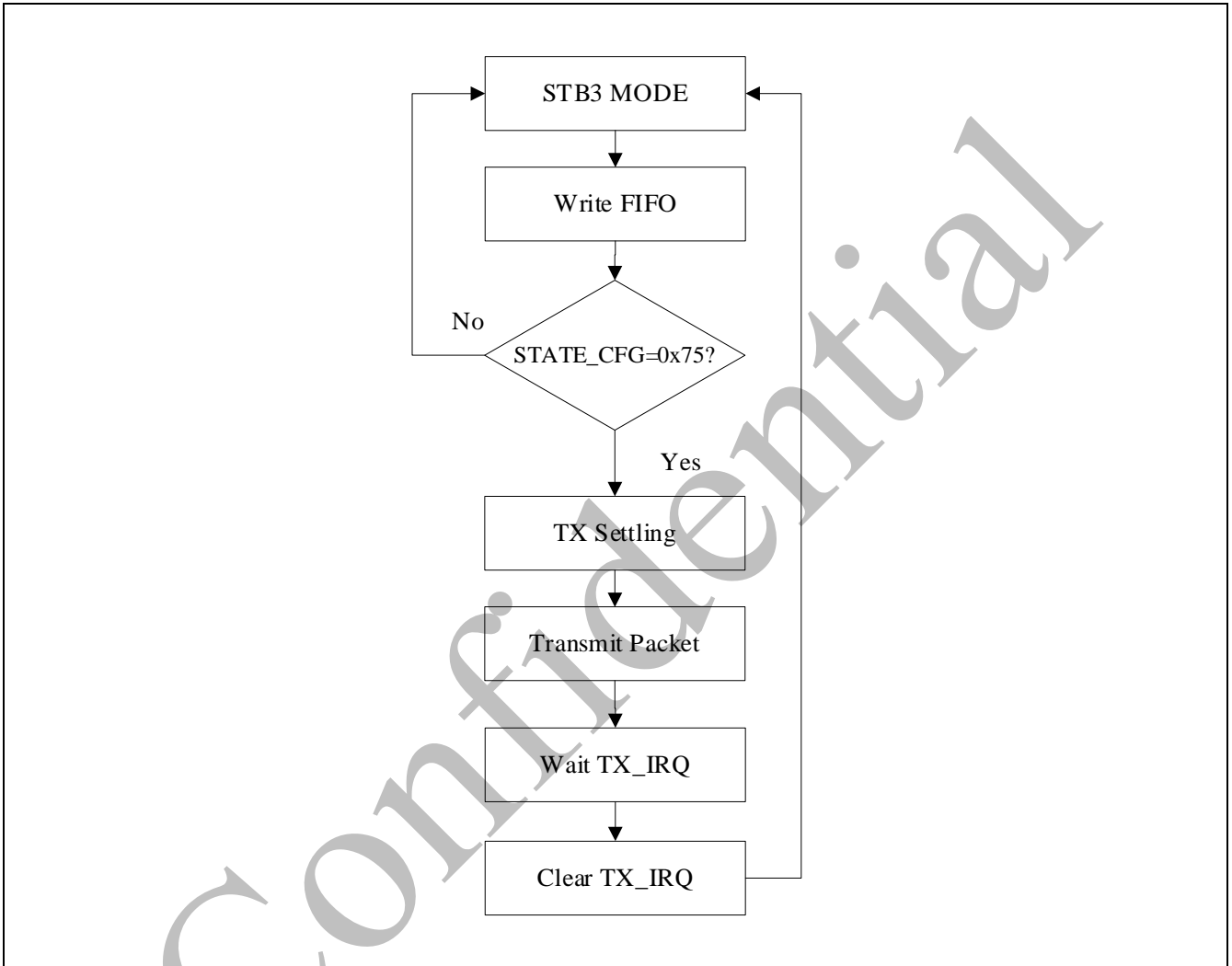


图 8-1 普通单包发送模式状态流程图

8.2.1.2 普通模式连续发送流程图

配置寄存器 ENHANCE 为 0，寄存器 REG_TX_CFG_MODE 为 1，设备进入普通连续发送模式。

普通连续发送模式的状态流程图如图 8-2 所示。

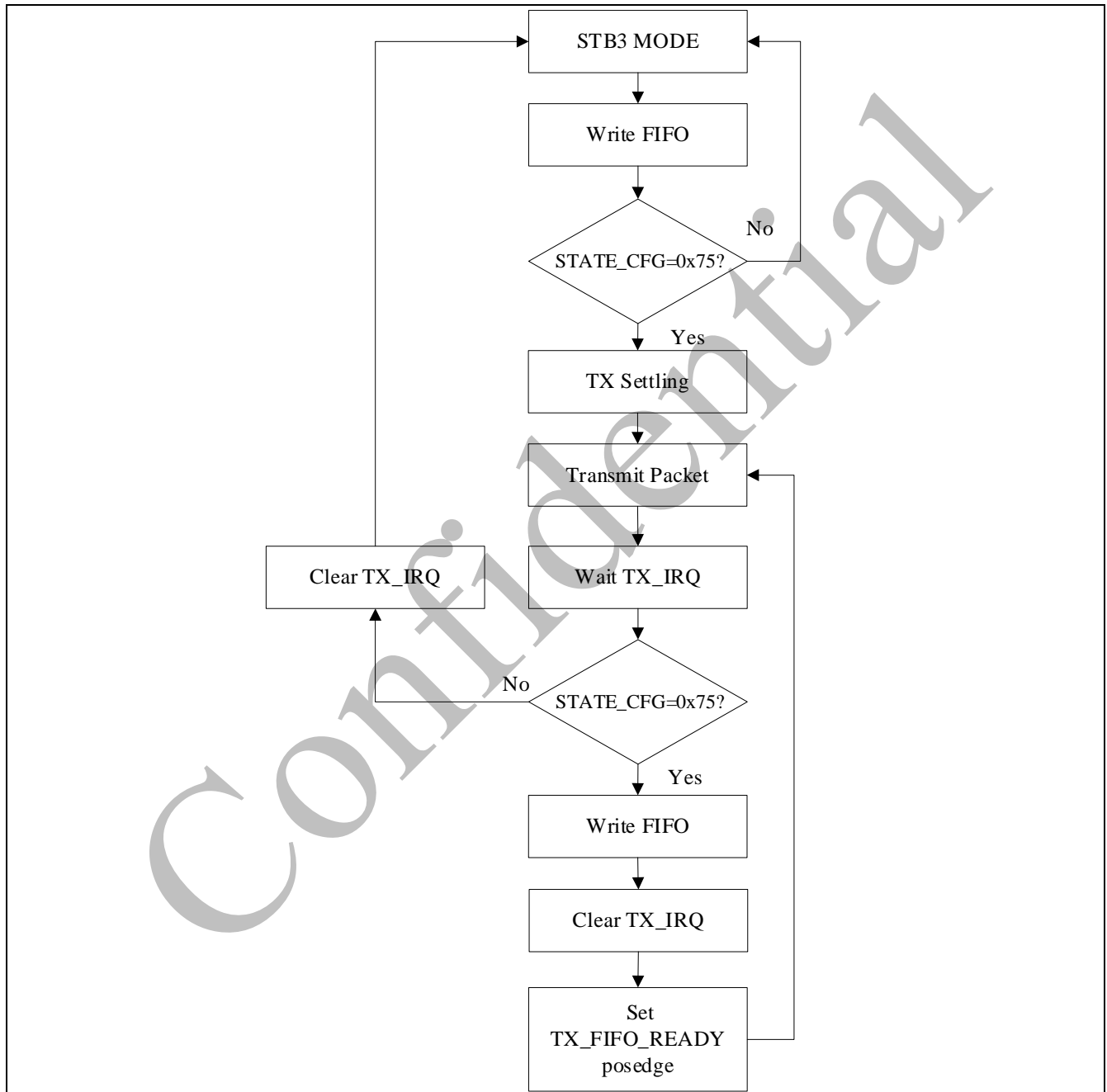


图 8-2 连续发送模式流程图

8.2.1.3 增强模式单包发送流程图

配置寄存器 ENHANCE 为 1，寄存器 REG_TX_CFG_MODE 为 0，设备进入增强模式单包发送模式。

增强模式单包发送模式的状态流程图如图 8-3 所示。

Confidential

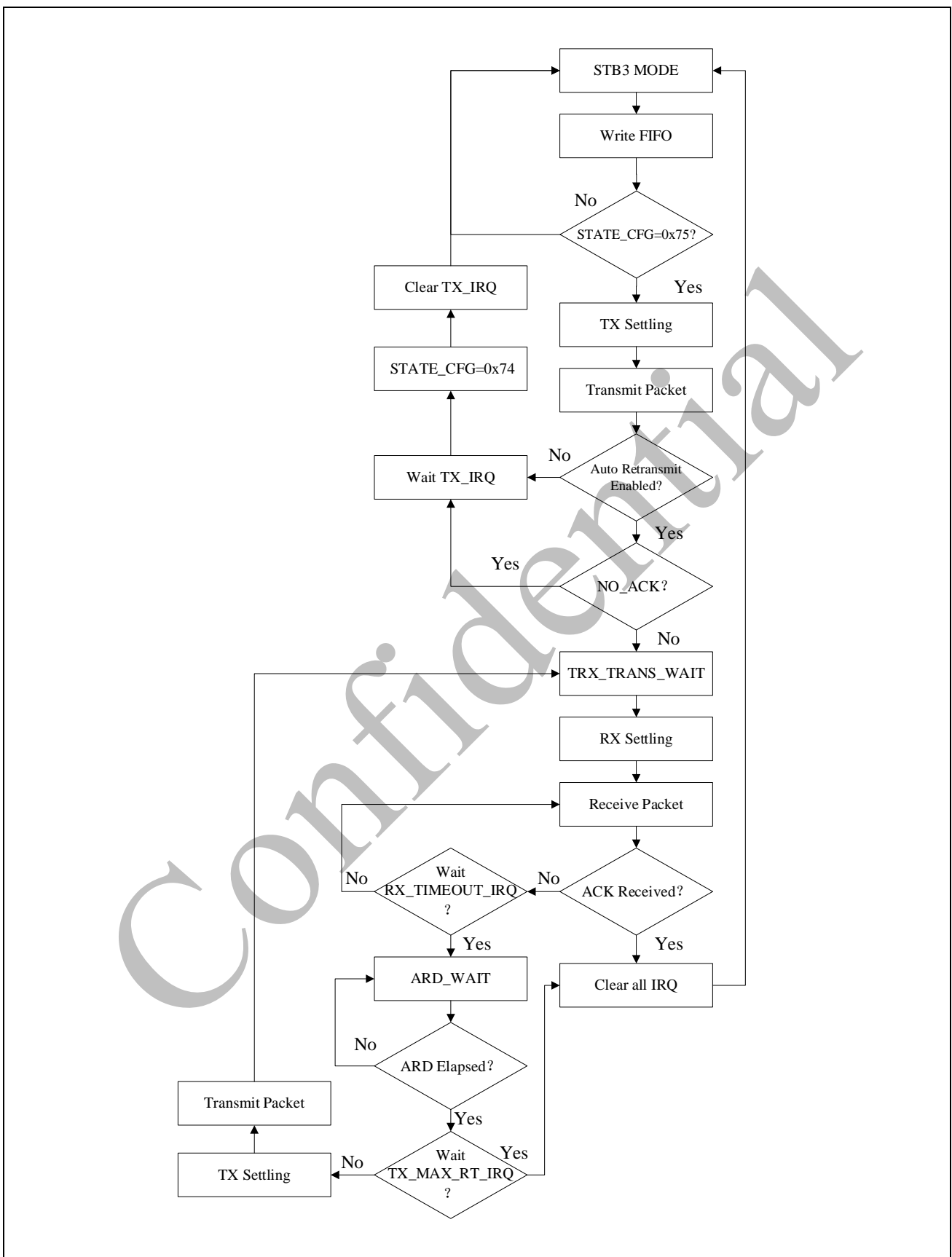


图 8-3 增强单包发送模式

8.2.2 接收流程

8.2.2.1 普通模式单包接收流程图

配置寄存器 ENHANCE 为 0，寄存器 REG_RX_CFG_MODE 为 0，设备进入普通单包接收模式。

普通单包接收模式的状态流程图如图 8-4 所示。

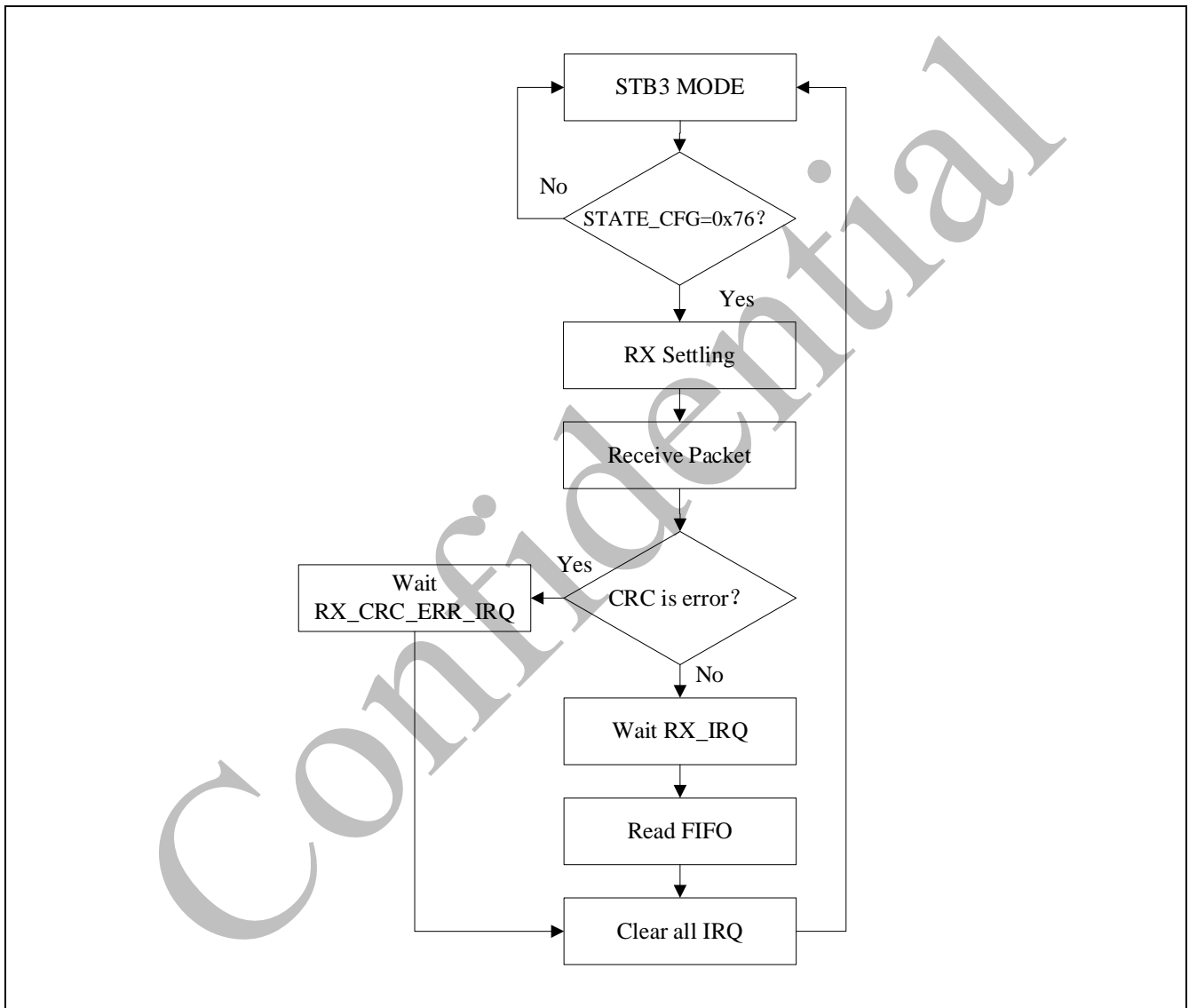


图 8-4 普通单包接收模式流程图

8.2.2.2 普通模式连续接收流程图

配置寄存器 ENHANCE 为 0，寄存器 REG_RX_CFG_MODE 为 2，设备进入普通连续接收模式。

普通连续接收模式的状态流程图如图 8-5 所示。

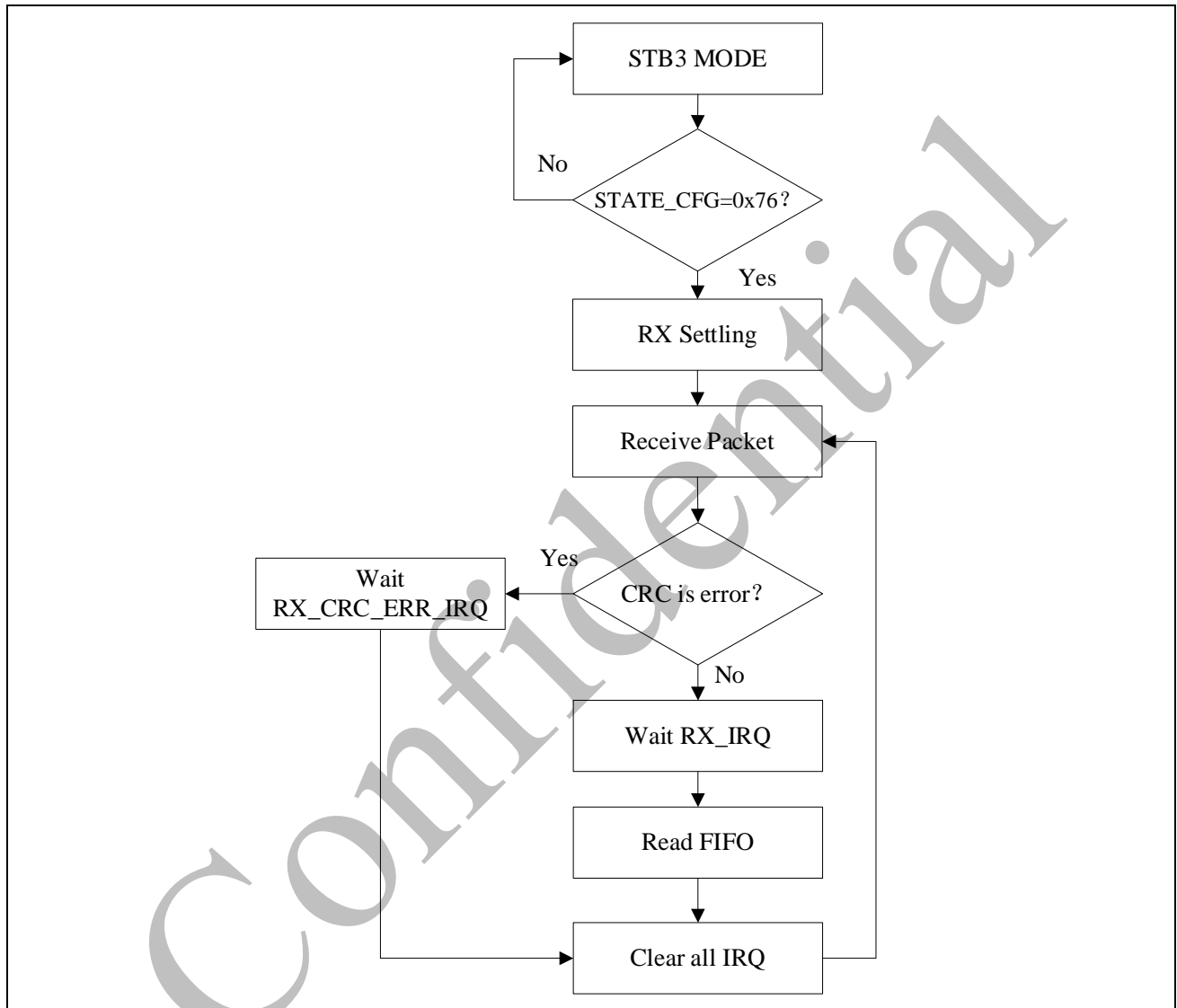


图 8-5 普通连续接收模式流程图

连续接收模式与单包接收模式和带超时的单包接收模式不同点在于：数据接收完毕之后，向 MCU 发送 IRQ 信号，MCU 清除 IRQ 后，开始下一次的数据接收。若要退出连续接收模式，需要将寄存器 STATE_CFG 配置为 0x74。

8.2.2.3 普通模式带超时的单包接收流程图

配置寄存器 ENHANCE 为 0，寄存器 REG_RX_CFG_MODE 为 1，设备进入带超时的普通单包接收模式。

带超时的普通单包接收模式的状态流程图如图 8-6 所示。

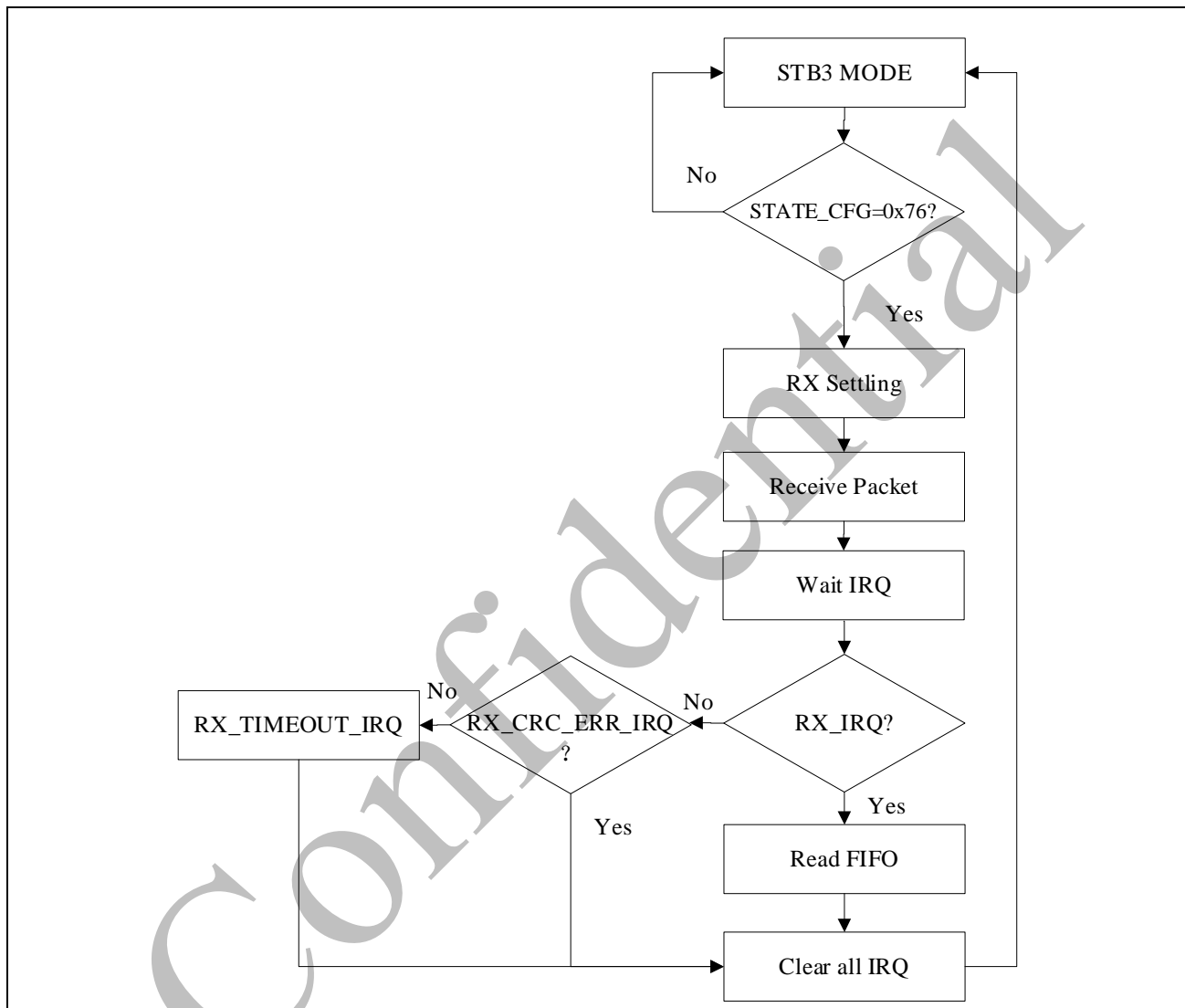


图 8-6 带超时的普通单包接收模式流程图

8.2.2.4 增强模式接收流程图

配置寄存器 ENHANCE 为 1，寄存器 REG_RX_CFG_MODE 为 0 或 1，设备进入增强型接收模式。

增强型接收时，正常情况需要开启 DPY_EN 寄存器，硬件自主判断接收包长度。如果没有开启 DPY_EN 寄存器，则按照 RX_PAYLOAD_LENGTH 寄存器配置的长度来接收数据。

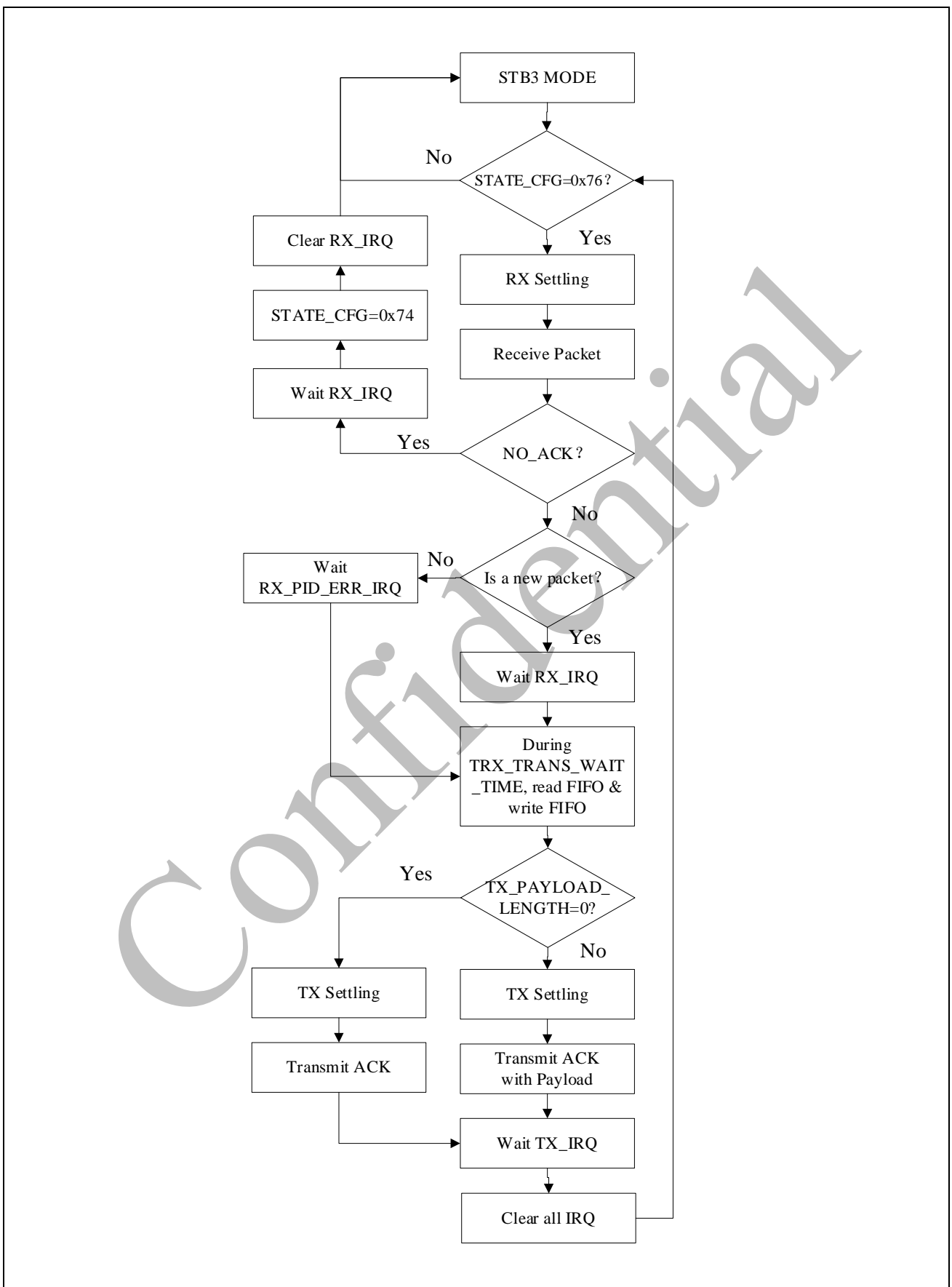


图 8-7 增强模式接收流程图

8.3 自动传输处理

8.3.1 自动重传

PAN216x 的自动重传功能（Auto Retransmit）是其可靠数据传输机制的重要组成部分。当发射端 PAN216x 在发射数据包后，如果未能在指定的时间内收到接收端的 PAN216x 回复的确认包（ACK），发射端的 PAN216x 可自动重新发送该数据包。主要特点：

- **自动重传次数：**可以通过设置 ARC（Automatic Retransmission Count）寄存器来指定最大重传次数。当发射端达到最大重传次数后，如果仍未收到 ACK，设备会触发 MAX_RT 中断，通知主控单元传输失败。
- **自动重传延迟：**通过设置 ARD（Automatic Retransmission Delay）寄存器，可以指定两次重传之间的延迟时间。此延迟时间的设置可以避免由于瞬时干扰导致的多次连续传输失败。
- **重传管理：**在每次重传过程中，发射端 PAN216x 会监测 ACK 包的接收情况。如果 ACK 包被成功接收，重传过程会立即停止，表明数据已成功到达接收方。

8.3.2 自动应答

PAN216x 的自动应答功能（Auto Acknowledgement）是确保数据可靠传输的重要机制。该功能允许接收端在成功接收到数据包后，自动向发送端返回一个确认包（ACK），以确认数据包的正确接收。这一过程是完全自动化的，无需主控单元的干预。

主要特点：

- **自动生成 ACK 包：**当接收端成功接收到一个数据包时，接收端 PAN216x 会自动生成并发送一个 ACK 包给发送端。这一过程无需主控单元的额外处理，从而加快了通信响应速度。
- **可选带数据的 ACK 包：**在某些情况下，ACK 包不仅仅是一个简单的确认信息，还可以携带数据。这意味着接收端可以在发送 ACK 的同时，向发送端返回一些数据，从而实现双向通信。
- **无缝集成：**自动应答功能与自动重传功能紧密结合。当发送端没有收到 ACK 包时，会自动触发重传功能，进一步提高了数据传输的可靠性。
- **灵活配置：**自动应答功能可以在需要时启用或禁用，用户可以根据应用需求选择合适的配置模式。例如，对于实时性要求高的场景，可以启用该功能以减少通信延迟。
- **减少通信开销：**由于 ACK 包是由硬件自动生成并发送的，主控单元可以专注于处理核心应用逻辑，而无需处理通信协议的低层细节，从而降低了系统的通信开销。
- **提高可靠性：**通过自动确认每一个接收到的数据包，确保数据传输的可靠性，减少数据丢失的风险。

- **简化设计:** 无需手动管理数据包的确认和重传，简化了通信协议的设计和实现。
- **适应复杂环境:** 在存在干扰或信号不稳定的环境中，自动应答功能能够有效应对通信挑战，确保数据的可靠传输。

PAN216x 的自动应答功能通过自动管理数据包的确认过程，提高了无线通信的效率和可靠性。

8.3.3 自动重传时序图

8.3.3.1 增强型正常收发时序图

图 8-8 中 PTX 的 67us 包含了关闭 TX 电路 + 开启 RX 电路。
 PRX 的 75us 包含了关闭 RX 电路+ 开启 TX 电路，
 寄存器 TRX_TRANS_WAIT_TIME 可以改变 TRX 的转换时间，当接收端回 ACK 的字节比较多或 MCU 的处理速度较慢时，可以通过配置 TRX_TRANS_WAIT_TIME 寄存器来给 MCU 预留更多的处理时间。
 正常使用时 TRX 转换时间修改 TRX_TRANS_WAIT_TIME 寄存器进行配置。

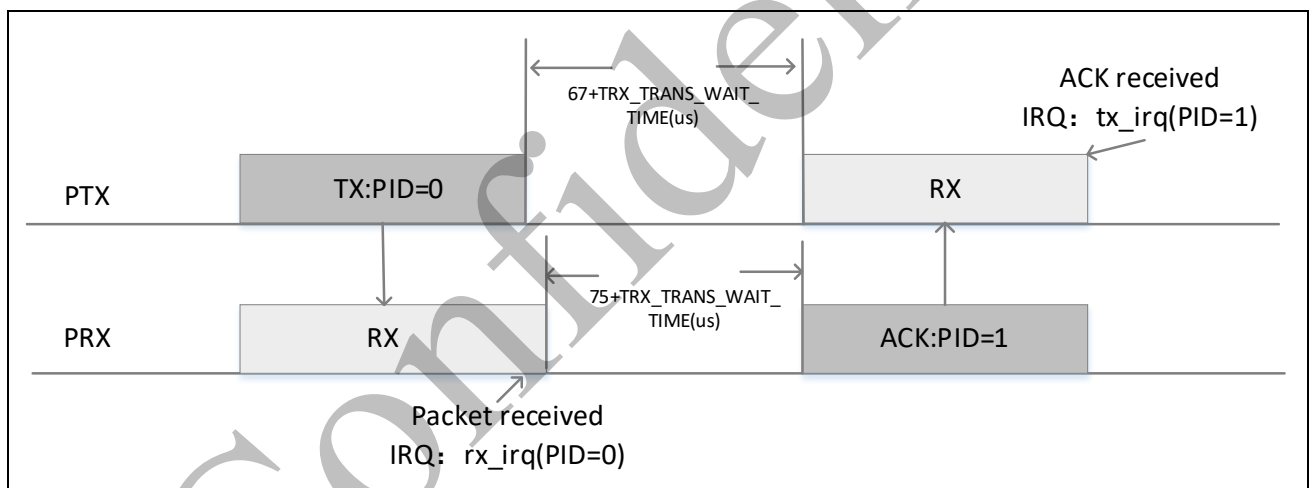


图 8-8 增强型正常收发时序图

8.3.3.2 增强型接收端丢失一包时序图

图 8-9 描述了 PRX 端丢失了第一包的时序图。图 8-9 中 255us 为 ARD 默认配置等待时间。2ms 为使用 REG_RX_TIMEOUT 寄存器默认值配置的等待时间。PTX 发射转接收时间 67us 包含了关闭 TX 电路 + 开启 RX 电路 + TRX 转换（默认配 0，使用 TRX_TRANS_WAIT_TIME 寄存器配置）。

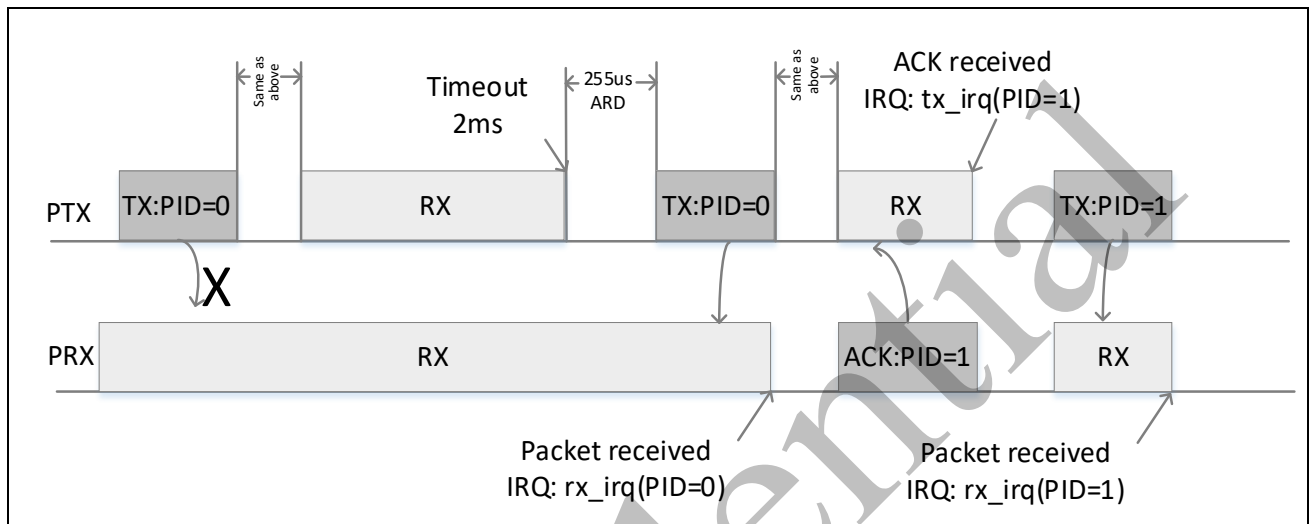


图 8-9 增强型接收端丢失一包时序图

8.3.3.3 增强型发送端丢失 ACK 时序图

图 8-10 描述了 TX 端丢失了第一个 ACK 的时序图。255us 为 ARD 默认配置等待时间。2ms 为使用 REG_RX_TIMEOUT 寄存器默认值配置的等待时间。PTX 发射转接收的 67us 包含了关闭 TX 电路 + 开启 RX 电路 + TRX 转换（默认配 0，使用 TRX_TRANS_WAIT_TIME 寄存器配置）。

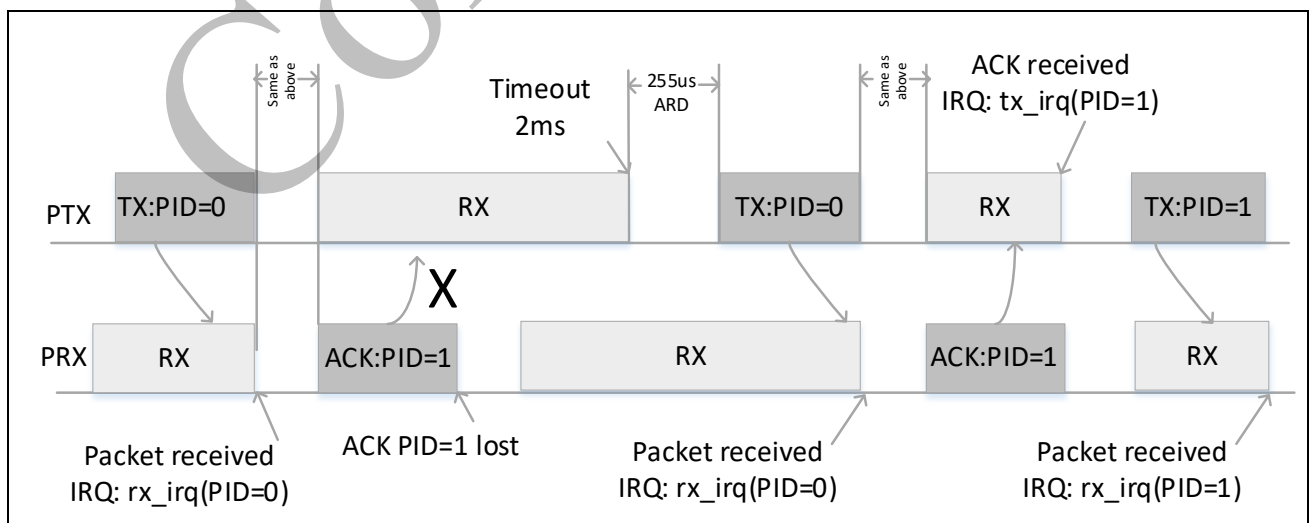


图 8-10 增强型发送端丢失 ACK 时序图

8.3.4 数据包 PID 标识

增强型数据包中都包括两位的 PID（数据包标志位），来帮助接收端识别该数据是新数据包还是重发的数据包，防止多次存入相同的数据包，PID 的生成和检测如图 8-11 所示。发送端从 FIFO 取得一包新数据后 PID 值加一。发生自动重传时，TX 端发送的 TX_PID 不会增加，RX 端回的 ACK 中的 TX_PID 也不会增加。

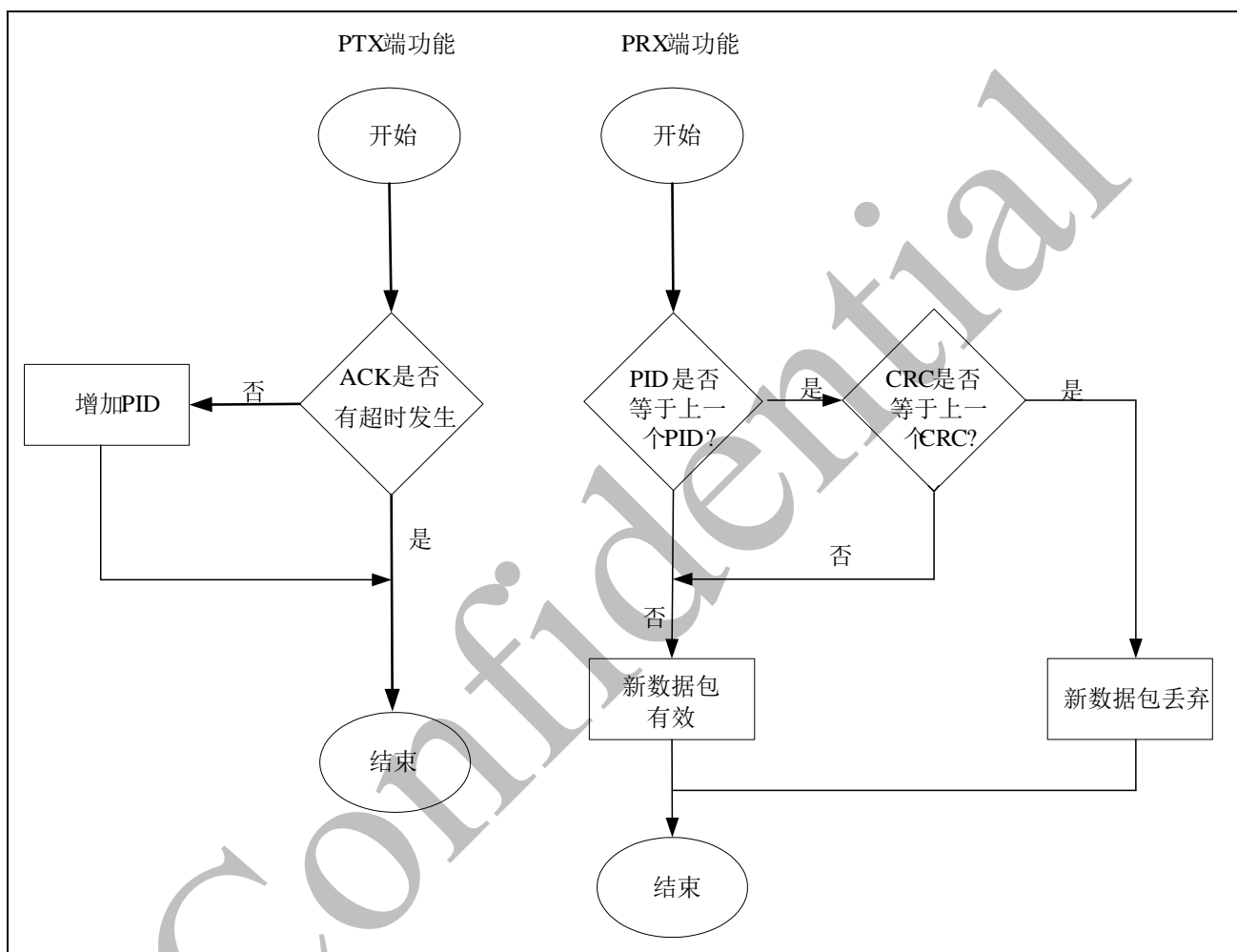


图 8-11 PID 生成检测图

8.4 多通道接收

多通道接收是一种在 RX 模式下使用的功能，它包含 6 个具有唯一地址的并行数据管道。数据管道是物理 RF 通道中的一个逻辑通道。每个数据管道在 PAN216x 中都有独立的物理地址（数据管道地址）。

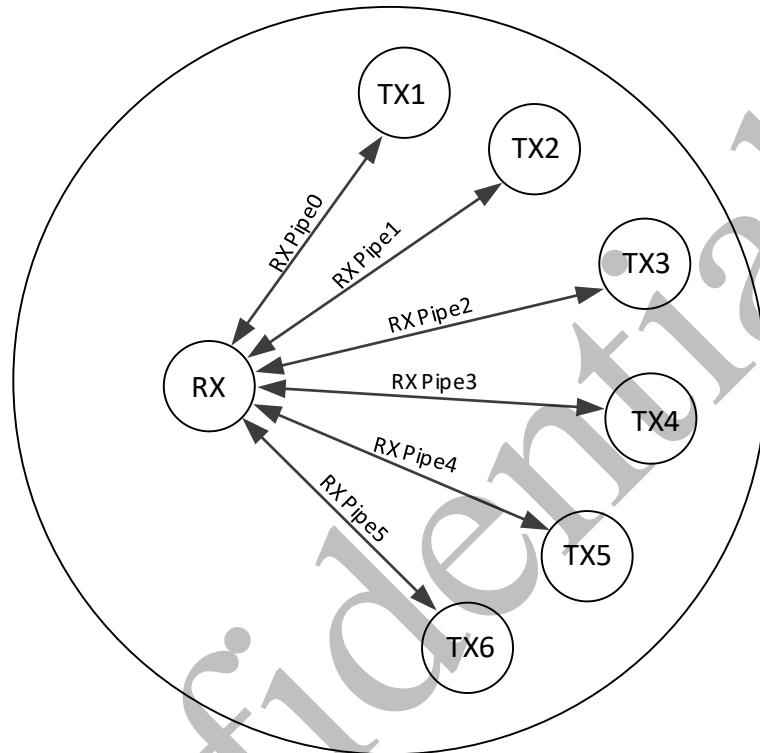


图 8-12 多通道接收示意图

PAN216x 配置为 RX 模式时，可以在一个通信频率内接收来自 6 个不同数据管道的数据，如图 8-12 所示。每个数据管道都有其独特的地址，并可以进行独立配置。最多可以有 6 个配置为 TX 模式的 PAN216x 与一个配置为 RX 模式的 PAN216x 进行通信。所有数据管道的地址会被同时搜索，但每次只能有一个数据管道接收数据包。所有数据管道都支持普通型和增强型模式。

以下设置对所有数据管道都适用：

- 普通模式
- 增强型模式
- 通信频率
- 数据速率
- CRC 启用/禁用
- RX 地址宽度

多通道接收功能通过设置 RXPIPE_CFG 寄存器来使能，当接收端收到包后，先通过读寄存器 RX_SYNC_ADDR 可得到收到数据包的通道号，如果需要回复数据包给发送端，则需要把读通道号写到 ACK_PIPE 中，之后再回 ACK 的时候，发送地址会自动切到接收的通道号地址。

通道 0 地址的 5 个字节都可配，通道 1-5 的地址共享高 4 字节，最低字节的地址可配。用 pipe[pipe_num]_addr[addr_num]表示第 pipe_num 通道的从低到高的第 addr_num 个字节，例如：pipe0_addr3 表示第 0 通道地址的第 3 个字节。如下表 8-1 是寄存器和地址的关系：

表 8-1 多通道接收地址表

实际地址	addr4	addr3	addr2	addr1	addr0
通道 0	pipe0_addr4	pipe0_addr3	pipe0_addr2	pipe0_addr1	pipe0_addr0
通道 1	pipe1_addr4	pipe1_addr3	pipe1_addr2	pipe1_addr1	pipe1_addr0
通道 2					pipe2_addr0
通道 3					pipe3_addr0
通道 4					pipe4_addr0
通道 5					pipe5_addr0

8.5 过滤功能

长度过滤和白名单过滤是蓝牙通信中常见且重要的过滤机制。长度过滤通过控制数据包长度，提高了设备的处理效率；而白名单过滤通过限制通信对象，增强了通信的安全性。这两种过滤功能结合使用，可以确保蓝牙设备在安全、可靠、高效的环境下进行通信。

8.5.1 白名单过滤

白名单过滤是一种安全过滤机制，通过维护一个设备地址列表（即白名单），仅允许符合白名单规则中设备的数据包通过，从而增强通信的安全性和可靠性。

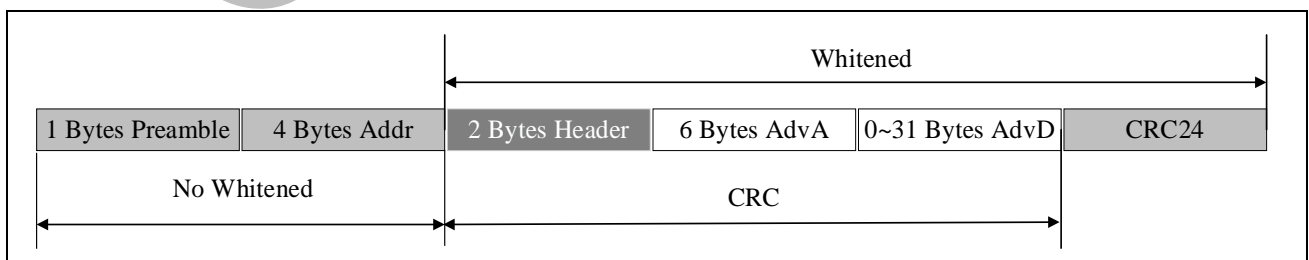


图 8-13 Bluetooth-LE 广播帧结构图

图 8-13 中 6 Bytes 的 AdvA 可以作为白名单来设置是否过滤，可通过寄存器

WL_MATCH_MODE 选择 0~6 Bytes 匹配。

寄存器 PLD_START_BYTE 用于配置白名单过滤的起始字节，起始位置从 AdvA 字段开始，与寄存器 WL_MATCH_MODE 和 WL_ADVA 一起使用，即白名单起始字节为 0 时，对应 AdvA 第 1 个字节。

寄存器 WL_MATCH_MODE 用于配置白名单过滤模式，配置说明：

- (1) 000：不过滤，全部上报；
- (2) 001：只需匹配上 WL_ADVA[47:40]即上报；
- (3) 010：只需匹配上 WL_ADVA[47:32]即上报；
- (4) 011：只需匹配上 WL_ADVA[47:24]即上报；
- (5) 100：只需匹配上 WL_ADVA[47:16]即上报；
- (6) 101：只需匹配上 WL_ADVA[47:8]即上报；
- (7) 110：需要 WL_ADVA[47:0]全部匹配即上报；
- (8) 111：同 000，不过滤全部上报。

白名单使用 P0 的 0x34~0x2F 寄存器来设置，现命名：

- WL_ADVA[7:0]（寄存器 0x2F）为 WL0
- WL_ADVA[15:8]（寄存器 0x30）为 WL1
- WL_ADVA[23:16]（寄存器 0x31）为 WL2
- WL_ADVA[31:24]（寄存器 0x32）为 WL3
- WL_ADVA[39:32]（寄存器 0x33）为 WL4
- WL_ADVA[47:40]（寄存器 0x34）为 WL5

如下图 8-14 所示，PLD_START_BYTE 寄存器为 1，表示 WL_ADVA 与 PAYLOAD 进行比较时从第 2 个 byte 开始进行比较。WL_MATCH_MODE=6，代表只比较 WL0~WL5 共 6 个 bytes。

图 8-14 将举例进行说明 WL0 ~ WL5 与空中数据包内容的对应过滤关系。

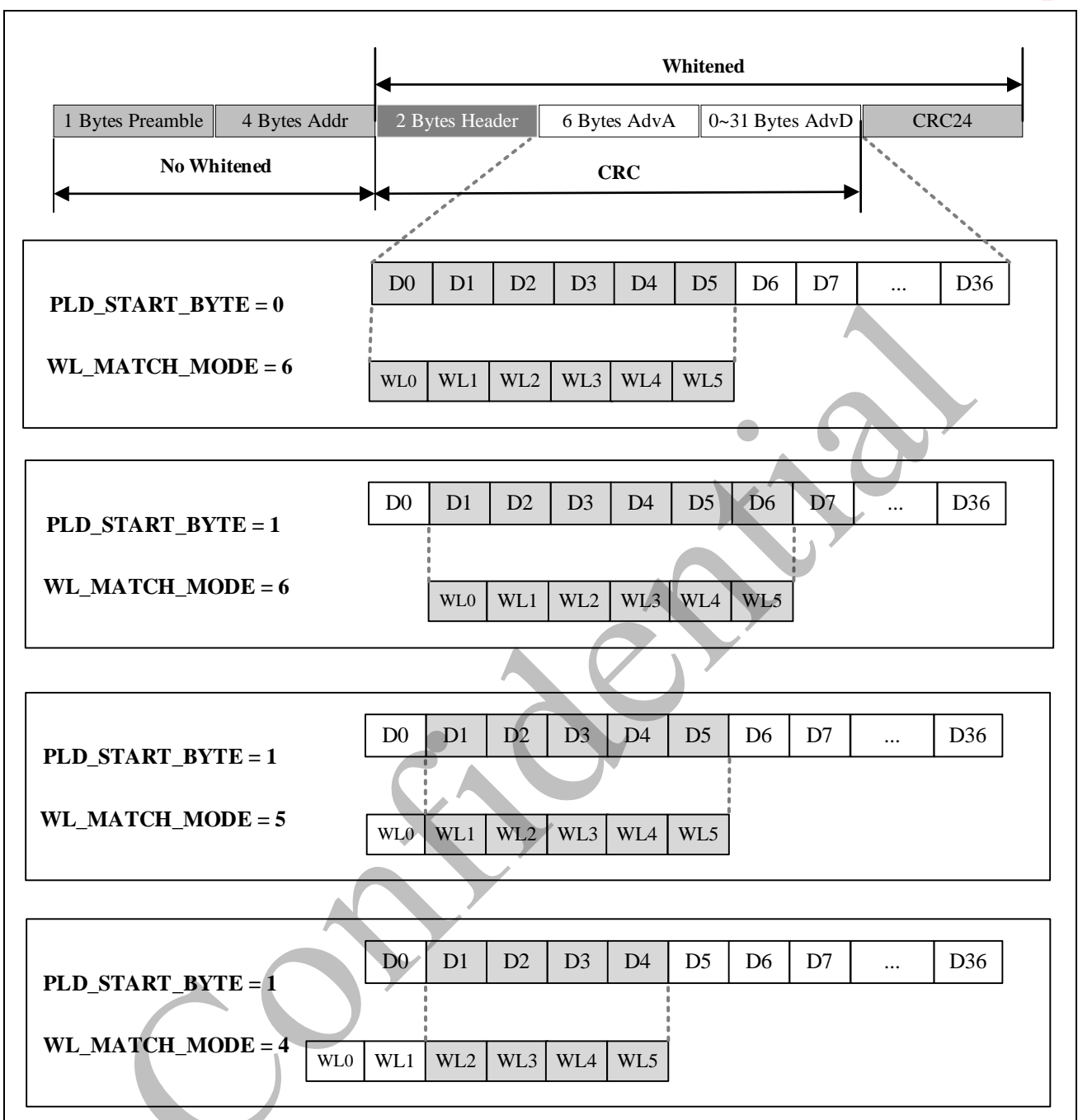


图 8-14 地址过滤示意图

8.5.2 长度过滤

长度过滤是指在接收蓝牙广播数据包时，根据数据包的长度过滤规则来决定是否接收该数据包。这种过滤方式可以有效避免处理不符合预期长度的数据包，从而减少无效数据的处理，提高设备的响应速度和资源利用效率。

PAN216x 的长度过滤规则说明：

PAN216x 收到数据包的 AdvA(6 字节)和有效数据(不包含 CRC)长度之和为 PL_LEN (Payload Length)。

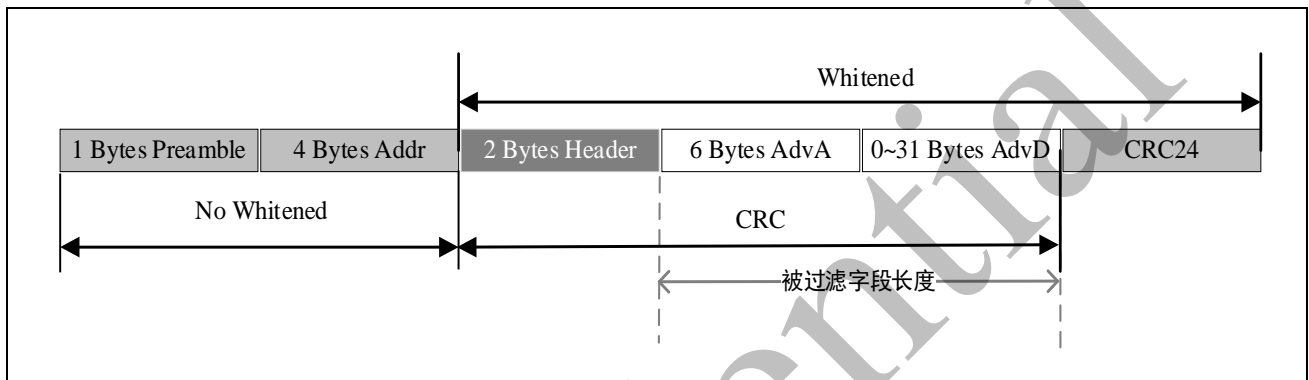


图 8-15 长度过滤规则示意图

长度过滤条件可通过 BLELEN_MATCH_MODE 寄存器来配置：

- BLELEN_MATCH_MODE = 0b'00：禁用长度过滤功能
- BLELEN_MATCH_MODE = 0b'01：收到的 PL_LEN 等于 RXPLLEN_CFG 才会生产数据中断上报主机
- BLELEN_MATCH_MODE = 0b'10：收到的 PL_LEN 大于 RXPLLEN_CFG 才会生产数据中断上报主机
- BLELEN_MATCH_MODE = 0b'11：收到的 PL_LEN 小于 RXPLLEN_CFG 才会生产数据中断上报主机

8.6 扩频功能

PAN216x 支持 Bluetooth-LE5.4 协议的 S2、S8 扩频模式，适配帧格式后可以与 BLE 模式进行通信。本功能只能在 Bluetooth-LE 5.4 -S2/S8 扩展广播协议帧结构中使用。

9 数据和控制接口

PAN216x 芯片支持通过三线 / 四线 SPI 或 I2C 对寄存器和收发 FIFO 进行读写。默认情况下，I2C 通信模式和三线 / 四线 SPI 写模式处于启用状态。若需使用三线 / 四线 SPI 读模式，则需配置寄存器来激活，配置方式请参考 9.2 三线 SPI 和 9.3 四线 SPI。

9.1 数据格式

PAN216x 的通信采用统一的数据格式，具体如下：

- 单字节读/写格式

[寄存器地址字节] + [数据字节]

- 多字节读/写格式

[寄存器地址字节] + [数据字节 1] + [数据字节 2] + ... + [数据字节 N]

具体如下表所示：

地址字节(8Bits)							数据字节(8Bits)									
地址(7Bits)							命令	数据								
A6	A5	A4	A3	A2	A1	A0	W/R	D7	D6	D5	D4	D3	D2	D1	D0	

地址字节：

Bit[7:1]: 寄存器地址

Bit0: W/R

[0]: Host 从 PAN216x 中读取数据

[1]: Host 向 PAN216x 中写入数据

数据字节：

Bit[7:0]: SPI 写入或者读取的数据

9.2 三线 SPI

PAN216x 支持三线 SPI 写模式。若需启用三线 SPI 读模式，请在上电后设置寄存器 REG_SPI3_REN 为 1，激活三线 SPI 读功能。

三线 SPI 信号包括：

- CSN: SPI 片选信号，低电平有效
- SCK: SPI 时钟信号，空闲时为低电平，在第一个上升沿进行数据采样
- MOSI: SPI 数据输入/输出信号

9.2.1 三线 SPI 写时序

SPI 写时序如下：

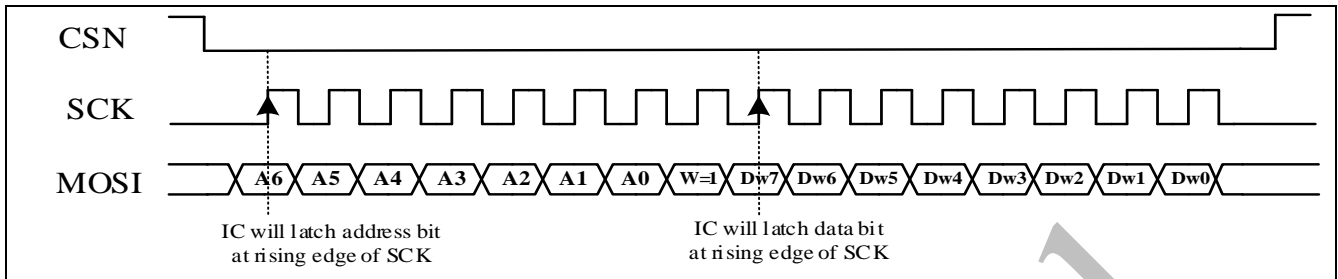


图 9-1 三线 SPI 写时序

9.2.2 三线 SPI 读时序

SPI 读时序如下：

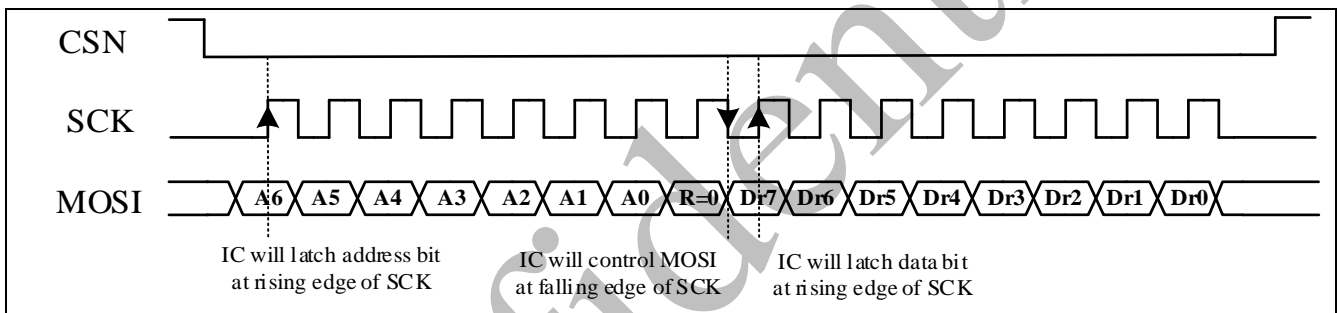


图 9-2 三线 SPI 读时序

注意：

- 在 3 线 SPI 读操作时，PAN216x 的 MOSI 在 SCK 的第 8 个下降沿时刻会由输入状态转为输出状态，HOST 必须在 SCK 的第 8 个下降沿之前将 MOSI 由输出转为输入，否则可能会引起电平冲突。

9.2.3 三线 SPI 时序要求

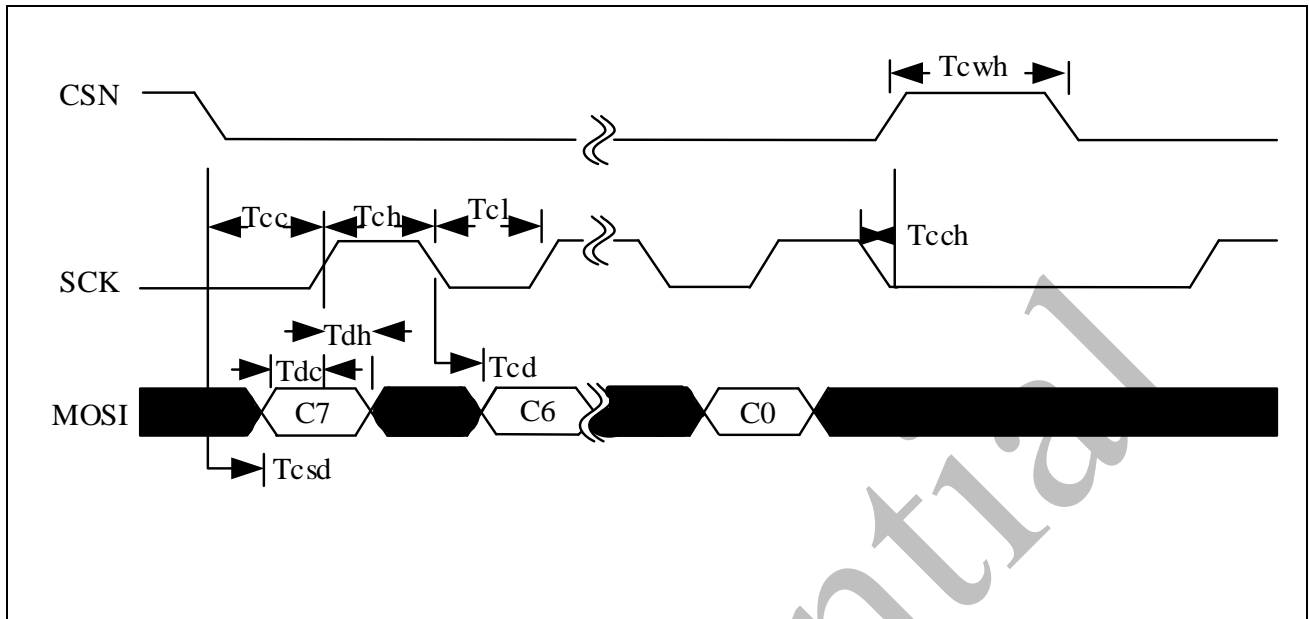


图 9-3 三线 SPI 时序要求图

下表中 SPI 时序要求是按照最大 10pF 负载评估。

Symbol	Parameters	Min	Max	Unit
Tdc	Data Setup Time	2	-	ns
Tdh	Data Hold Time	2	-	ns
Tcsd	CSN to Data Valid	-	42	ns
Tcd	SCK to Data Valid	-	58	ns
Tcl	SCK Low Time	40	-	ns
Tch	SCK High Time	40	-	ns
Fsck	SCK Frequency	-	8	MHz
Tr,Tf	SCK Rising/Falling Time	-	100	ns
Tcc	CSN to SCK Setup Time	2	-	ns
Tcch	SCK to CSN Hold Time	2	-	ns
Tcwh	CSN Invalid Time	50	-	ns

9.3 四线 SPI

PAN216x 默认支持四线 SPI 写模式。若需启用四线 SPI 读模式，请在上电后设置寄存器 MOSI_MUX_EN 为 1，禁用引脚 5 的复位功能，使能 MISO 功能。

四线 SPI 信号包括：

- CSN: SPI 片选信号，低电平有效
- SCK: SPI 时钟信号，空闲时为低电平，在第一个上升沿进行数据采样
- MOSI: SPI 数据信号，主机输出，从机输入

- MISO: SPI 数据信号，主机输入，从机输出

9.3.1 四线 SPI 写时序

SPI 写时序如下：

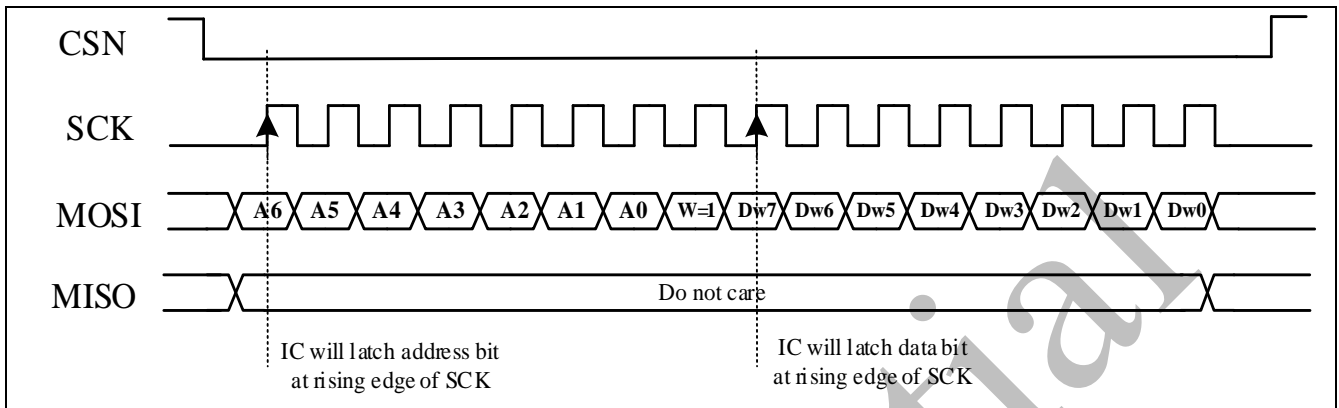


图 9-4 四线 SPI 写时序

9.3.2 四线 SPI 读时序

SPI 读时序如下：

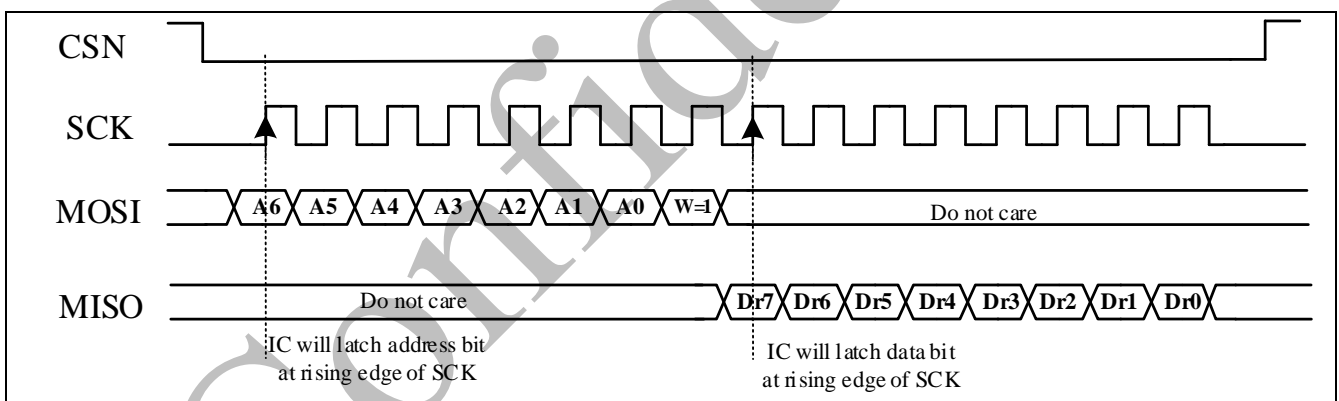
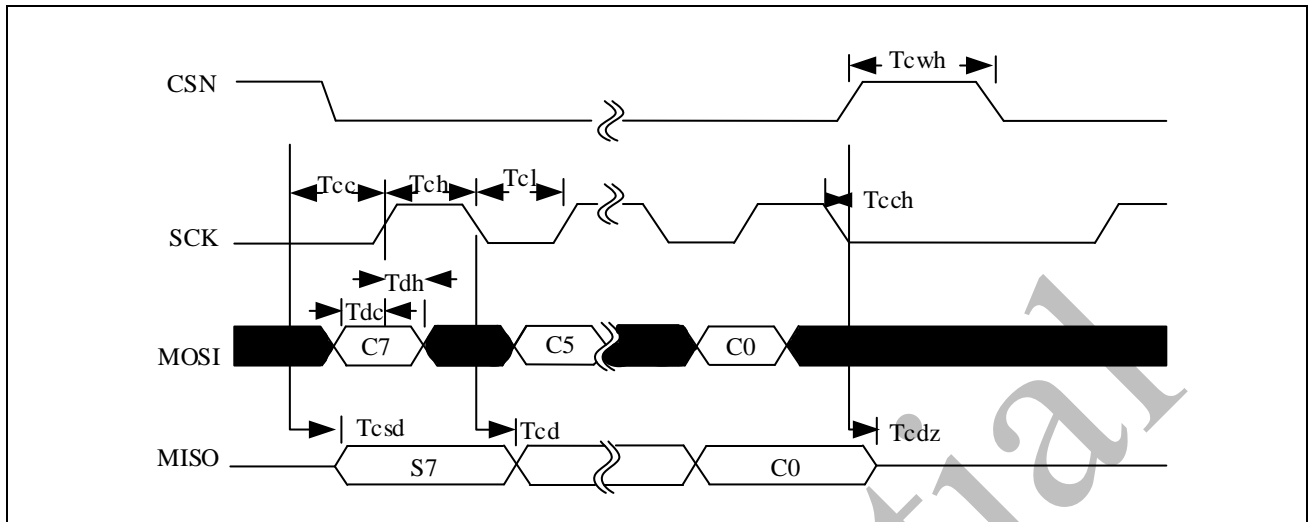


图 9-5 四线 SPI 读时序

9.3.3 四线 SPI 时序要求



下表中 SPI 时序要求是按照最大 10pF 负载评估。

Symbol	Parameters	Min	Max	Units
Tdc	Data set-up time	15	-	ns
Tdh	Data hold time	2	-	ns
Tcsd	CSN signal effective time	-	40	ns
Tcd	SCK signal effective time	-	51	ns
Tcl	SCK signal low-level time	50	-	ns
Tch	SCK signal high-level time	50	-	ns
Fsck	SCK signal frequency	-	8	MHz
Tr,Tf	SCK signal rising/falling time	-	110	ns
Tcc	CSN set-up time	2	-	ns
Tcch	CSN hold time	2	-	ns
Tcwh	CSN invalid time	49	-	ns
Tcdz	CSN signal high impedance	-	40	ns

9.4 I2C

PAN216x 默认支持 I2C 通信，其中 I2C 信号 SCL 和 SDA 分别复用 SPI 的 SCK 和 MOSI 引脚。

PAN216x 的 I2C 总线信号（如 START、RESTART、ACK、NACK、STOP 等）完全符合标准 I2C 操作时序，按照通用的 I2C 时序即可正常操作。

设备地址为 0x71，地址位宽为 7 bits。

注意：

- 使用 I2C 时，需确保主机将 CSN 信号拉高或悬空(PAN216x 内部已对 CSN 引脚接入上拉电阻)。
- 使用 I2C 时，要求 Host 将 CSN 信号拉高或者外部浮空。

9.4.1 I2C 写时序

I2C 写时序如图 9-6:

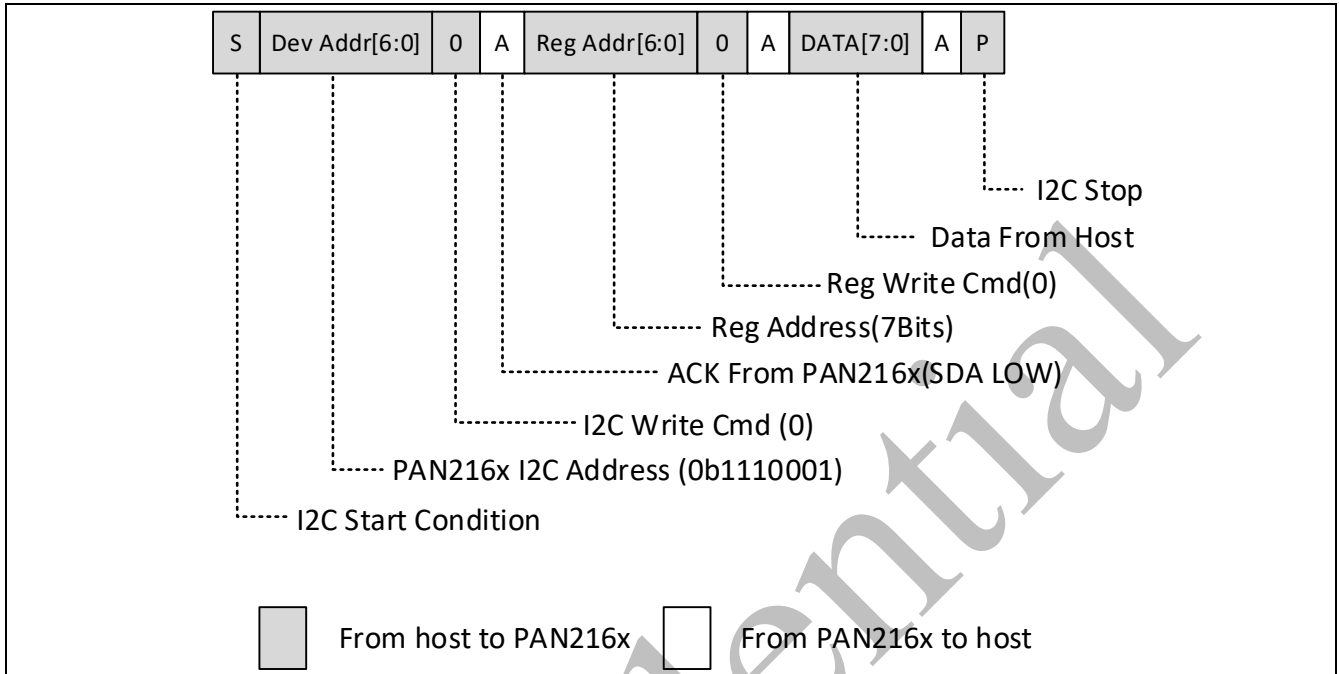


图 9-6 I2C 写时序

9.4.2 I2C 读时序

I2C 读时序如图 9-7:

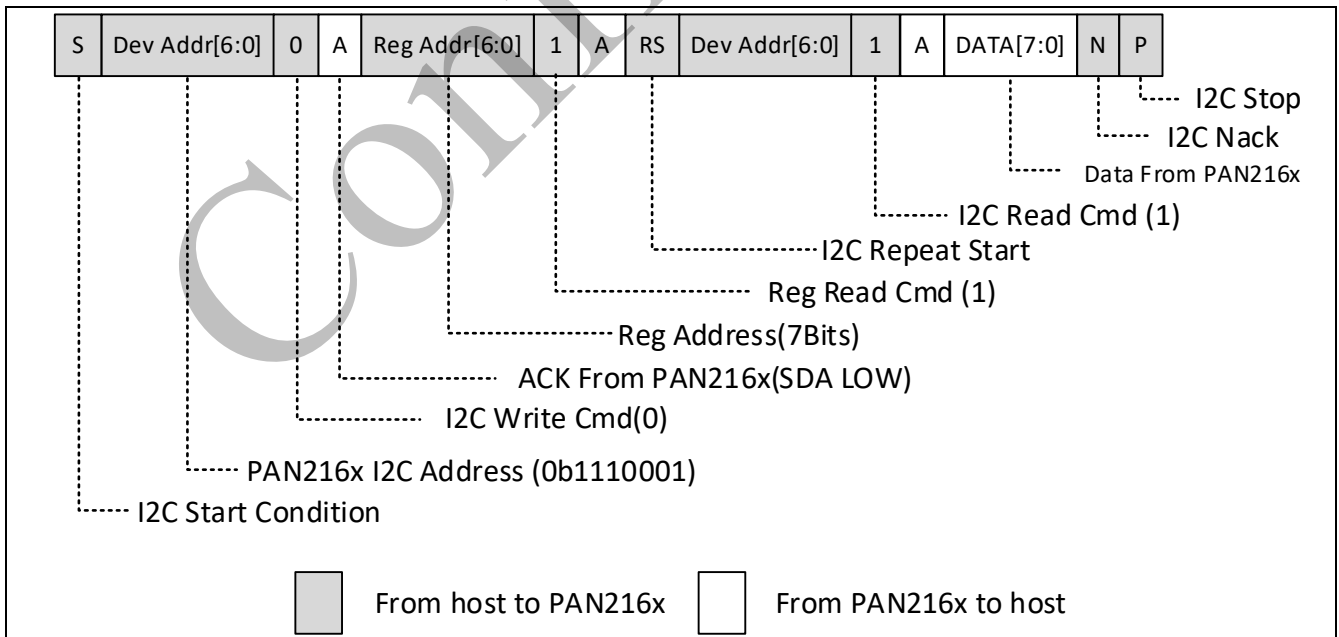


图 9-7 I2C 读时序

9.5 FIFO

正常使用时，PAN216x 提供两个 64 字节的 RAM，可合并为 128 字节。在增强模式下，128 字节被分成发送和接收两个 FIFO，收发两个 FIFO 各占 64 字节；而在普通模式下，只存在收或发单向通信，此种场景下 FIFO 最大支持 128 字节。当使用超过 64 字节的数据长度时，在写入 FIFO 或接收数据前，必须将寄存器 FIFO_128_EN 置为 1。

FIFO 仅能存储和读取单个数据包的信息。如果 FIFO 中已存有一个数据包，在写入新数据前应先读取完毕，否则前一个数据包将被覆盖。在 STB3 及之后的工作模式中，FIFO 的读写操作可由 MAC、SPI 或 I2C 完成。FIFO 的读写地址为 0x01，通过 SPI 或 I2C 可以对该地址进行操作。

9.6 IRQ 中断

PAN216x 所有中断共同使用 1 个外部中断 IO 引脚 IRQ，中断引脚默认为低电平有效，可使用 IRQ_HIGH_EN 寄存器配置为高电平有效。中断可通过中断屏蔽寄存器屏蔽或打开，当然主机也可以通过查询中断状态寄存器的方式判断 PAN216x 当前的中断事件。

PAN216x 共有 8 种中断事件，如下表。

中断屏蔽寄存器	中断状态寄存器	描述
TX_IRQ_MASK	TX_IRQ	发射完成标志
TX_MAX_RT_IRQ_MASK	TX_MAX_RT_IRQ	自动重传到次数 IRQ
RX_ADDR_ERR_MASK	RX_ADDR_ERR_IRQ	FEC 模式下接收地址匹配错误
RX_CRC_ERR_IRQ_MASK	RX_CRC_ERR_IRQ	RX 出现 CRC ERROR 时拉高
RX_LENGTH_ERR_IRQ_MASK	RX_LENGTH_ERR_IRQ	增强模式接收包长错误
RX_PID_ERR_IRQ_MASK	RX_PID_ERR_IRQ	RX 接收到完全相同的包时拉高
RX_TIMEOUT_IRQ_MASK	RX_TIMEOUT_IRQ	RX 在设定时间内未能地址匹配
RX_IRQ_MASK	RX_IRQ	接收到一包正确数据后拉高

注意：

- PAN216x 在不使用中断引脚时，可以采用 IOMUX 中断复用到数据引脚的方式来获取中断事件，详情请见下一节。

9.7 IOMUX

9.7.1 MOSI 与 IRQ 复用

MOSI 启用 IRQ 分时复用的方法：

- 启用三线 SPI 读模式：配置 REG_SPI3_REN 寄存器为 1
- 启用 MOSI 引脚中断复用功能：配置 IRQ_MOSI_MUX_EN 寄存器为 1

经过以上配置步骤，MOSI 引脚在 SPI 总线空闲时复用为 IRQ 中断功能，低电平有效。

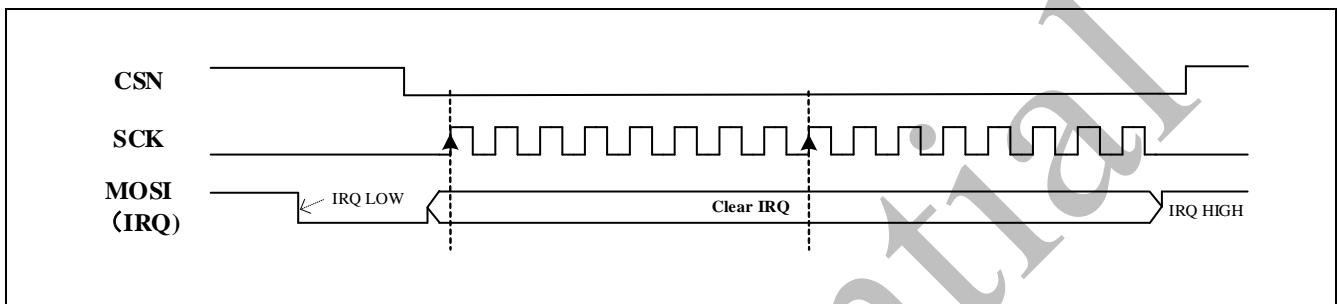


图 9-8 三线 SPI MOSI 复用 IRQ 时序

9.7.2 MISO 与 IRQ 复用

如果芯片使用四线 SPI，不使用 IRQ 引脚时，可以把 IRQ 功能复用到 MISO 引脚上。

IRQ 复用启用方法：配置 PAN216x 为四线 SPI 模式（REG_SPI3_REN 寄存器配为默认值 0），然后配置 IRQ_MOSI_MUX_EN 寄存器为 1，这样 MISO_PAD 在 SPI 空闲时为 IRQ 功能。

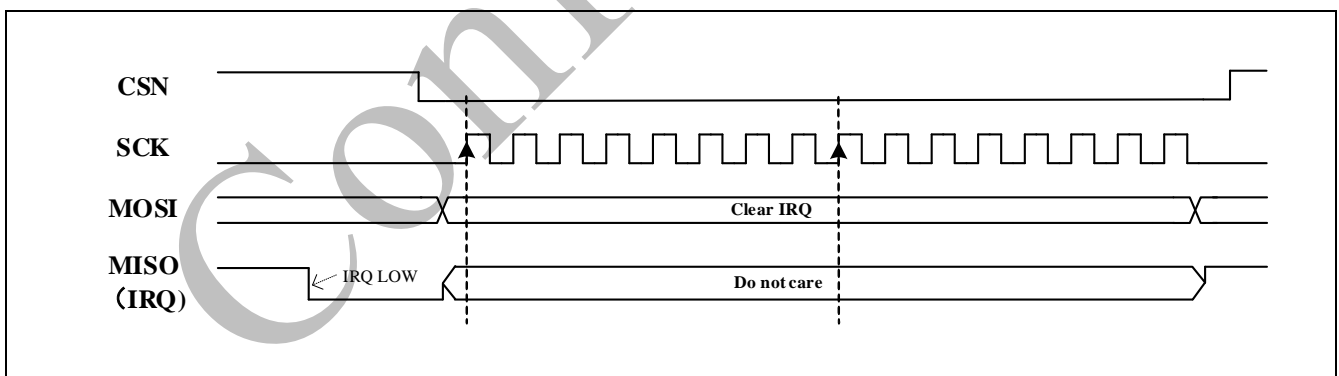


图 9-7 四线 SPI MISO 复用 IRQ 时序

9.7.3 SDA 与 IRQ 复用

SDA 启用 IRQ 分时复用的方法：

- 禁用三线 SPI 读模式：配置寄存器 REG_SPI3_REN 为 0
- 启用 I2C 总线：将 CSN 引脚浮空或者外部拉高

- 启用 SDA 引脚中断复用功能：配置寄存器 IRQ_I2C_MUX_EN 为 1
 经过以上配置步骤，SDA 引脚在 I2C 总线空闲时复用为 IRQ 中断功能，低电平有效。
注意：SDA 引脚启用中断复用功能后，操作时序就不符合标准的 I2C 时序了，Host 需要用软件模拟。

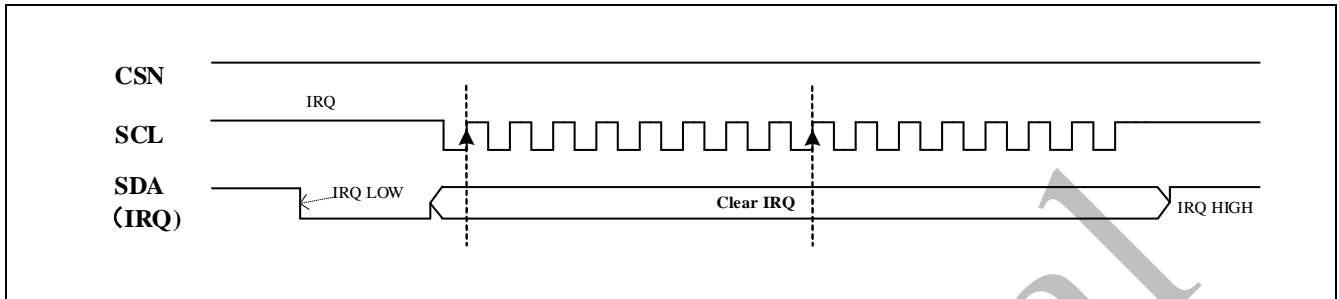


图 9-9 I2C SDA 复用 IRQ 时序

Confidential

10 寄存器

用户可以通过 SPI/I2C 对寄存器进行读/写操作，常用的寄存器基本上都在 PAGE0（下表缩写为 P0）内。

地址	寄存器	BIT	默认值	读写	说明
P0	0x00	PAGE_CFG	0x00		参数页切换寄存器
		RESERVED	7:1	0	W/R Reserved, 无法写入
		PAGE_SEL	0	0	W/R 0: 选择 Page0 1: 选择 Page1 (禁止除 SDK 以外的操作)
P0	0x01	TRX_FIFO	0x00		
		FIFO Read/Write Access Point	7:0	0x00	W/R FIFO 读/写地址
P0	0x02	STATE_CFG	0x00		状态控制寄存器
		TX_FIFO_READY	7	0	W/R 仅在连续发包模式下使用, 此位由 0 变 1 时触发 FIFO 中的数据发射
		EN_LS_3V	6	0	W/R 0: 关闭内部部分高压模块 1: 打开内部部分高压模块
		POR_RSTL	5	0	W/R 低压区复位 0: 复位 1: 不复位
		ISO_TO_0	4	0	W/R 0: 低压区寄存器信号隔离 1: 低压区寄存器信号不隔离 注: 在 DeepSleep 模式下配置为 0; 其它模式下配置为 1。
		RESERVED	3	0	W/R
		OPERATE_MODE	2:0	0	W/R 0: DeepSleep 模式 1: Sleep 模式 2: STB1 模式(LDO 工作) 3: STB2 模式(OSC 工作) 4: STB3 模式(OSC 输出) 5: TX 模式 6: RX 模式
P0	0x03	SYS_CFG	0x02		系统控制寄存器
		RESERVED	7:3	0	W/R 禁止操作
		IRQ_MOSI_MUX_EN	2	0	W/R 0: MOSI 与 IRQ 不复用 1: SPI 模式, MOSI 与 IRQ 分时复用。注: IRQ_MOSI_MUX_EN 为 1 时, I2C 总线无法使用
		SOFT_RSTL	1	1	W/R 低压区逻辑复位 0: 复位数字控制逻辑 1: 不复位数字控制逻辑
		MISO_MUX_EN	0	0	W/R 0: 使能 nRESET, 禁用 MISO, 上拉电阻禁用, 下拉电阻自动配置 1: 使能 MISO, 禁用 nRESET, 上拉

					电阻使能，下拉电阻禁用
P0	0x04	SPI_CFG		0x73	SPI 总线配置寄存器
		REG_SPI3_REN	7	0	W/R 总线模式选择寄存器 0: 禁用三线 SPI 读模式 1: 启用三线 SPI 读模式
		REG_MOSI_PUEN	6	1	W/R MOSI 引脚上拉电阻使能 0: 禁用 MOSI 上拉电阻 1: 启用 MOSI 上拉电阻
		REG_CSN_PUEN	5	1	W/R CSN 引脚上拉电阻使能 0: 禁用 CSN 上拉电阻 1: 启用 CSN 上拉电阻 注：在 REG_IN_PAD_MODE 寄存器配 0 时生效
		REG_SCK_PUEN	4	1	W/R SCK 引脚上拉电阻使能 0: 禁用 SCK 上拉电阻 1: 启用 SCK 上拉电阻
		REG_IN_PAD_MODE	3	0	W/R SPI 输入引脚手动配置模式使能 0: CSN_PUEN 使用 REG_CSN_PUEN 配置，MOSI_DIEN / MOSI_OUT / MOSI_OE 自动配置 1: CSN_PUEN 为 1，MOSI_DIEN 为 1，MOSI_OUT / MOSI_OE 为 0
		RESERVED	2:0	011	W/R 默认为 011，禁止操作
P0	0x06	I2C_CFG		0x05	I2C 总线配置寄存器
		RESERVED	7:4	0000	
		IRQ_I2C_MUX_EN	3	0	0: IRQ 与 I2C 的 SDA 不复用 1: IRQ 与 I2C 的 SDA 分时复用 注： 在 SDA 使用中断功能后，I2C 总线在空闲且 SDA 为低电平时，表示有中断发生。
		RESERVED	2:0	101	
P0	0x07	WMODE_CFG0		0x49	工作模式配置寄存器 0
		CRC_MODE	7:6	01	W/R 00: CRC DISABLE 01: CRC-1BYTE 10: CRC-2BYTE 11: CRC-3BYTE
		WORK_MODE	5:4	00	W/R 工作模式选择 00: XN297L 模式 10: FS01 模式 11: FS32 或 BLE 模式
		WHITEN_ENABLE	3	1	W/R 白化功能是否使能 0: 关闭 1: 使能
		CRC_SKIP_ADDR	2	0	W/R CRC 是否跳过地址选择 0: CRC 不跳过地址 1: CRC 跳过地址

		TX_NOACK	1	0	W/R	1: 增强型模式下 TX_NOACK 位为 1 0: 增强型模式下 TX_NOACK 位为 0 注: 接收端收到 TX_NOACK 为 1 时, 不回复 ACK 数据包; 收到 TX_NOACK 为 0 时, 则需要回复 ACK 数据包。
		ENDIAN	0	1	W/R	0: 小端比特序, BLE 模式下使用 1: 大端比特序, XN297L 模式下使用
P0	0x08	WMODE_CFG1		0x83		工作模式配置寄存器 1
		RX_GOON	7	1	W/R	出现 CRC 错误、RX 长度错误、地址错误时 RF 是否退出接收状态。 0: 出现错误时退出 RX 1: 出现错误时继续接收
		PRI_EXIT_RX	6	0	W/R	软件将此位置 1 时, 强制退出接收状态
		FIFO_128_EN	5	0	W/R	0: 最大可使用 64 字节的 FIFO 1: 最大可使用 128 字节的 FIFO 注: XN297L 普通模式和 BLE 模式下, 将此位置 1; 增强型模式下, 将此位置 0。
		DPY_EN	4	0	W/R	增强型模式下: 配置该 bit 可以硬件自主判断接收包长度, 不必再在软件端配置接收长度 RX_PAYLOAD_LENGTH。 注: XN297L 普通模式下忽略此位。
		ENHANCE	3	0	W/R	0: 启用普通型帧格式 1: 启动增强型帧格式
		RESERVED	2	0	W/R	必须配置为 0
		ADDR_BYTE_LENGTH	1:0	11	W/R	地址宽度设置: 00: 2 字节 01: 3 字节 10: 4 字节 11: 5 字节 注: 如果设置地址宽度小于 5 字节, 则使用低字节地址。
P0	0x09	RXPLEN_CFG		0x00		接收长度配置寄存器
		RX_PAYLOAD_LENGTH	7:0	0x00	W/R	接收端 PAYLOAD 长度信息
P0	0x0A	TXPLEN_CFG		0x00		发送长度配置寄存器
		TX_PAYLOAD_LENGTH	7:0	0x00	W/R	发射端 PAYLOAD 长度信息
P0	0x0B	RFIRQ_CFG		0x00		中断屏蔽寄存器
		TX_IRQ_MSK	7	0	W/R	1: 总中断 IRQ 没有该中断信息 0: 总中断 IRQ 有该中断信息
		TX_MAX_RT_IRQ_MSK	6	0	W/R	1: 总中断 IRQ 没有该中断信息 0: 总中断 IRQ 有该中断信息
		RX_ADDR_ERR_MSK	5	0	W/R	1: 总中断 IRQ 没有该中断信息 0: 总中断 IRQ 有该中断信息
		RX_CRC_ERR_IRQ_MSK	4	0	W/R	1: 总中断 IRQ 没有该中断信息

						0: 总中断 IRQ 有该中断信息
		RX_LEN_ERR_IRQ_MSK	3	0	W/R	1: 总中断 IRQ 没有该中断信息 0: 总中断 IRQ 有该中断信息
		RX_PID_ERR_IRQ_MSK	2	0	W/R	1: 总中断 IRQ 没有该中断信息 0: 总中断 IRQ 有该中断信息
		RX_TIMEOUT_IRQ_MSK	1	0	W/R	1: 总中断 IRQ 没有该中断信息 0: 总中断 IRQ 有该中断信息
		RX_IRQ_MSK	0	0	W/R	1: 总中断 IRQ 没有该中断信息 0: 总中断 IRQ 有该中断信息
P0	0x0C	PID_CFG		0x00		PID 标识配置寄存器
		PID_MANUAL_EN	7	0	W/R	0: 禁用手动 PID 功能 1: 启用手动 PID 功能
		ADDR_ERR_THR	6:4	0	W/R	ACC ADDR 匹配错误门限最大值 0: 完全匹配 1: 允许 1 个 bit 的地址错误 ~ 7: 允许 7 个 bit 的地址错误
		RX_PID_MANUAL	3:2	0	W/R	仅在 PID_MANUAL_EN=1 时生效, RX 端在接收到数据前手动配置的 RX_PID 值
		TX_PID_MANUAL	1:0	0	W/R	仅在 PID_MANUAL_EN=1 时生效
P0	0x0D	TRXTWTL_CFG		0x00		收发切换等待时间配置寄存器
		TRX_TRANS_WAIT_TIME[7:0]	7:0	0	W/R	增强模式下收发切换之间延迟时间的 低 8 位计数器, 单位: 微秒。 注: 1.增强型发送端的发送转接收之间的 延时时间通常设置为 0。 2.增强型接收端接收转发之间的延 迟时间要根据读取的数据长度和 ACK 数据长度来决定, 需要处理的数据时 间越长, 则设置的延迟时间越长。
P0	0x0E	TRXTWTH_CFG		0x00		收发切换等待时间配置寄存器
		RESERVED	7	0	W/R	
		TRX_TRANS_WAIT_TIME[14:8]	6:0	0	W/R	增强模式下收发切换之间延迟时间的 高 7 位计数器。
P0	0x0F	PIPE0_RXADDR0_CFG		0xCC		Pipe0 RX Address0 配置寄存器
		RX_ADDR[7:0]	7:0	0xCC	W/R	
P0	0x10	PIPE0_RXADDR1_CFG		0xCC		Pipe0 RX Address1 配置寄存器
		RX_ADDR[15:8]	7:0	0xCC	W/R	
P0	0x11	PIPE0_RXADDR2_CFG		0xCC		Pipe0 RX Address2 配置寄存器
		RX_ADDR[23:16]	7:0	0xCC	W/R	
P0	0x12	PIPE0_RXADDR3_CFG		0xCC		Pipe0 RX Address3 配置寄存器
		RX_ADDR[31:14]	7:0	0xCC	W/R	
P0	0x13	PIPE0_RXADDR4_CFG		0xCC		Pipe0 RX Address4 配置寄存器
		RX_ADDR[39:32]	7:0	0xCC	W/R	
P0	0x14	TXADDR0_CFG		0xCC		TX Address0 配置寄存器
		TX_ADDR[7:0]	7:0	0xCC	W/R	

P0	0x15	TXADDR1_CFG		0xCC		TX Address1 配置寄存器
		TX_ADDR[15:8]	7:0	0xCC	W/R	
P0	0x16	TXADDR2_CFG		0xCC		TX Address2 配置寄存器
		TX_ADDR[23:16]	7:0	0xCC	W/R	
P0	0x17	TXADDR3_CFG		0xCC		TX Address3 配置寄存器
		TX_ADDR[31:24]	7:0	0xCC	W/R	
P0	0x18	TXADDR4_CFG		0xCC		TX Address4 配置寄存器
		TX_ADDR[39:32]	7:0	0xCC	W/R	
P0	0x19	PKT_EXT_CFG		0x00		数据包扩展配置寄存器
		W_RX_MAX_CTRL_EN	7	0	W/R	接收模式下最大包长功能开关 1: 打开 0: 关闭
		HDR_LEN_EXIST	6	0	W/R	HEADER 和 LENGTH 配置: 0: 禁用 HEADER 和 LENGTH 字段 1: 启用 HEADER 和 LENGTH 字段
		HDR_LEN_NUMB	5:4	00	W/R	当 HDR_LEN_EXIST 为 1 时生效。 00: 无 HEADER 和 LENGTH 字段 01: 启用 LENGTH 且在地址后第一个字节, 没有 HEADER 10: 启用 LENGTH 且为地址后面第二个字节, HEADER 为地址后面第一个字节 11: 启用 LENGTH 且为地址后面第三个字节, HEADER 为地址后面两个字节
		PRI_TX_FEC	3	0	W/R	0: 禁用 TX 扩频功能 1: 启用 TX 扩频功能
		PRI_RX_FEC	2	0	W/R	0: 禁用 RX 扩频功能 1: 启用 RX 扩频功能
		PRI_CI_MODE	1:0	00	W/R	扩频模式选择 00: S8 01: S2 1x: 保留
P0	0x1A	WHITEN_CFG		0x7F		白化配置寄存器
		WHITEN_SKIP_ADDR	7	0	W/R	白化是否跳过地址: 0: 白化不跳过地址 1: 白化跳过地址
		WHITEN_SEED	6:0	0x7F	W/R	白化初始值
P0	0x1B	TXHDR0_CFG		0x00		发送 HEADER0 配置寄存器
		TX_HEADER0	7:0	0x00	W/R	HDR_LEN_EXIST=1, 且 HDR_LEN_NUMB 为 10 或 11 时生效
P0	0x1C	TXHDR1_CFG		0x00		发送 HEADER1 配置寄存器
		TX_HEADER1	7:0	0x00	W/R	HDR_LEN_EXIST=1, 且 HDR_LEN_NUMB 为 11 时生效
P0	0x1D	TXRAMADDR_CFG		0x00		TX FIFO 起始地址配置寄存器
		TX_RAM_START_ADDR	7:0	0x00	W/R	TX 端从 FIFO 取值的起始地址
P0	0x1E	RXRAMADDR_CFG		0x00		RX FIFO 起始地址配置寄存器

		RX_RAM_START_ADDR	7:0	0x00	W/R	RX 端向 FIFO 写值的起始地址
P0	0x1F	RXPIPE_CFG		0x01		多通道使能寄存器
		RESERVED	7:6	0	W/R	禁止操作
		PIPE5_EN	5	0	W/R	多通道接收模式下 pipe5 使能
		PIPE4_EN	4	0	W/R	多通道接收模式下 pipe4 使能
		PIPE3_EN	3	0	W/R	多通道接收模式下 pipe3 使能
		PIPE2_EN	2	0	W/R	多通道接收模式下 pipe2 使能
		PIPE1_EN	1	0	W/R	多通道接收模式下 pipe1 使能
		PIPE0_EN	0	1	W/R	多通道接收模式下 pipe0 使能
P0	0x20	PIPE1_RXADDR0_CFG		0xCC		Pipe1 RX Address0 配置寄存器
		PIPE1_ADDR[7:0]	7:0	0xCC	W/R	多通道接收模式下 pipe1 低 8 位
P0	0x21	PIPE1_RXADDR1_CFG		0xCC		Pipe1 RX Address1 配置寄存器
		PIPE1_ADDR [15:8]	7:0	0xCC	W/R	pipe1~pipe5 地址的[15:8]位
P0	0x22	PIPE1_RXADDR2_CFG		0xCC		Pipe1 RX Address2 配置寄存器
		PIPE1_ADDR [23:16]	7:0	0xCC	W/R	pipe1~pipe5 地址的[23:16]位
P0	0x23	PIPE1_RXADDR3_CFG		0xCC		Pipe1 RX Address3 配置寄存器
		PIPE1_ADDR [31:24]	7:0	0xCC	W/R	pipe1~pipe5 地址的[31:24]位
P0	0x24	PIPE1_RXADDR4_CFG		0xCC		Pipe1 RX Address4 配置寄存器
		PIPE1_ADDR [39:32]	7:0	0xCC	W/R	pipe1~pipe5 地址的[39:32]位
P0	0x25	PIPE2_RXADDR0_CFG		0xCC		Pipe2 RX Address0 配置寄存器
		PIPE2_ADDR [7:0]	7:0	0xCC	W/R	多通道接收模式下 pipe2 低 8 位
P0	0x26	PIPE3_RXADDR0_CFG		0xCC		Pipe3 RX Address0 配置寄存器
		PIPE3_ADDR [7:0]	7:0	0xCC	W/R	多通道接收模式下 pipe3 低 8 位
P0	0x27	PIPE4_RXADDR0_CFG		0xCC		Pipe4 RX Address0 配置寄存器
		PIPE4_ADDR [7:0]	7:0	0xCC	W/R	多通道接收模式下 pipe4 低 8 位
P0	0x28	PIPE5_RXADDR0_CFG		0xCC		Pipe5 RX Address0 配置寄存器
		PIPE5_ADDR [7:0]	7:0	0xCC	W/R	多通道接收模式下 pipe5 低 8 位
P0	0x29	TXAUTO_CFG		0x03		自动传输配置寄存器
		ARD	7:4	0000	W/R	自动传输延时 0000: 250μs 0001: 500μs 0010: 750μs 1111: 4000μs
		ARC	3:0	0011	W/R	自动传输次数设置 0000: 不带 ACK 的通信模式 0001~1111: 带 ACK 的通信模式 0001: 发射后接收 ACK, 不重传 0010: 发射后接收 ACK, 最多重传 1 次 1111: 发射后接收 ACK, 最多重传 14 次
P0	0x2A	TRXMODE_CFG		0x01		收发模式配置寄存器
		REG_TX_CFG_MODE	7	0	W/R	0: 单次发送模式 1: 连续发送模式
		REG_RX_CFG_MODE	6:5	0	W/R	普通模式接收时

						0: 单次接收模式 1: 带超时的单次接收模式 2: 连续接收模式 增强模式接收时 0: 连续接收模式 1: 带超时的连续接收模式	
		PRE_2BYTE_MODE	4	0	W/R	297L 模式在 2Mbps 速率下扩展 PREAMBLE 功能: 1: 297L 模式的 PREAMBLE 重复两 遍, 可提高 2M 模式下的收包率 0: 297L 模式的 PREAMBLE 只发 1 遍	
		W_PRE_SYNC_12B_EN	3	0	W/R	12bit presync 使能 1: 地址有 12bit 匹配上就会产生预同 步信号 0: 关闭此功能	
		W_PRE_SYNC_8B_EN	2	0	W/R	8bit presync 使能 1: 地址有 8bit 匹配上就会产生预同 步信号 0: 关闭此功能	
		W_PRE_SYNC_4B_EN	1	0	W/R	4bit presync 使能 1: 地址有 4bit 匹配上就会产生预同 步信号 0: 关闭此功能	
		W_PRE_SYNC_EN	0	1	W/R	Presync 输出使能。如果 W_PRE_SYNC_EN 配 1 而 W_PRE_SYNC_12B_EN、 W_PRE_SYNC_8B_EN、 W_PRE_SYNC_4B_EN 都配 0, 地址 有 16bit 匹配上会产生预同步信号。 其作用为地址完全匹配之前, 提前拉 起来的一个预匹配信号, 内部用来锁 定 AGC, 防止在地址阶段 AGC 跳 动。	
P0	0x2B	RXTIMEOUTL_CFG				接收超时配置寄存器	
		REG_RX_TIMEOUT[7:0]			0xD0	W/R	接收超时设置, 低 8 位, 单位: 微秒。
P0	0x2C	RXTIMEOUTH_CFG				接收超时配置寄存器	
		REG_RX_TIMEOUT[15:8]			0x07	W/R	接收超时设置, 高 8 位。
P0	0x2D	BLEMATCH_CFG0				BLE 模式过滤配置寄存器 0	
		SNIF_EN	7	0	W/R	SNIFFER 使能 1: 使能 0: 关闭	
		WL_MATCH_MODE	6:4	000	W/R	BLE 模式下, RX 模式白名单过滤模式 选择 000: 不过滤, 全部上报 001: 只需匹配上 WL_ADVA[47:40]即 上报 010: 只需匹配上 WL_ADVA[47:32]即	

						上报 011: 只需匹配上 WL_ADVA[47:24]即上报 100: 只需匹配上 WL_ADVA[47:16]即上报 101: 只需匹配上 WL_ADVA[47:8]即上报 110: 需要 WL_ADVA[47:0]全部匹配即上报 111: 同 000, 不过滤全部上报
		BLELEN_MATCH_MODE	3:2	00	W/R	BLE 模式下, 基于数据包长度的过滤模式选择 00: 禁用 01: 收到的包长度等于 RXPLEN_CFG 寄存器触发接收中断 10: 收到的包长度大于 RXPLEN_CFG 寄存器触发接收中断 11: 收到的包长度小于 RXPLEN_CFG 寄存器触发接收中断
		RESERVED	1:0	00	W/R	禁止修改
P0	0x2E	BLEMATCH_CFG1		0x28		BLE 过滤配置寄存器 1
		RESERVED	7:0	0x28	W/R	禁止修改
P0	0x2F	WLIST0_CFG		0x00		BLE 白名单数据 0 配置寄存器
		WL_ADVA[7:0]	7:0	0x00	W/R	BLE 模式下白名单数据 0
P0	0x30	WLIST1_CFG		0x00		BLE 白名单数据 1 配置寄存器
		WL_ADVA[15:8]	7:0	0x00	W/R	BLE 模式下白名单数据 1
P0	0x31	WLIST2_CFG		0x00		BLE 白名单数据 2 配置寄存器
		WL_ADVA[23:16]	7:0	0x00	W/R	BLE 模式下白名单数据 2
P0	0x32	WLIST3_CFG		0x00		BLE 白名单数据 3 配置寄存器
		WL_ADVA[31:24]	7:0	0x00	W/R	BLE 模式下白名单数据 3
P0	0x33	WLIST4_CFG		0x00		BLE 白名单数据 4 配置寄存器
		WL_ADVA[39:32]	7:0	0x00	W/R	BLE 模式下白名单数据 4
P0	0x34	WLIST5_CFG		0x00		BLE 白名单数据 5 配置寄存器
		WL_ADVA[47:40]	7:0	0x00	W/R	BLE 模式下白名单数据 5
P0	0x35	BLEMATCHSTART_CFG		0x07		BLE 白名单过滤起始地址配置寄存器
		RESERVED	7	0	W/R	禁止修改
		RESERVED	6	0	W/R	禁止修改
		PLD_START_BYTE	5:0	000111	W/R	BLE 模式下, 配置白名单过滤的起始字节。 配置为 1~6: 从 AdvA 开始过滤 配置为 7~39: 从 PAYLOAD 开始过滤 注: 详细请参考 8.5 章节
P0	0x36	RF_DATARATE_CFG		0x45		空中速率配置寄存器
		RESERVED	7:6	01		
		DATARATE	5:4	00		00: 1Mbps 01: 2Mbps

						11: 250Kbps
		RESERVED	3:0	0101		
P0	0x39	RF_CHANNEL_CFG		0x00		频率通道配置寄存器
		RF_CH	7:0			通道号: 通道频率 F0= 2400 + RF_CH [MHz]
P0	0x45	IRQ_MUX_CFG		0x00		IRQ 引脚复用配置寄存器
		RESERVED	7:4	0000	W/R	禁止修改
		OCLK_SEL	3:2	00	W/R	时钟输出频率 00: 1kHz 输出频率 01: 4kHz 输出频率 10: 8MHz 输出频率 11: 16MHz 输出频率
		IRQ_MUX	1:0	00	W/R	IRQ 引脚功能选择 00: 中断功能 (IRQ) 01: 时钟输出功能 (OCLK) 10: PA 控制功能
P0	0x6F	MISC_CFG		0x00		其它项配置寄存器
		RESERVED	7	0	W/R	
		ENH_NOACK_RX_CONT_DIS	6	0	W/R	0: 增强型接收端收到 TX_NOACK 的包, 不退出接收模式。 1: 增强型接收端收到 TX_NOACK 的包, 退出接收模式, 回到 STB3 状态。
		I_NDC_PREAMBLE_SEL	5	0	W/R	1: BLE 模式, 用于配置 BLE 模式的 preamble。 0: XN297L 模式
		PID_LOW_SEL	4	0	W/R	0: PID 在中间 1: PID 在最低两位
		IRQ_HIGH_EN	3	0	W/R	IRQ 引脚的电平模式 0: 所有中断低电平有效 1: 所有中断高电平有效 注: 中断复用模式不支持这种配置。
		ACK_PIPE	2:0	0	W/R	多管道通道时, 接收端的回包管道号。 如果接收端要给管道 2 回复数据包, 则 ACK_PIPE 配置为 2 后, 再向 FIFO 中写数据包即可。
P0	0x73	RFIRQFLG		0x00		RF 中断状态寄存器
		TX_IRQ	7	0	W/R	数据包发送完成后此标志置 1, 写 1 清此标志
		TX_MAX_RT_IRQ	6	0	W/R	自动重传达到设置的最大次数时此标志置 1, 写 1 清此标志
		RX_ADDR_ERR_IRQ	5	0	W/R	FEC 模式下接收地址匹配错误时此标志置 1, 写 1 清此标志
		RX_CRC_ERR_IRQ	4	0	W/R	RX 出现 CRC 错误时此标志置 1, 写 1 清此标志
		RX_LENGTH_ERR_IRQ	3	0	W/R	增强模式下出现接收包长错误时此标志置 1, 写 1 清此标志

		RX_PID_ERR_IRQ	2	0	W/R	接收到完全相同的 PID 包时此标志置 1，写 1 清此标志
		RX_TIMEOUT_IRQ	1	0	W/R	在设定时间内未能收到数据包时此标志置 1，写 1 清此标志
		RX_IRQ	0	0	W/R	接收到正确数据后此标志置 1，写 1 清此标志
P0	0x74	STATUS0		0x0C		状态寄存器 0
		RX_CI_ERR	7	0	R	扩频模式下 CI 错误状态
		RX_SYNC_ADDR	6:4	00	R	接收到数据的通道号
		RX_PID	3:2	11	R	RX 的 PID
		TX_PID	1:0	00	R	TX 的 PID
P0	0x75	STATUS1		0x00		状态寄存器 1
		RX_HEADER[7:0]	7:0	0x00	R	RX 收到的 HEADER 低 8 位
P0	0x76	STATUS2		0x00		状态寄存器 2
		RX_HEADER[15:8]	7:0	0x00	R	RX 收到的 HEADER 高 8 位
P0	0x77	STATUS3		0x00		状态寄存器 3
		RX_PAYLOAD_LENGTH	7:0	0x00	R	接收到包的长度
P0	0x7A	PKT_RSSI_L		0x00		信号强度低 8 位寄存器
		PKT_RSSI_L	7:0	0x00	R	信号强度 (dBm) 公式: (PKT_RSSI-16384)/4, 其中 $PKT_RSSI = PKT_RSSI_L + PKT_RSSI_H[5:0] * 256$
P0	0x7B	PKT_RSSI_H		0x00		信号强度高 6 位寄存器
		RESERVED	7:6	00	R	
		PKT_RSSI_H	5:0	00	R	
P0	0x7E	RT_RSSI_L		0x00		噪声强度低 8 位寄存器
		RT_RSSI_L	7:0	0x00	R	噪声强度 (dBm) 公式: (RT_RSSI-16384)/4, 其中 $RT_RSSI = RT_RSSI_L + RT_RSSI_H[5:0] * 256$
P0	0x7F	RT_RSSI_H		0x00		噪声强度高 6 位寄存器
		RESERVED	7:6	00	R	
		RT_RSSI_H	5:0	00	R	

12 封装尺寸

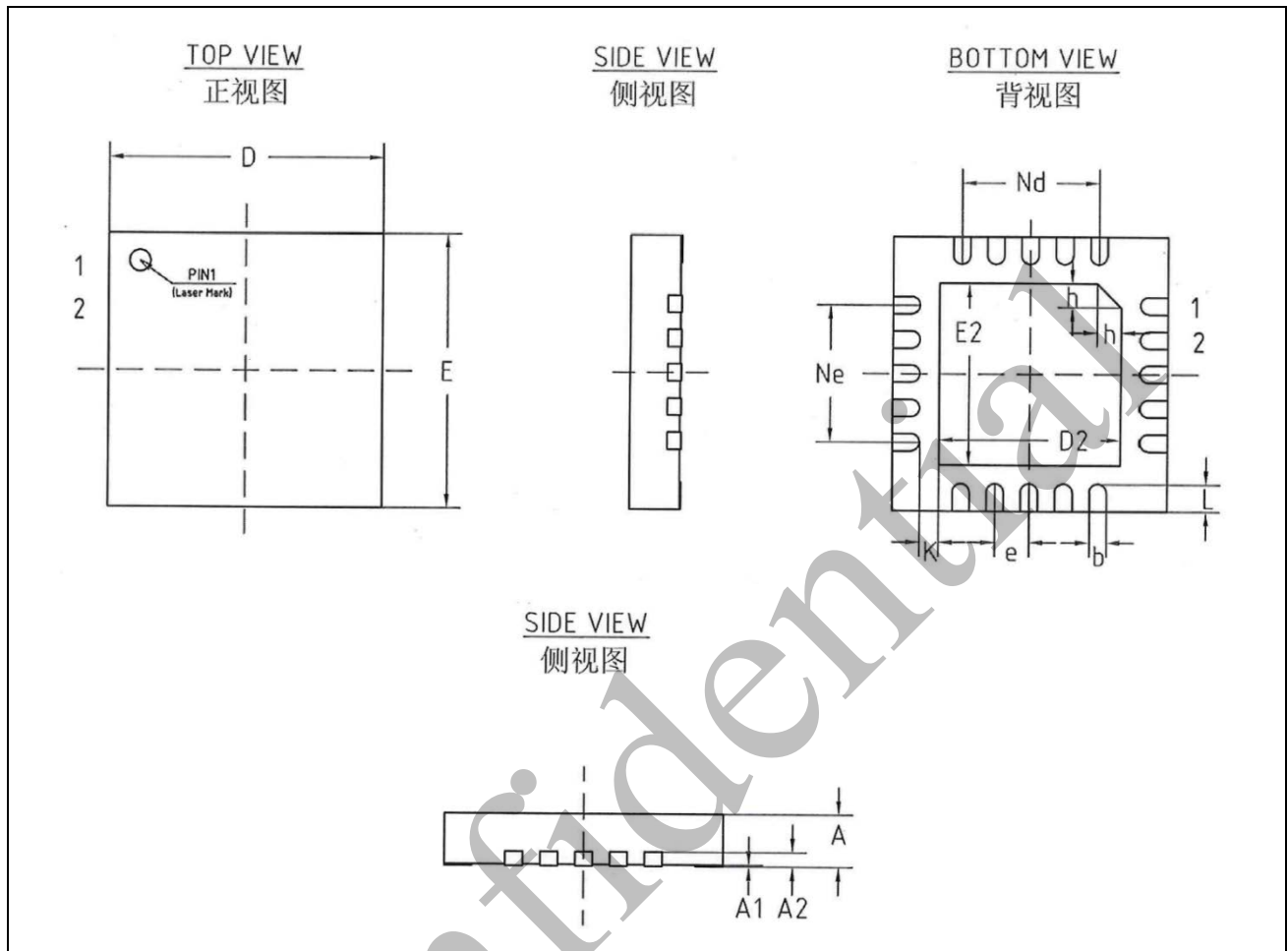


图 12-1 QFN20 封装图

表 12-1 QFN20 封装尺寸

符号	最小值(mm)	典型值(mm)	最大值(mm)
A	0.70	0.75	0.80
A1	-	0.02	0.05
A2	0.203 REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
D2	2.50	2.65	2.75
E	3.90	4.00	4.10
E2	2.50	2.65	2.75
e	0.50 BSC		
K	0.225	0.275	0.325
L	0.30	0.40	0.50
h	0.30	0.35	0.40
Ne	2.00 BSC		
Nd	2.00 BSC		

缩略语

ADC	模数转换器
BLE	Bluetooth-LE
CAD	信道活跃检测
Chirp	线性调频
CRC	循环冗余校验
CSN	SPI 片选信号
DAC	数模转换器
DCDC	直流变换器
FIFO	先入先出
GPIO	通用型输入输出
IRQ	中断请求
LDO	低压差线性稳压器
LPF	低通滤波器
MAC	介质访问控制层
MCU	微处理单元
Mixer	混频器
Modem	调制解调器
OSC	振荡器
PA	功率放大器
RF	射频
PLL	锁相环
PMU	电源管理单元
POR	上电复位
RAM	随机存取存储器
RSSI	信号强度指示
SCK	SPI 时钟信号
SF	扩频因子
SPI	串行外设接口
STB	待机模式
Sync	同步
VCO	压控振荡器

修订历史

Version	Date	Content
V1.0	2025.02	初版
V1.1	2025.03	更新图 6-1，更新 P _{RX,MAX} 值，更新 8.3.3 中的数值
V1.2	2025.05	优化寄存器的描述
V1.3	2025.11	修正笔误
V1.4	2025.12	更新寄存器 WORK_MODE 中工作模式选择

文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

商标

磐启是磐启微电子公司的商标。本文档中提及的其他名称是其各自所有者的商标/注册商标。

免责声明

本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，磐启微电子公司对本文档内容不做任何明示或暗示的声明或保证。

联系方式



上海磐启微电子有限公司

张江高科技园区盛夏路 666 号 D 栋 302 室
上海市浦东新区



021-50802371

<http://www.panchip.com>



Confidential