



PAN211x 系列

产品说明书

V1.0 Sep. 2024

Confidential

上海磐启微电子有限公司

2.4GHz 收发芯片

概述

PAN211x 系列产品是一款低成本、高集成度的超低功耗无线数据收发芯片,工作在 2400MHz ~2483MHz 的通用 ISM 频段。具有较低的系统应用成本,只需要一个 MCU 和少量外部无源组件即可构建满足无线应用的系统。同时,操作方式非常方便,只需要 MCU 通过 SPI/I2C 外设接口对芯片少数几个寄存器配置,即可实现数据的收发通信。支持外置 DCDC,可进一步降低功耗。

芯片集成发射机、接收机、频率发生器、GFSK 调制解调器等功能模块。其中,发射机支持功率可调(最大可达 7dBm);接收机采用数字通信机制,在复杂环境和强干扰条件下,具有良好的收发性能。

PAN211x 系列通信兼容 PAN1026、XN297L 及 BLE 数据包,封装兼容 XN297L (SOP8, 3 线 SPI 功能)。

主要特性

- RF
 - 无线
 - 通信频段: 2400MHz ~2483MHz
 - 数据速率: 2Mbps, 1Mbps, 500kbps, 250kbps, 125kbps, 31.25kbps
 - 调制方式: GFSK
 - 兼容性: 兼容 PAN1026 / XN297L
 - 射频综合器
 - 完全集成频率合成器
 - 接收器
 - -96dBm @ 1Mbps
 - -92dBm @ 2Mbps
 - -100dBm @ 250kbps
 - -100dBm @ 500kbps
 - -104dBm @ 125kbps
 - 工作电流
 - 深度休眠电流: 300nA
 - 休眠电流: 800nA
 - 接收电流: 7mA
 - 发射电流:
 - 25mA@7dBm@LDO
 - 11mA@0dBm@LDO (PA 高效率配置下)
 - 发射器
 - 发射输出功率最大可达 7dBm
- 协议引擎
 - 最大支持 128 字节数据长度
 - 支持自动应答及自动重传
 - 6 个接收数据通道构成 1:6 的星状网络
- 电源管理
 - 集成电压调节器
 - 工作电压: 1.8~3.6V
- 主机接口
 - 支持 4 线和 3 线 SPI, I2C
- 封装
 - SOP8/QFN20
- 温度条件
 - 工作温度: -40 ~ +85°C
- 其他特性
 - 带自动扰码和 CRC 校验功能
 - 支持 RSSI
 - BLE 模式支持白名单过滤功能
 - 较少外围器件
 - 支持外置 DCDC

典型应用

- 遥控玩具
- 智能家居

目录

概述	2
主要特性	2
典型应用	2
目录	3
1 命名规则	6
2 订购信息	7
3 系统结构方框图	8
4 引脚说明	9
4.1 SOP8 封装	9
4.2 QFN20 封装	10
5 电气特性	12
5.1 RF 特性	12
5.2 复位特性	16
5.3 时钟特性	16
5.4 常规工作条件	17
5.5 电气敏感性	17
5.6 绝对最大额定值	17
5.7 电流特性	18
6 复位	19
6.1 复位引脚说明	19
7 工作模式	20
7.1 状态转换图	20
7.2 关断 (Shutdown) 模式	21
7.3 休眠 (Sleep) 模式	21
7.4 空闲 (Standby) 模式	21
7.5 发射 (Tx) 模式	21
7.6 接收 (Rx) 模式	21
7.7 工作状态切换时序	22
8 射频控制	24
8.1 空中速率	24
8.2 通道频率	24
8.3 发射功率控制	24
8.4 信号强度指示	24
8.5 信号质量指示	24
9 传输控制协议	25
9.1 功能特性	25
9.2 协议包格式	25
9.2.1 XN297 协议帧结构	25
9.2.2 扩展协议帧结构 FS01	26
9.2.3 扩展协议帧结构 FS32	26
9.2.4 LiteBLE 协议帧结构	27
9.2.5 BLE S2/S8 协议帧结构	27
9.2.6 不同协议帧配置	27
9.3 协议流程图	29
9.3.1 发送流程	29
9.3.1.1 普通模式单包发送流程图	29

9.3.1.2	普通模式连续发送流程图.....	30
9.3.1.3	增强模式单包发送流程图.....	31
9.3.2	接收流程	32
9.3.2.1	普通模式单包接收流程图.....	32
9.3.2.2	普通模式连续接收流程图.....	33
9.3.2.3	普通模式带超时的单包接收流程图.....	34
9.3.2.4	增强模式接收流程图.....	34
9.4	自动传输处理	36
9.4.1	自动重传	36
9.4.2	自动应答	36
9.4.3	自动重传时序图	37
9.4.3.1	增强型正常收发时序图.....	37
9.4.3.2	增强型接收端丢失一包.....	37
9.4.3.3	增强型发送端丢失 ACK	38
9.4.4	数据包 PID 标识	38
9.5	多通道接收	39
9.6	LiteBLE 过滤功能	41
9.6.1	白名单过滤	41
9.6.2	长度过滤	43
9.7	扩频功能	44
10	数据和控制接口	45
10.1	数据格式	45
10.2	三线 SPI.....	45
10.2.1	三线 SPI 写时序.....	46
10.2.2	三线 SPI 读时序.....	46
10.3	四线 SPI.....	46
10.3.1	四线 SPI 写时序.....	48
10.3.2	四线 SPI 读时序.....	48
10.3.3	四线 SPI 时序要求.....	49
10.4	I2C	49
10.4.1	I2C 写时序	50
10.4.2	I2C 读时序	50
10.5	FIFO.....	51
10.6	IRQ 中断	51
10.7	IOMUX.....	51
10.7.1	MISO 与 NRST_PAD 复用	51
10.7.2	MISO 与 IRQ 复用.....	52
10.7.3	MOSI 与 IRQ 复用.....	52
10.7.4	SDA 与 IRQ 复用.....	52
10.7.5	OCLK、外置 PA 和 IRQ 复用.....	53
11	寄存器.....	54
12	参考原理图.....	63
13	封装尺寸.....	64
14	注意事项.....	66
15	储存条件.....	67
	缩略语	68
	修订历史	69
	联系方式	70

表目录

表 4-1 SOP8 引脚说明.....	9
表 4-2 QFN20 引脚说明.....	10
表 5-1 通用 RF 特性.....	12
表 5-2 TX 特性.....	12
表 5-3 RX 特性 (QFN20)	13
表 5-4 RX 特性 (SOP8)	14
表 5-5 RSSI 特性.....	15
表 5-6 RF Timing 特性.....	15
表 5-7 RF 功耗特性.....	15
表 5-8 nRESET 输入特性.....	16
表 5-9 HXTAL 特性.....	16
表 5-10 常规工作条件.....	17
表 5-11 电气敏感性.....	17
表 5-12 绝对最大额定值.....	17
表 5-13 电流特性.....	18
表 13-1 SOP8 封装尺寸.....	64
表 13-2 QFN20 封装尺寸.....	65

图目录

图 3-1 系统结构方框图.....	8
图 4-1 SOP8 引脚图.....	9
图 4-2 QFN20 引脚图.....	10
图 7-1 PAN211x 工作状态迁移图.....	20
图 7-2 上电初始化时序图.....	22
图 7-3 单包发送时序图.....	22
图 7-4 单包接收时序图.....	23
图 7-5 增强型发送接收时序图.....	23
图 9-1 普通单包发送模式状态流程图.....	29
图 9-2 连续发送模式流程图.....	30
图 9-3 增强单包发送模式.....	31
图 9-4 普通单包接收模式流程图.....	32
图 9-5 普通连续接收模式流程图.....	33
图 9-6 带超时的普通单包接收模式流程图.....	34
图 10-1 三线 SPI 写时序.....	46
图 10-2 三线 SPI 读时序.....	46
图 10-3 四线 SPI 写时序.....	48
图 10-4 四线 SPI 读时序.....	48
图 10-5 I2C 写时序.....	50
图 10-6 I2C 读时序.....	50
图 12-1 SOP8 参考原理图.....	63
图 12-2 QFN20 参考原理图.....	63
图 13-1 SOP8 封装图.....	64
图 13-2 QFN20 封装图.....	65
图 14-1 回流焊工艺曲线图.....	66

1 命名规则



2 订购信息

产品型号	芯片类型	封装	引脚数	温度	包装
PAN2110P0AA	2.4G	SOP	8	-40~85°C	Tube
PAN2110U0EA	2.4G	QFN	20	-40~85°C	Tape& Reel

订购前，请咨询销售以获取最新的量产信息。

Confidential

3 系统结构方框图

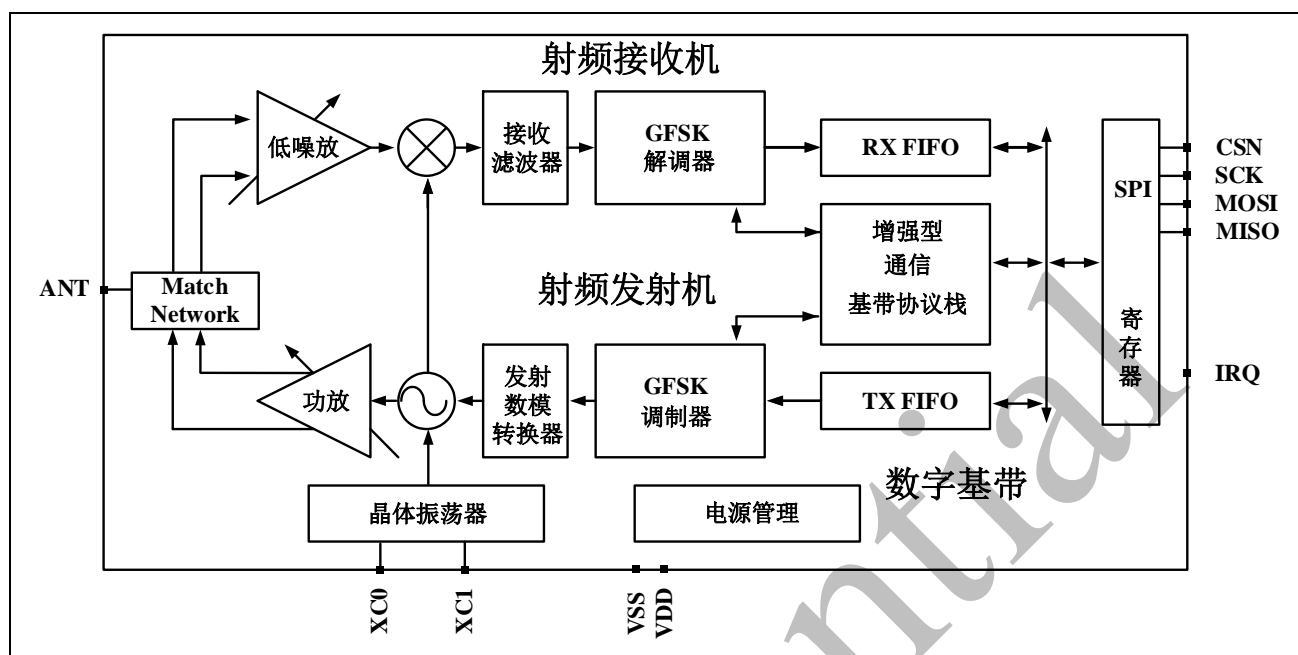


图 3-1 系统结构方框图

4 引脚说明

4.1 SOP8 封装

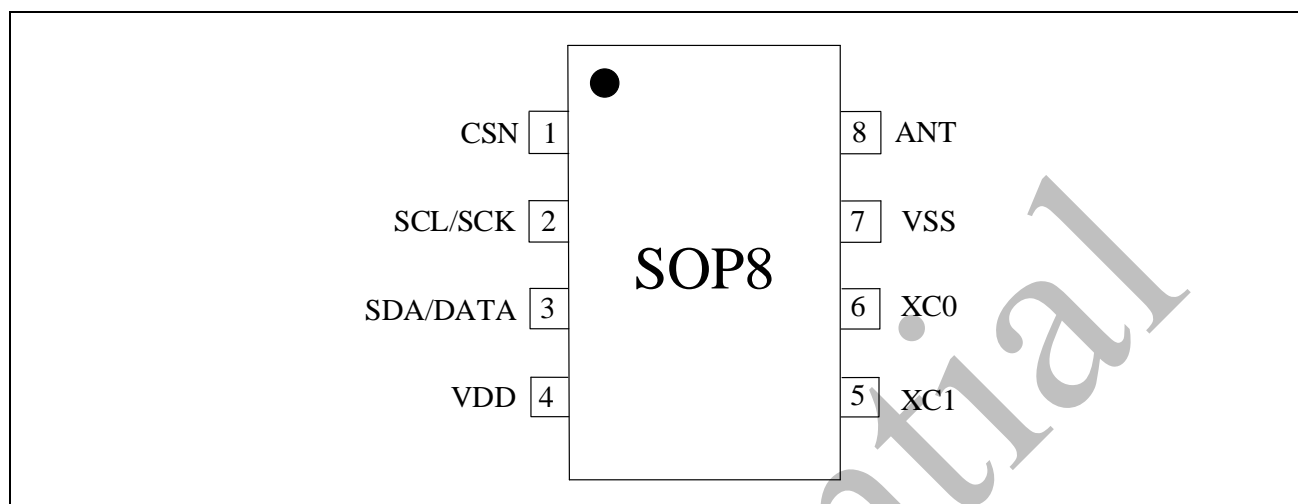


图 4-1 SOP8 引脚图

表 4-1 SOP8 引脚说明

引脚	符号	类型	描述
1	CSN	I	SPI 片选信号输入
2	SCK	I	SPI 时钟信号输入
	SCL	I	I2C 时钟信号输入
3	DATA	I/O	3 线 SPI 数据输入/输出
	SDA	I/O	I2C 数据输入/输出
4	VDD	P	电源输入
5	XC1	AI	晶振输入
6	XC0	AO	晶振输出
7	VSS	G	地
8	ANT	AI	天线接口

4.2 QFN20 封装

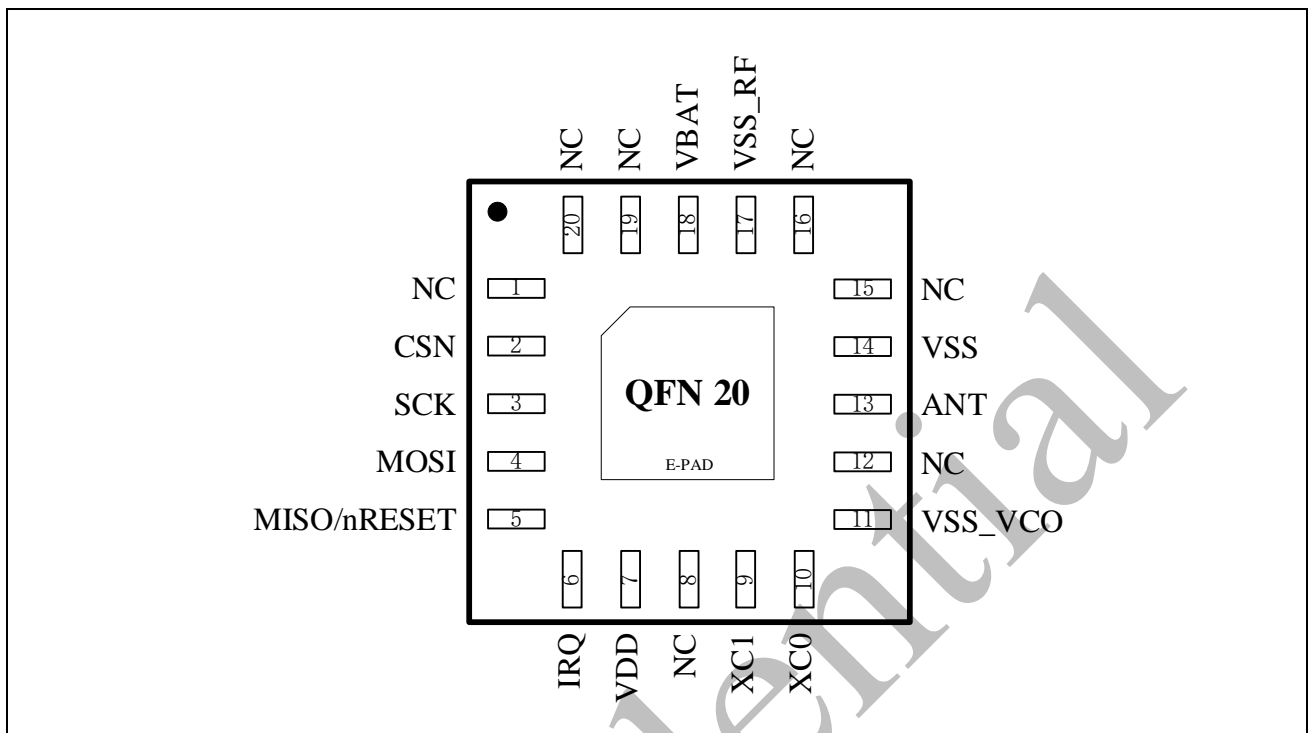


图 4-2 QFN20 引脚图

表 4-2 QFN20 引脚说明

引脚	符号	类型	描述
1	NC	-	-
2	CSN	I	SPI 片选信号输入
3	SCK	I	SPI 时钟信号输入
	SCL	I	I2C 时钟信号输入
4	MOSI	I/O	SPI 数据输入信号
	SDA	I/O	I2C 数据输入/输出
5	nRESET		复位
	MISO	I/O	SPI 数据输出信号
6	IRQ	I/O	中断信号
7	VDD	P	模拟电源输入，可外接 DCDC
8	NC	-	-
9	XC1	AI	晶振输入
10	XC0	AO	晶振输出
11	VSS	G	地（GND）
12	NC	-	-
13	ANT	AI	天线接口
14	VSS	G	地（GND）
15	NC	-	-
16	NC	-	-
17	VSS	G	地（GND）
18	VBAT	P	模拟电源输入，连接总电源

19	NC	-	-
20	NC	-	-
21	EPAD	G	底部 GND 焊盘，需要接地

Confidential

5 电气特性

最大值和最小值

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布（平均 $\pm 3\sigma$ ）得到。

5.1 RF 特性

表 5-1 通用 RF 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{OP}	工作频率		2400	-	2483	MHz
PLLres	PLL 编程分辨率		-	4	-	Hz
DR	比特速率		0.25	1	2	Mbps
$\Delta f_{BLE,2M}$	BLE 模式 2Mbps 调制频偏		-	500	-	kHz
$\Delta f_{BLE,1M}$	BLE 模式 1Mbps 调制频偏		-	250	-	kHz
$\Delta f_{BLE,250k}$	BLE 模式 250kbps 调制频偏		-	170	-	kHz
$\Delta f_{297,2M}$	297 模式 2Mbps 调制频偏		-	500	-	kHz
$\Delta f_{297,1M}$	297 模式 1Mbps 调制频偏		-	250	-	kHz
$\Delta f_{297,250k}$	297 模式 250kbps 调制频偏		-	170	-	kHz
$\Delta f_{FS,2M}$	FS 模式 2Mbps 调制频偏		-	320	-	kHz
$\Delta f_{FS,1M}$	FS 模式 1Mbps 调制频偏		-	160	-	kHz
$\Delta f_{FS,250k}$	FS 模式 250kbps 调制频偏		-	160	-	kHz
$\Delta f_{BLE,2M}$	BLE 模式 2Mbps 信道间隔		-	2	-	MHz
$\Delta f_{BLE,1M}$	BLE 模式 1Mbps 信道间隔		-	1	-	MHz
$\Delta f_{BLE,250k}$	BLE 模式 250kbps 信道间隔		-	1	-	MHz
$\Delta f_{297,2M}$	297 模式 2Mbps 信道间隔		-	2	-	MHz
$\Delta f_{297,1M}$	297 模式 1Mbps 信道间隔		-	1	-	MHz
$\Delta f_{297,250k}$	297 模式 250kbps 信道间隔		-	1	-	MHz
$\Delta f_{FS,2M}$	FS 模式 2Mbps 信道间隔		-	2	-	MHz
$\Delta f_{FS,1M}$	FS 模式 1Mbps 信道间隔		-	1	-	MHz
$\Delta f_{FS,250k}$	FS 模式 250kbps 信道间隔		-	1	-	MHz

表 5-2 TX 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
P_{RFTX}	输出功率		-45	-	7	dBm
P_{RFC}	功率控制范围		-	52	-	dB

P_{RFCR}	功率步进		-	-	± 3	dB
$P_{\text{RF1M},1}$	第一临道泄露比@1Mbps		-	TBD	-	dBc
$P_{\text{RF1M},2}$	第二临道泄露比@1Mbps		-	TBD	-	dBc
$P_{\text{RF1M},\geq 3}$	第三临道泄露比@1Mbps		-	TBD	-	dBc
$P_{\text{RF2M},2}$	第一临道泄露比@2Mbps		-	TBD	-	dBc
$P_{\text{RF2M},4}$	第二临道泄露比@2Mbps		-	TBD	-	dBc
$P_{\text{RF2M},\geq 6M}$	第三临道泄露比@2Mbps		-	TBD	-	dBc
P_{BW1M}	20dB 带宽@1Mbps		-	1.2	-	MHz
P_{BW2M}	20dB 带宽@2Mbps		-	2.2	-	MHz
P_{BW250k}	20dB 带宽@250kbps		-	0.7	-	MHz
$P_{\text{SP},1}$	杂散功率@ $\leq 1\text{GHz}$		-	-	-60	dBm
$P_{\text{SP},2}$	杂散功率@ $\geq 1\text{GHz}$		-	-	-40	dBm

表 5-3 RX 特性 (QFN20)

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
$P_{\text{RX,MIX}}$	接收最大输入功率		-	0	-	dBm
$P_{\text{SENS},1\text{M},\text{BLE}}$	BLE 模式 1Mbps 接收灵敏度	灵敏度, 1Mbps ideal transmitter, ≤ 37 bytes, 误码率 = 0.1%	-	-96	-	dBm
$P_{\text{SENS},2\text{M},\text{BLE}}$	BLE 模式 2Mbps 接收灵敏度		-	-92	-	dBm
$P_{\text{SENS},250\text{K}}$	250kbps 接收灵敏度		-	-100	-	dBm
$P_{\text{SENS},1\text{M}52,\text{BLE}}$	BLE 模式 500kbps 接收灵敏度		-	-100	-	dBm
$P_{\text{SENS},1\text{M}58,\text{BLE}}$	BLE 模式 125kbps 接收灵敏度		-	-104	-	dBm
$P_{\text{SENS},250\text{K}52}$	125kbps 接收灵敏度		-	-105	-	dBm
$P_{\text{SENS},250\text{K}58}$	31.25kbps 接收灵敏度		-	-107	-	dBm
$P_{\text{SENS},1\text{M},297}$	297 模式 1Mbps 接收灵敏度		-	-95	-	dBm
$P_{\text{SENS},2\text{M},297}$	297 模式 2Mbps 接收灵敏度		-	-90	-	dBm
$P_{\text{SENS},250\text{K},297}$	297 模式 250kbps 接收灵敏度		-	-100	-	dBm
$P_{\text{SENS},1\text{M},\text{FS}}$	FS 模式 1Mbps 接收灵敏度		-	-92	-	dBm
$P_{\text{SENS},2\text{M},\text{FS}}$	FS 模式 2Mbps 接收灵敏度		-	-88	-	dBm
$P_{\text{SENS},250\text{K},\text{FS}}$	FS 模式 250kbps 接收灵敏度		-	-100	-	dBm
$C/I_{\text{CO},1\text{M},\text{BLE}}$	同频干扰抑制@1Mbps		-	10	-	dB
$C/I_{1\text{M},1\text{M},\text{BLE}}$	间隔 1M 临道选择性@1Mbps		-	-7	-	dB
$C/I_{2\text{M},1\text{M},\text{BLE}}$	间隔 2M 临道选择性@1Mbps		-	-35	-	dB
$C/I_{\geq 3\text{M},1\text{M},\text{BLE}}$	间隔 3M 以上临道选择性@1Mbps		-	-39	-	dB

$C/I_{\text{Image,1M,BLE}}$	镜像选择性@1Mbps	-	-18	-	dB
$C/I_{\text{Image}\pm 1\text{M,1M,BLE}}$	镜像 $\pm 1\text{M}$ 选择性@1Mbps	-	-31	-	dB
$C/I_{\geq 6\text{M,1M,BLE}}$	间隔 6M 以上临道选择性@1Mbps	-	-44	-	dB
$C/I_{\text{CO,2M,BLE}}$	同频干扰抑制@2Mbps	-	9	-	dB
$C/I_{2\text{M,2M,BLE}}$	间隔 2M 临道选择性@2Mbps	-	-5	-	dB
$C/I_{4\text{M,2M,BLE}}$	间隔 4M 临道选择性@2Mbps	-	-34	-	dB
$C/I_{\geq 6\text{M,2M,BLE}}$	间隔 6M 以上临道选择性@2Mbps	-	-35	-	dB
$C/I_{\text{Image,2M,BLE}}$	镜像选择性@2Mbps	-	-20	-	dB
$C/I_{\text{Image}\pm 2\text{M,2M,BLE}}$	镜像 $\pm 2\text{M}$ 选择性@2Mbps	-	-31	-	dB
$C/I_{\geq 12\text{M,2M,BLE}}$	间隔 12M 以上临道选择性@2Mbps	-	-38	-	dB

表 5-4 RX 特性 (SOP8)

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
$P_{\text{RX,MIX}}$	接收最大输入功率		-	0	-	dBm
$P_{\text{SENS,1M,BLE}}$	BLE 模式 1Mbps 接收灵敏度	灵敏度, 1Mbps ideal transmitter, ≤ 37 bytes, 误码率 = 0.1%	-	-94	-	dBm
$P_{\text{SENS,2M,BLE}}$	BLE 模式 2Mbps 接收灵敏度		-	-88	-	dBm
$P_{\text{SENS,250K}}$	250kbps 接收灵敏度		-	-96	-	dBm
$P_{\text{SENS,1MS2,BLE}}$	BLE 模式 500kbps 接收灵敏度		-	-97	-	dBm
$P_{\text{SENS,1MS8,BLE}}$	BLE 模式 125kbps 接收灵敏度		-	-101	-	dBm
$P_{\text{SENS,250KS2}}$	125kbps 接收灵敏度		-	-100	-	dBm
$P_{\text{SENS,250KS8}}$	31.25kbps 接收灵敏度		-	-101	-	dBm
$P_{\text{SENS,1M,297}}$	297 模式 1Mbps 接收灵敏度		-	-92	-	dBm
$P_{\text{SENS,2M,297}}$	297 模式 2Mbps 接收灵敏度		-	-87	-	dBm
$P_{\text{SENS,250K,297}}$	297 模式 250kbps 接收灵敏度		-	-96	-	dBm
$P_{\text{SENS,1M,FS}}$	FS 模式 1Mbps 接收灵敏度		-	-89	-	dBm
$P_{\text{SENS,2M,FS}}$	FS 模式 2Mbps 接收灵敏度		-	-86	-	dBm
$P_{\text{SENS,250K,FS}}$	FS 模式 250kbps 接收灵敏度		-	-97	-	dBm
$C/I_{\text{CO,1M,BLE}}$	同频干扰抑制@1Mbps		-	10	-	dB
$C/I_{1\text{M,1M,BLE}}$	间隔 1M 临道选择性@1Mbps		-	-7	-	dB
$C/I_{2\text{M,1M,BLE}}$	间隔 2M 临道选择性@1Mbps		-	-35	-	dB
$C/I_{\geq 3\text{M,1M,BLE}}$	间隔 3M 以上临道选择性@1Mbps		-	-39	-	dB
$C/I_{\text{Image,1M,BLE}}$	镜像选择性@1Mbps		-	-18	-	dB

$C/I_{\text{Image} \pm 1\text{M}, 1\text{M}, \text{BLE}}$	镜像 $\pm 1\text{M}$ 选择性 @ 1Mbps		-	-31	-	dB
$C/I_{\geq 6\text{M}, 1\text{M}, \text{BLE}}$	间隔 6M 以上临道选择性 @ 1Mbps		-	-44	-	dB
$C/I_{\text{CO}, 2\text{M}, \text{BLE}}$	同频干扰抑制 @ 2Mbps		-	9	-	dB
$C/I_{2\text{M}, 2\text{M}, \text{BLE}}$	间隔 2M 临道选择性 @ 2Mbps		-	-5	-	dB
$C/I_{4\text{M}, 2\text{M}, \text{BLE}}$	间隔 4M 临道选择性 @ 2Mbps		-	-34	-	dB
$C/I_{\geq 6\text{M}, 2\text{M}, \text{BLE}}$	间隔 6M 以上临道选择性 @ 2Mbps		-	-35	-	dB
$C/I_{\text{Image}, 2\text{M}, \text{BLE}}$	镜像选择性 @ 2Mbps		-	-20	-	dB
$C/I_{\text{Image} \pm 2\text{M}, 2\text{M}, \text{BLE}}$	镜像 $\pm 2\text{M}$ 选择性 @ 2Mbps		-	-31	-	dB
$C/I_{\geq 12\text{M}, 2\text{M}, \text{BLE}}$	间隔 12M 以上临道选择性 @ 2Mbps		-	-38	-	dB

表 5-5 RSSI 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
RSSI_{RFC}	RSSI 指示范围		-90	-	-20	dBm
RSSI_{Auu}	RSSI 精度		-	± 2	-	dB
RSSI_{Res}	RSSI 分辨率		-	0.25	-	dB
RSSI_{Per}	RSSI 采样周期		-	0.25	-	us

表 5-6 RF Timing 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
$T_{\text{OSC}, \text{EN}}$	晶体启动时间		-	75	-	us
$T_{\text{TX}, \text{EN}}$	TX 发射准备时间		66	-	-	us
$T_{\text{RX}, \text{EN}}$	RX 接收准备时间		52	-	-	us
$T_{\text{TX}, \text{DISABLE}}$	TX 关闭等待时间		13	-	-	us
$T_{\text{RX}, \text{DISABLE}}$	RX 关闭等待时间		5	-	-	us
$T_{\text{RX-TX}}$	TX 和 RX 切换时间		71	-	-	us

表 5-7 RF 功耗特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
$I_{\text{TX}, \text{P7dBm}, \text{LDO}}$	7dBm 功率输出的电流 @ LDO		-	25	-	mA
$I_{\text{TX}, \text{P6dBm}, \text{LDO}}$	6dBm 功率输出的电流 @ LDO		-	23.7	-	mA
$I_{\text{TX}, \text{P5dBm}, \text{LDO}}$	5dBm 功率输出的电流 @ LDO		-	22.3	-	mA
$I_{\text{TX}, \text{P4dBm}, \text{LDO}}$	4dBm 功率输出的电流 @ LDO		-	21.5	-	mA
$I_{\text{TX}, \text{P3dBm}, \text{LDO}}$	3dBm 功率输出的电流 @ LDO		-	21.8	-	mA
$I_{\text{TX}, \text{P2dBm}, \text{LDO}}$	2dBm 功率输出的电流 @ LDO		-	17.4	-	mA

$I_{TX,P1dBm,LDO}$	1dBm 功率输出的电流@LDO		-	14.5	-	mA
$I_{TX,P0dBm,LDO}$	0dBm 功率输出的电流@LDO		-	11	-	mA
$I_{TX,P0dBm,DCDC}$	0dBm 功率输出的电流@DCDC		-	7*	-	mA
$I_{TX,P-4dBm,LDO}$	-4dBm 功率输出的电流@LDO		-	9.5	-	mA
$I_{TX,P-8dBm,LDO}$	-8dBm 功率输出的电流@LDO		-	8.6	-	mA
$I_{TX,P-13dBm,LDO}$	-13dBm 功率输出的电流@LDO		-	7.4	-	mA
$I_{TX,P-17dBm,LDO}$	-17dBm 功率输出的电流@LDO		-	6.5	-	mA
$I_{TX,P-22dBm,LDO}$	-22dBm 功率输出的电流@LDO		-	5.7	-	mA
$I_{TX,P-41dBm,LDO}$	-41dBm 功率输出的电流@LDO		-	4.7	-	mA
$I_{RX,1M,LDO}$	RX 1Mbps 电流@LDO		-	7	-	mA
$I_{RX,1M,DCDC}$	RX 1Mbps 电流@DCDC		-	4.5*	-	mA
$I_{RX,2M,LDO}$	RX 2Mbps 电流@LDO		-	7.9	-	mA
$I_{RX,2M,DCDC}$	RX 2Mbps 电流@DCDC		-	5.1*	-	mA
$I_{RX,250K,LDO}$	RX 250kbps 电流@LDO		-	7.1	-	mA
$I_{RX,250K,DCDC}$	RX 250kbps 电流@DCDC		-	4.6*	-	mA
*外置 DCDC 模式下						

5.2 复位特性

表 5-8 nRESET 输入特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
V_{ILR}	负向阈值电压, nRESET	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	-	-	$0.22*VDD$	V
V_{IHR}	正向阈值电压, nRESET	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	$0.48*VDD$	-	-	V
V_{hys_rst}	施密特触发器电压迟滞	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	-	-	$0.26*VDD$	V
R_{RST}	nRESET 脚内部上拉电阻	$VDD=3.3V, T_A=25^{\circ}C$	-	51	-	k Ω
$t_{FR,0.3pF}$	nRESET 脚输入滤波脉冲时间	$VDD=3.3V, T_A=25^{\circ}C$	-	TBD	-	ns

5.3 时钟特性

表 5-9 HXTAL 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{HXTL}	高速晶振(HXTAL)频率	$VDD=3.3V, T_A=25^{\circ}C$	-	32	-	MHz
$C_{LoadHXTL}$	晶体负载电容	$VDD=3.3V, T_A=25^{\circ}C$	7	9	12	pF
I_{DDHXTL}	HXTAL 振荡器工作电流	$VDD=3.3V, T_A=25^{\circ}C$	-	250	-	μA

t_{SUHXTL}	HXTAL 振荡器启动时间	VDD=3.3V, $T_A=25^{\circ}\text{C}$, ESR=40 Ω , $C_{HXTL}=9\text{pF}$	-	300	-	μs
$t_{SUHXTL\text{ Quick}}$	HXTAL 振荡器快速启动时间	VDD=3.3V, $T_A=25^{\circ}\text{C}$, ESR=40 Ω , $C_{HXTL}=9\text{pF}$	-	75	-	μs
ESR_{HXTL}			-	40	100	Ω
$F_{TOLHXTL}$	晶体的频率公差	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-20	-	20	ppm
PD_{HXTL}	激励功率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	-	100	μW

5.4 常规工作条件

表 5-10 常规工作条件

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VDD	工作电压	$T_A=25^{\circ}\text{C}$	1.8	-	3.6	V
T_{ST}	存储温度	-	-65	-	150	$^{\circ}\text{C}$
T_A	环境温度	-	-40	-	125	$^{\circ}\text{C}$
T_{J-SOP8}	结温度		-40	-	125	$^{\circ}\text{C}$
$R_{\theta JA-SOP8}$	热阻		-	41	-	$^{\circ}\text{C/W}$

5.5 电气敏感性

表 5-11 电气敏感性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VESDHB ^[1]	ESD @ Human Body Mode	$T_A=25^{\circ}\text{C}$	-	± 4	-	kV
VESDCD ^[2]	ESD @ Charge Device Mode	$T_A=25^{\circ}\text{C}$	-	± 1000	-	V
VESDMM ^[3]	ESD @ Machine Mode	$T_A=25^{\circ}\text{C}$	-	± 200	-	V
$I_{latchup}^{[4]}$	Latch up current	$T_A=25^{\circ}\text{C}$	-	± 500	-	mA

注：

1. 根据 ANSI/ESDA/JEDEC JS-001 标准确定，静电放电灵敏度测试-人体模型(HBM) -器件级。
2. 根据 ANSI/ESDA/JEDEC JS-002 静电放电灵敏度(ESD)测试标准确定。
3. 根据 JESD22-A115-C 静电放电灵敏度(ESD)测试标准确定。
4. 按 JEDEC EIA/JESD78 标准测定。

5.6 绝对最大额定值

表 5-12 绝对最大额定值

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VDD - VSS	外部主供电电压	$T_A=25^{\circ}\text{C}$	-0.3	-	3.6	V
VIN	在其它引脚上的输入电压	$T_A=25^{\circ}\text{C}$	VSS-0.3	-	VDD + 0.3	V

PVDD	极限功耗	VDD=3.3V, T _A =25°C	-	120	-	mW
------	------	--------------------------------	---	-----	---	----

5.7 电流特性

表 5-13 电流特性

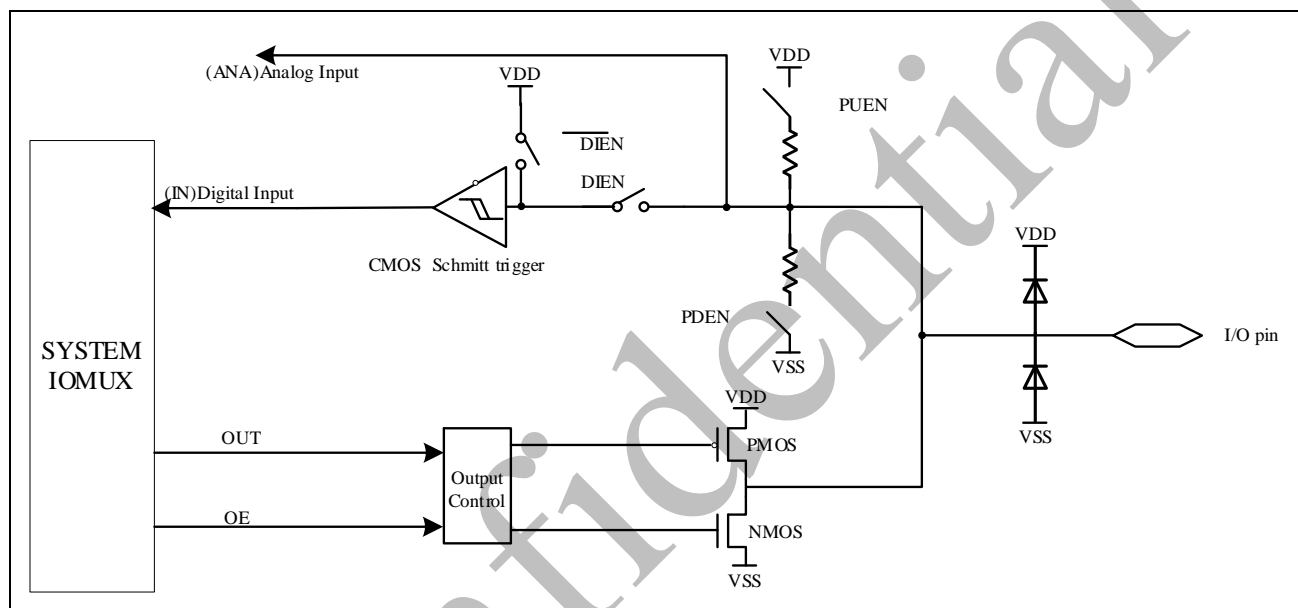
Symbol	Parameter	Conditions	Typ(μA)
Deepsleep		VDD=3.3V, T _A =25°C	0.3
Sleep		VDD=3.3V, T _A =25°C	0.8
standby1		VDD=3.3V, T _A =25°C	160
standby2		VDD=3.3V, T _A =25°C	630
standby3		VDD=3.3V, T _A =25°C	850

6 复位

6.1 复位引脚说明

支持引脚复位功能，复位引脚与 MISO 复用，默认为复位功能，可以通过寄存器配置为 MISO 功能。

如下图所示，nReset/MISO 默认是一个输入引脚，芯片正常工作且没有配置 PAD_SEL_MISO 为 1 时，PUEN 为 1，EN_LS 为 1，PD_EN 为 0，内部上拉开启，上拉电阻为 50K。



7 工作模式

PAN211x 一共有 7 种工作模式：Shutdown 模式、Sleep 模式、STB1 模式、STB2 模式、STB3 模式、Tx 模式和 Rx 模式，所有工作状态均可通过 STATE_CFG 寄存器进行切换。

7.1 状态转换图

PAN211x 的各种状态切换及对应的状态迁移条件总括如下图：

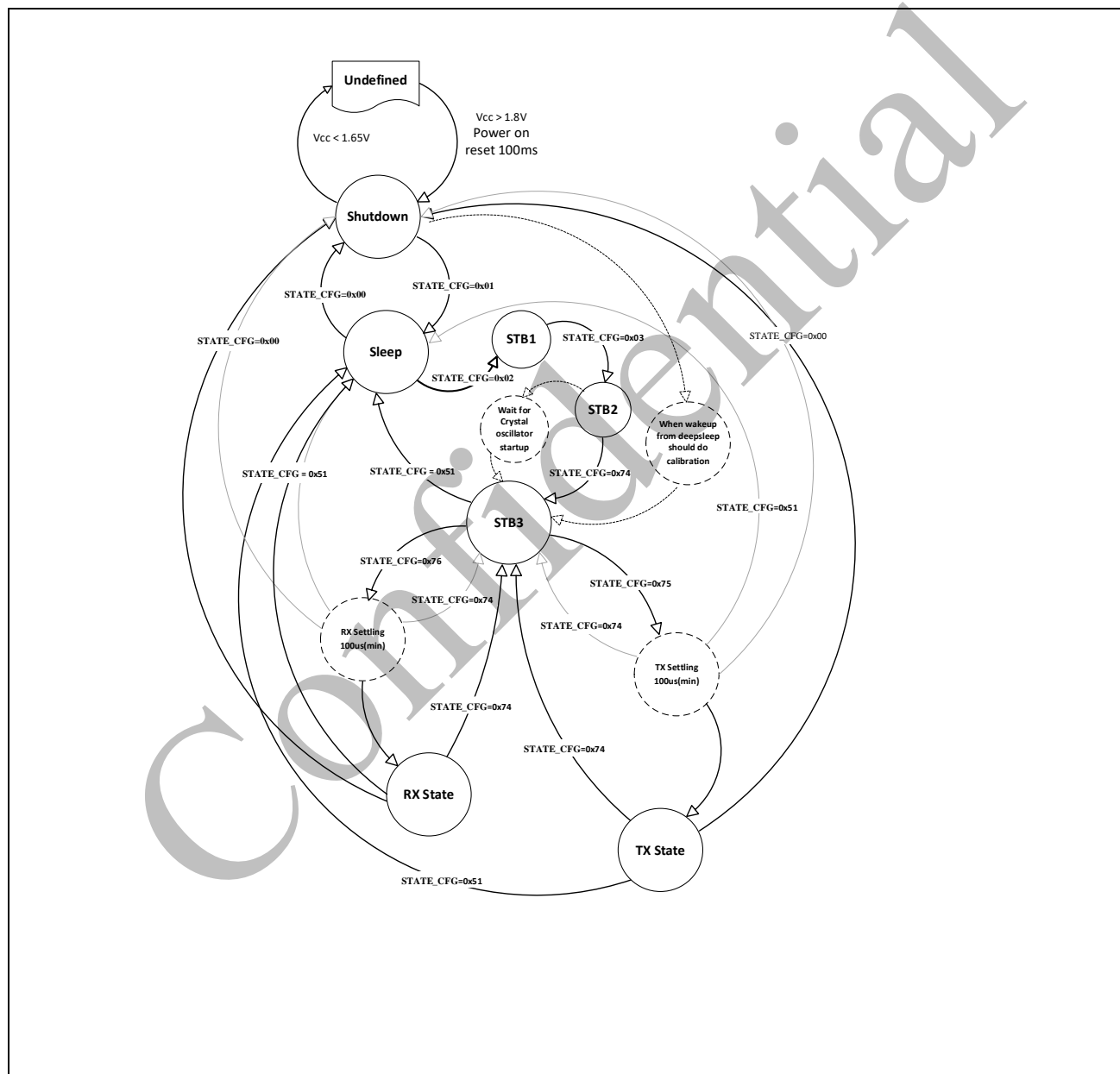


图 7-1 PAN211x 工作状态迁移图

注意：上电过程中如果需要跳过 STB2，STB2 向 STB3 跳转过程中的 POR_NRSTL、EN_LS_3V、ISO_TO_0 等寄存器配置不能跳过。

7.2 关断 (Shutdown) 模式

将 STATE_CFG 寄存器配置为 0x00 后, PAN211x 进入关断模式。

在关断模式下, PAN211x 会以最小电流功耗运行。SPI 或者 I2C 接口保持活动状态, 只允许读写 page0 的 0x00~0x06 寄存器, 对其余寄存操作均无效。另外, 在此模式下, 除 page0 的 0x00~0x06 的寄存器数据可以保持, 其余寄存器数据均不保持。

7.3 休眠 (Sleep) 模式

如果当前模式为关断模式, 将 STATE_CFG 寄存器配置为 0x01 后, PAN211x 进入休眠模式; 如果当前模式为空闲模式, 将 STATE_CFG 寄存器配置为 0x51 后, PAN211x 进入休眠模式。

在休眠工作模式下, PAN211x 所有收发功能模块关闭, 晶振停止振动, 芯片停止工作, 消耗电流较低, 但所有内部寄存器值和 FIFO 值保持不变, 仍可通过 SPI/I2C 实现对 page0 的 0x00~0x06 寄存器进行读写, 但禁止读写 page0 的 0x00~0x06 以外的寄存器。

7.4 空闲 (Standby) 模式

空闲模式分为 STB1、STB2 和 STB3 三个子状态。

STB1 模式

该模式下高性能 LDO 开始工作, 低压区域逻辑使能。

STB2 模式

该模式下打开 OSC 晶振, OSC 开始工作维持震荡但不输出给其他模块, 功耗相对较小。

STB3 模式

该模式下 OSC 时钟输出给各模块, 芯片开始正常工作。

7.5 发射 (Tx) 模式

当需要发送数据时, 需要切换到 TX 工作模式。PAN211x 进入到 TX 工作模式的前提条件为: TX FIFO 中有数据, 将 STATE_CFG 寄存器配置为 0x75 后, PAN211x 开始切换到发射模式, 芯片不会直接由 STB3 模式直接切换到 TX 模式, 期间需要一个发射准备时间, 待单包数据发送完成后, 如果发射模式为单包发射模式, 则芯片退回至 STB3 模式; 如果发射模式为连续发射模式, 则 PAN211x 继续保持在发射状态, 直到用户将 STATE_CFG 寄存器配置为 0x74 后, PAN211x 退出发送状态返回至 STB3 模式。

7.6 接收 (Rx) 模式

当需要接收数据时, 需要切换到 RX 工作模式。当 PAN211x 处于 STB3 状态时, 通过

将 STATE_CFG 寄存器配置为 0x76，可让 PAN211x 进入到 RX 模式。当接收到数据包的地址与芯片的地址相同，并且 CRC 检查正确时，数据会自动存入 RX FIFO，并产生数据接收中断。

另外，在接收模式下，可以通过 RSSI 寄存器检测接收信号功率和空中噪声 RSSI 强度。

7.7 工作状态切换时序

上电初始化时序图如图 7-2 所示：

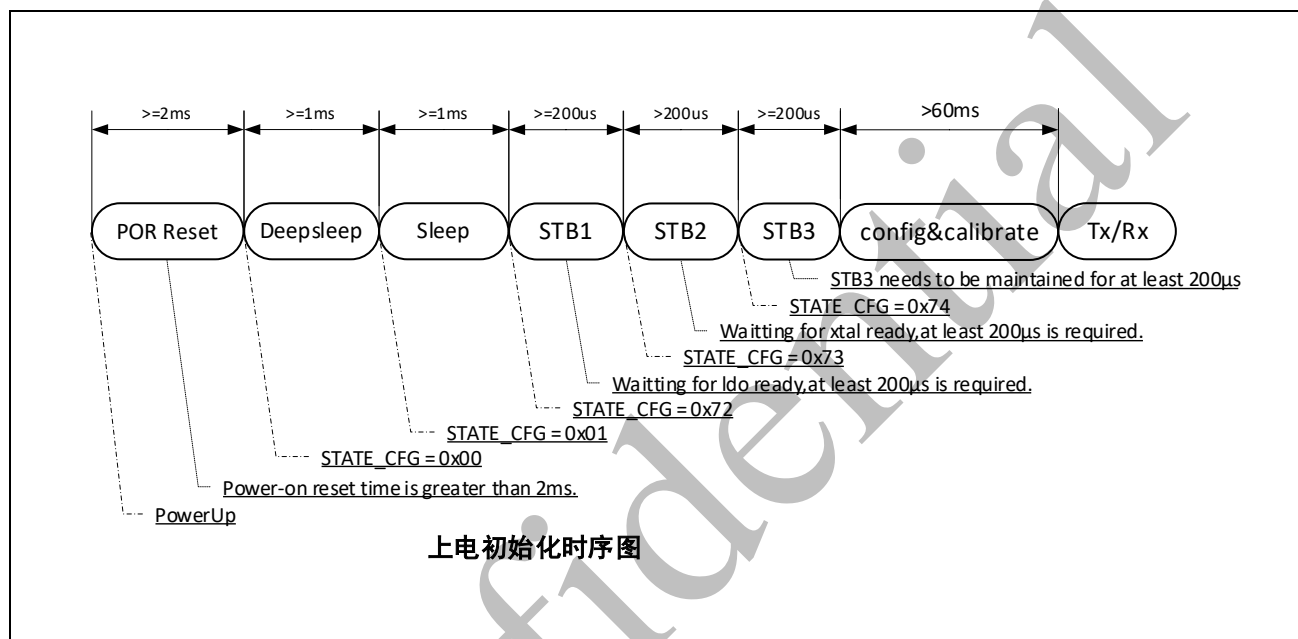


图 7-2 上电初始化时序图

普通模式单包发送时序图如图 7-3 所示：

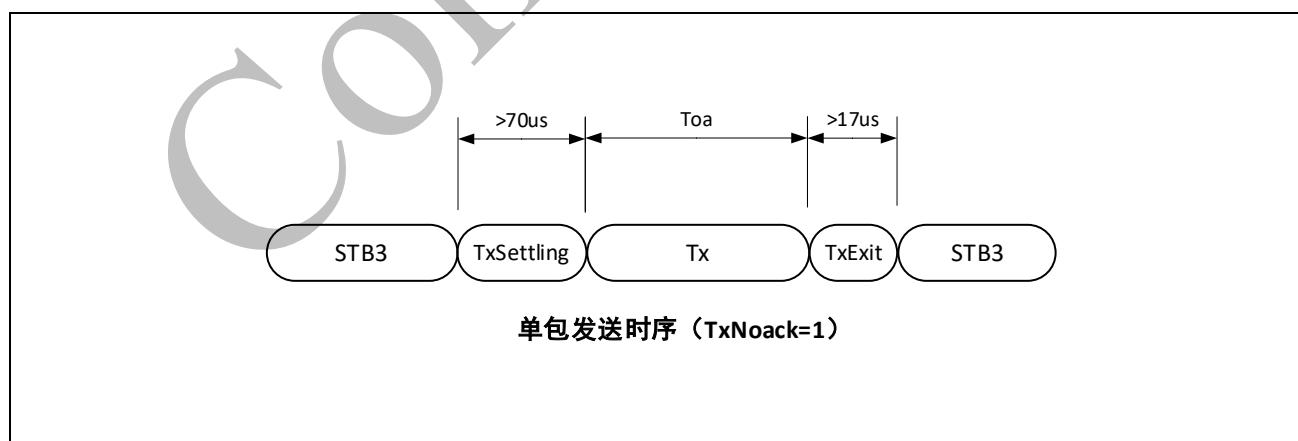


图 7-3 单包发送时序图

普通模式单包接收时序图如图 7-4 所示：

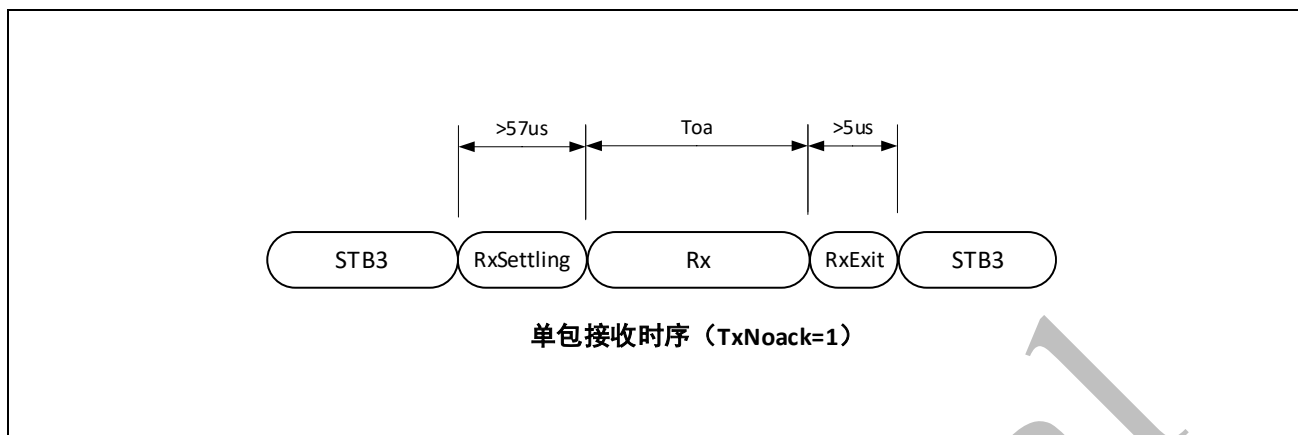


图 7-4 单包接收时序图

增强模式单包发送接收时序图如图 7-5 所示：

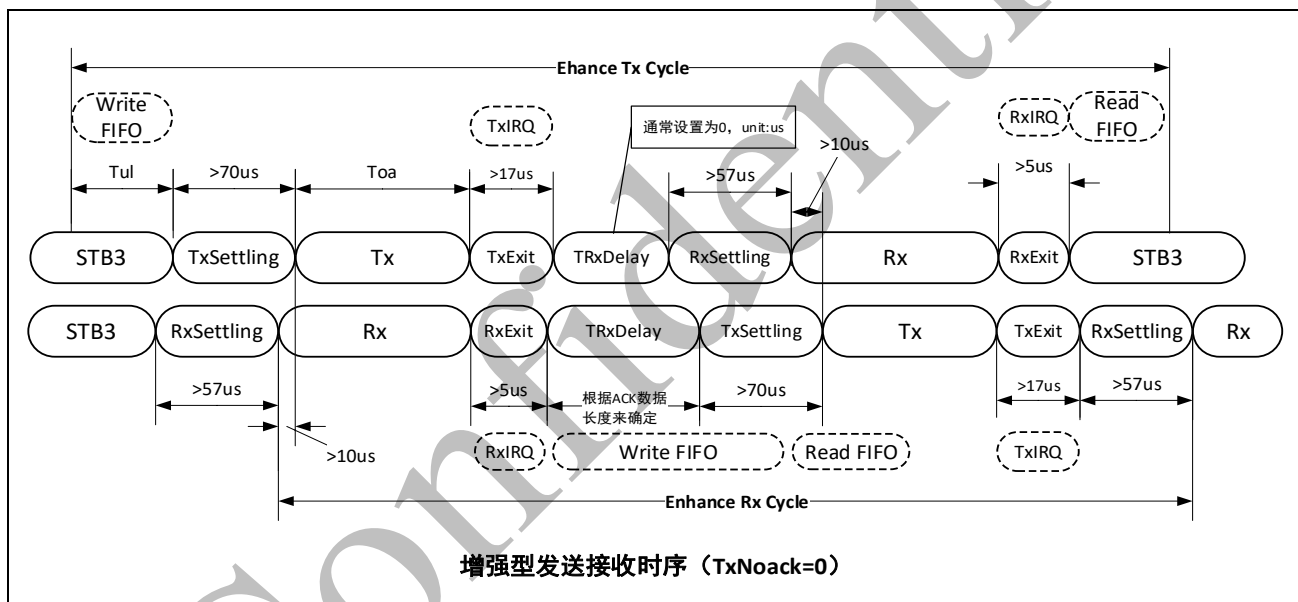


图 7-5 增强型发送接收时序图

说明：

1. Tul 表示 HOST 通过 SPI/IIC 总线向 PAN211x 写数据的时间。
2. Toa 表示 PAN211x 通过 RF 在空中发送数据的时间。
3. TxSETTLING 表示 PAN211x 从 STB3 到 Tx 状态建立完成时间。
4. TxEXIT 表示 PAN211x 从 Tx 退回到 STB3 状态完成时间。
5. RxSETTLING 表示 PAN211x 从 STB3 到 Rx 状态建立完成时间。
6. RxEXIT 表示 PAN211x 从 Rx 退回到 STB3 状态完成时间。

8 射频控制

8.1 空中速率

空中数据速率是 PAN211x 发送和接收数据时使用的调制信令速率。可以是 250kbps、1Mbps 或 2Mbps。使用较低的空中数据速率比使用较高的空中数据速率具有更好的接收机灵敏度。但是，高的空中数据速率可以降低平均电流消耗和减少空中碰撞的概率。空中数据速率由 P0[0x36]寄存器中的 BIT[4:5]位设置。发射机和接收机必须用相同的空中数据速率编程才能相互通信。

8.2 通道频率

射频通道频率决定了 PAN211x 使用的通道中心。在 250kbps 和 1Mbps 速率下，通道占用的带宽小于 1MHz，而在 2Mbps 速率下，带宽小于 2MHz。PAN211x 可以在 2.4GHz 到 2.5GHz 的频率范围内工作，RF 通道频率设置的编程分辨率为 1MHz。为了保证在 2Mbps 模式下信道不重叠，信道间距必须大于等于 2MHz。1Mbps 和 250kbps 信道带宽等于或低于射频频率分辨率。射频通道频率由 RF_CH 寄存器根据以下公式设定：

$$F0 = 2400 + RF_CH [MHz], \text{ 其中 } RF_CH \text{ 寄存器位于 } P0[0x39].$$

用户必须用相同的射频信道频率对发射器和接收器进行编程，以便彼此通信。

8.3 发射功率控制

发射功率控制用于设置 PAN211x 功率放大器的输出功率。在 TX 模式下，发射功率控制可实现 -45 ~ 7dBm 的档位控制。

8.4 信号强度指示

RSSI 用于衡量射频输入端口的接收信号功率，可以通过配置相关寄存器实现。

8.5 信号质量指示

LQI (Link Quality Indicator) 用于评估无线通信链路的信号质量，它由 7bit 的值表示，表示范围 0~127，LQI 值越小表示信号链接质量越好，可以通过配置相关寄存器实现。

9 传输控制协议

PAN211x 支持固定包长和可变包长两种通信帧格式，基于上以两种通信帧格式，PAN211x 可以兼容多种芯片通信格式，包括 XN297、LiteBLE 和其它常用的 2.4G 收发芯片；其内置的数字基带处理引擎具有自动数据包组装、定时、自动确认和数据包重传等功能，无需外部微控制器干预，即可自动处理 ACK 和 NO_ACK 数据包，支持 1 到 64 字节的可变包长通信，也支持 1 到 128 字节的固定包长通信协议。另外，PAN211x 内部集成了 6 个通信管道，可直接支持 1:6 星型网络。

9.1 功能特性

- 1 到 128 字节的固定载荷长度
- 1 到 64 字节的动态载荷长度
- 兼容不同的芯片协议格式
- 支持自动重传、应答
- 支持 6 个不同地址的接收管道
- 支持白名单和长度过滤机制
- 支持单包或者连续发送方式
- 支持单包或者连接接收方式
- 支持扩频通信功能

9.2 协议包格式

PAN211x 支持的帧结构有 XN297、扩展协议帧结构 FS01 和扩展协议帧结构 FS32，其中扩展协议帧结构 FS32 帧结构包含蓝牙广播包。

9.2.1 XN297 协议帧结构

WORK_MODE 配为 00 或 01，ENHANCE 配置为 0 时，完全兼容 297 普通型帧模式，Preamble 为 3 字节。

前导码	地址	数据	CRC 校验
3 字节	2~5 字节	0~128 字节	0~3 字节

WORK_MODE 配为 00 或 01，ENHANCE 配置为 1 时，完全兼容 297 增强型帧模式，Preamble 为 3 字节，Length 域为 7 比特。

TX_NOACK_EN 配 0 且 arc 不配 0 时，NO_ACK 标识为 0，此时 payload 为 0~64 字节。否则 NO_ACK 表示为 1，payload 为 0~128 字节。

前导码	地址	标识 (10bit)			数据	CRC 校验
		数据长度标识	PID 标识	NO_ACK 标识		
3 字节	2~5 字节	7bit	2bit	1bit	0~64/128 字节	0~3 字节

9.2.2 扩展协议帧结构 FS01

WORK_MODE 配 10 且 ENHANCE 配置为 0 时, 完全兼容扩展协议帧结构 FS01 的普通型帧模式, Preamble 为 1 字节。

前导码	地址	数据	CRC 校验
1 字节	2~5 字节	0~128 字节	0~3 字节

WORK_MODE 配 10 且 ENHANCE 配置为 1 时, 完全兼容扩展协议帧结构 FS01 的增强型帧模式, Preamble 为 1 字节, Length 域为 6 比特。

TX_NOACK_EN 配 0 且 arc 不配 0 时, NO_ACK 标识为 0, 此时 payload 为 0~64 字节。

否则 NO_ACK 表示为 1, payload 为 0~128 字节。

前导码	地址	标识 (10bit)			数据	CRC 校验
		数据长度标识	PID 标识	NO_ACK 标识		
1 字节	2~5 字节	6bit	2bit	1bit	0~64/128 字节	0~3 字节

9.2.3 扩展协议帧结构 FS32

WORK_MODE 配 11 且 ENHANCE 配置为 0 时, 完全兼容扩展协议帧结构 FS32 的普通型帧模式, Preamble 为 1 字节。

默认 crc 作用范围包含地址; 若配置 ACCADDR_CRC_DIS 为 1, crc 作用范围仅包含数据和 header。必须配置 ACCADDR_SCR_DIS 为 1, scr 作用范围仅包含数据和 header, 否则无法与友商兼容。

前导码	地址	Header1	Header0	Length	Payload	CRC
1 字节	2~5 字节	0~1 字节	0~1 字节	0~1 字节	0~128 字节	0~3 字节

WORK_MODE 配 11 且 ENHANCE 配置为 1 时, 完全兼容扩展协议帧结构 FS32 的增强型帧模式, Preamble 为 1 字节, Length 域为 8 比特。

默认 crc 作用范围包含地址; 若配置 ACCADDR_CRC_DIS 为 1, crc 作用范围仅包含数据和标识。必须配置 ACCADDR_SCR_DIS 为 1, scr 作用范围仅包含数据和标识。

TX_NOACK_EN 配 0 且 arc 不配 0 时, NO_ACK 标识为 0, 此时 payload 为 0~64 字节。

否则 NO_ACK 表示为 1, payload 为 0~128 字节。

帧结构中 pid 和 tx_noack 的顺序可配。

1. PID_LOW_SEL (page0 的 reg6f[4]) 为默认值 0, 帧结构中 signal 的顺序为 length + pid + tx_nock;
2. PID_LOW_SEL (page0 的 reg6f[4]) 配为 1, 帧结构中 signal 的顺序为 length + tx_nock + pid。

前导码	地址	标识 (10bit)			数据	CRC 校验
		数据长度标识	PID 标识	NO_ACK 标识		
1 字节	2~5 字节	8bit	2bit	1bit	0~64/128 字节	0~3 字节

9.2.4 LiteBLE 协议帧结构

蓝牙帧结构支持扩展协议帧结构 FS32 的帧结构。

9.2.5 BLE S2/S8 协议帧结构

配置为蓝牙模式、PRI_CI_MODE 配为 0 或 1 且 PRI_TX_FEC 为 1 (TX 端) 或 PRI_RX_FEC 为 1 (RX 端) 时, 为蓝牙扩频模式。

注:

- PDU 包括 header 和 payload
- N 为 TX_PAYLOAD_LENGTH
- S2 模式 S=2, S8 模式 S=8
- X 为 header 长度

前导码	地址	CI	TERM1	PDU	CRC	TERM2
10 字节	4 字节扩频为 32 字节	2 字节	3 字节	(N+X)*S 字节	3S 字节	3S/8 字节

默认 crc 作用范围包含地址; 若配置 ACCADDR_CRC_DIS 为 1, crc 作用范围仅包含数据和 header。必须配置 ACCADDR_SCR_DIS 为 1, scr 作用范围仅包含数据和 header, 否则无法与友商兼容。

9.2.6 不同协议帧配置

ChipMode	297	扩展协议帧结构 FS01	扩展协议帧结构 FS32	BLE S2/ S8
ENDIAN	Big	Big	Big/Little	Little
Channel	0~85	-	-	-
Datarate	1M/2M/250k	1M/2M/250k	1M/2M/250k	BLE:1M/250k BLES2:1M/250k BLES8:1M/250k

CRC	0-3	0-3	0-3	3
CRCSkipAddr	Enable/Disable	Enable/Disable	Enable/Disable	Enable
AddrWidth	2-5	2-5	2-5	4
Multipipe	Support	Support	Support	Unsupport
WorkMode	Normal/Enhance	Normal/Enhance	Normal/Enhance	Normal
EnAck	Enable/Disable	Enable/Disable	Enable/Disable	Enable/Disable
DynamicPayload	Normal : Disable Enhance: Enable/Disable	Normal : Disable Enhance: Enable/Disable	Normal : Disable Enhance: Enable/Disable	Enable
Whiten	Enable/Disable	Enable/Disable	Enable/Disable	Enable/Disable
WhitenSkipAddr	Enable/Disable	Enable/Disable	Enable	Enable
WhitenSeed	0x00~0xFF	0x00~0xFF	0x00~0xFF	0x00~0xFF

9.3 协议流程图

9.3.1 发送流程

在发送过程中，通过设置 $[0][0x2a][7]$ 来选择单包发射模式或连续发射模式。

当以下条件满足时，设备将进入增强模式，并在发送完一包数据后自动切换为 RX 模式以接收 ACK：

1. ENHANCE ($[0][0x08][3]$) 或 NORMAL_M1 ($[0][0x08][2]$) 为 1；
2. TX_NOACK_EN ($[0][0x07][1]$) 为 0；
3. ARC ($[0][0x29][3:0]$) 不为 0；

9.3.1.1 普通模式单包发送流程图

ENHANCE ($[0][0x08][3]$) 配 0，REG_TX_CFG_MODE ($[0][0x2a][7]$) 配 0。

普通单包发送模式的状态流程图如图 9-1 所示。

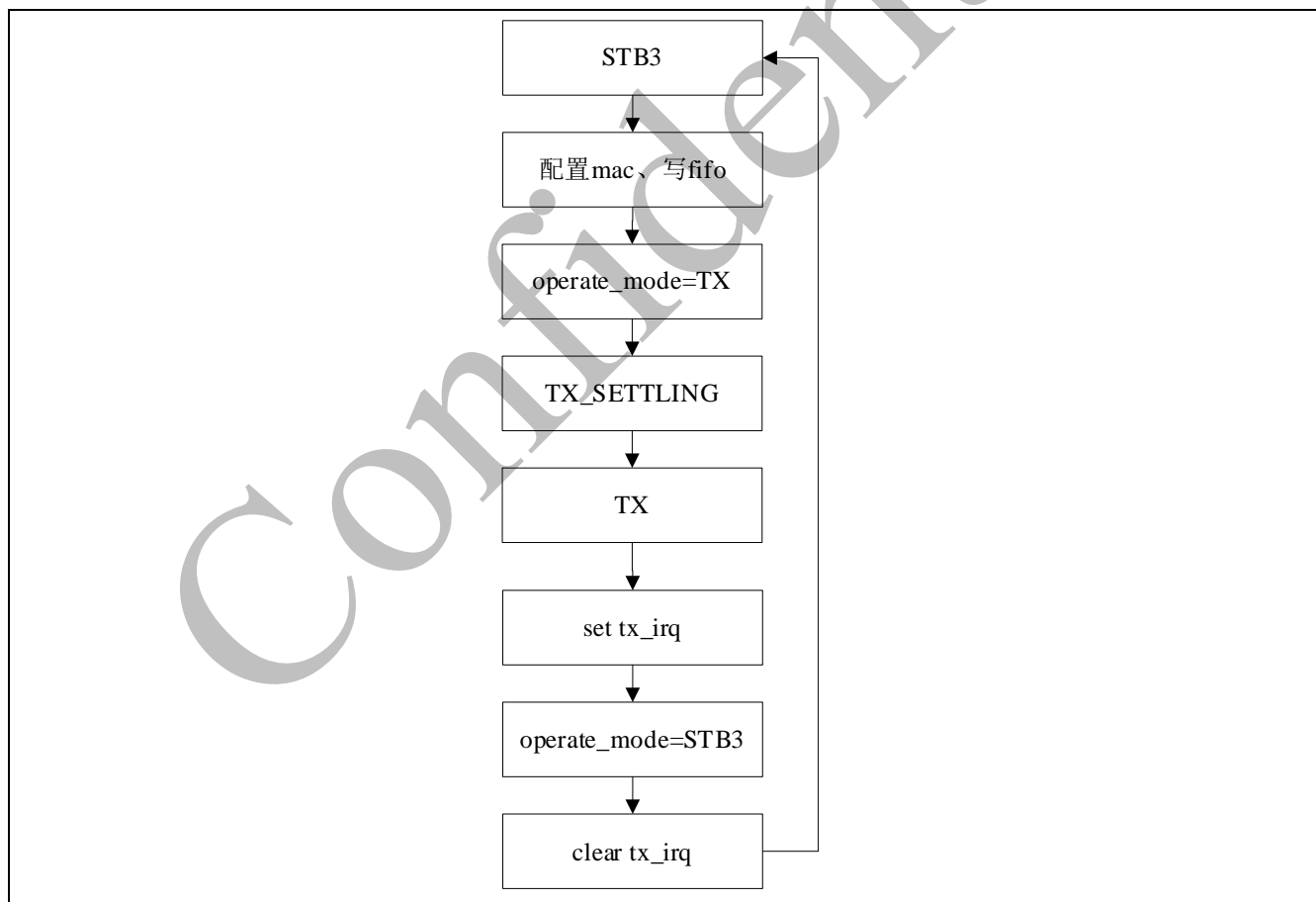


图 9-1 普通单包发送模式状态流程图

9.3.1.2 普通模式连续发送流程图

ENHANCE ([0][0x08][3]) 配 0, REG_TX_CFG_MODE ([0][0x2a][7]) 配 1。

普通连续发送模式的状态流程图如图 9-2 所示。

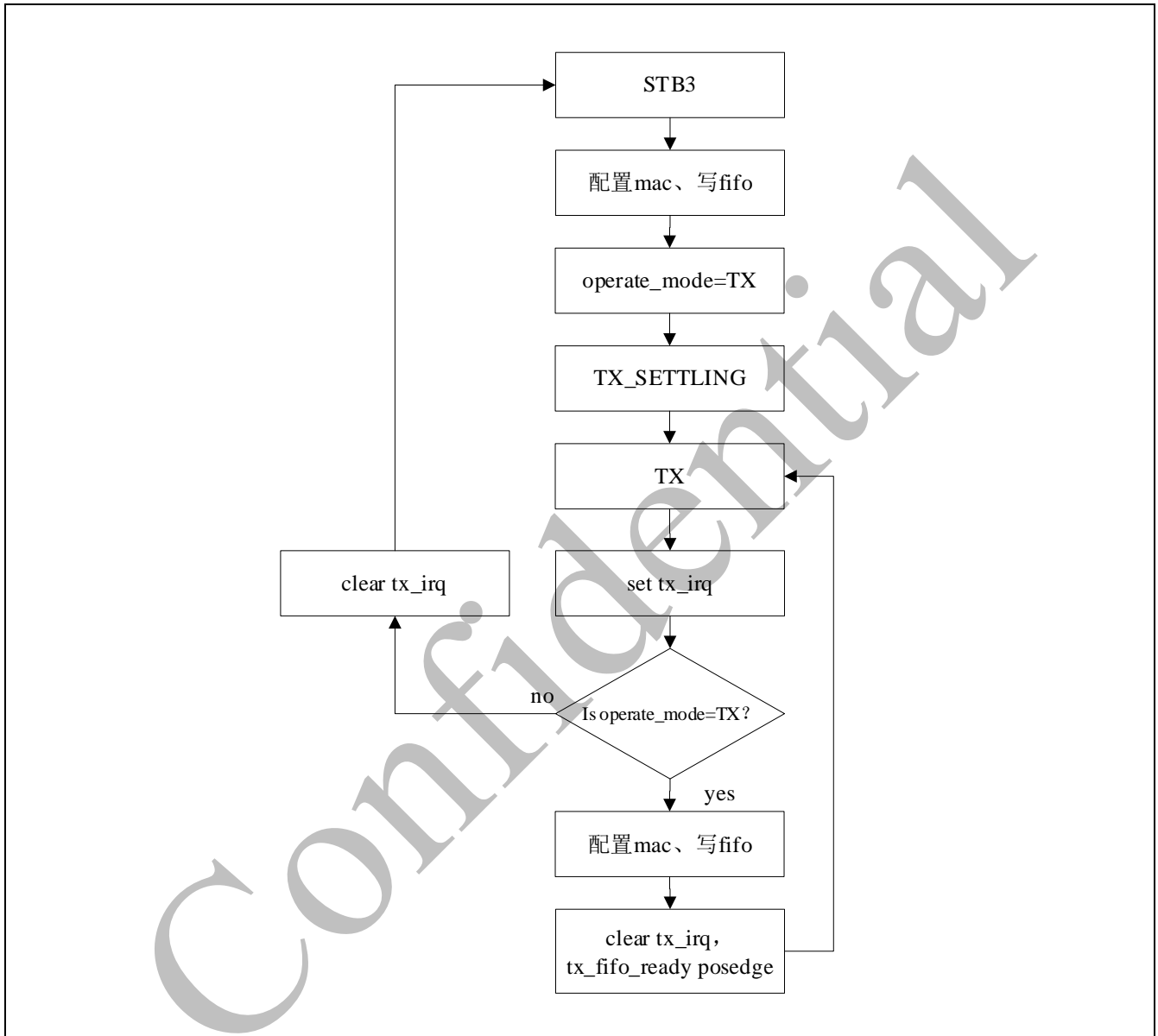


图 9-2 连续发送模式流程图

9.3.1.3 增强模式单包发送流程图

ENHANCE ([0][0x08][3]) 配 1, REG_TX_CFG_MODE ([0][0x2a][7]) 配 0。

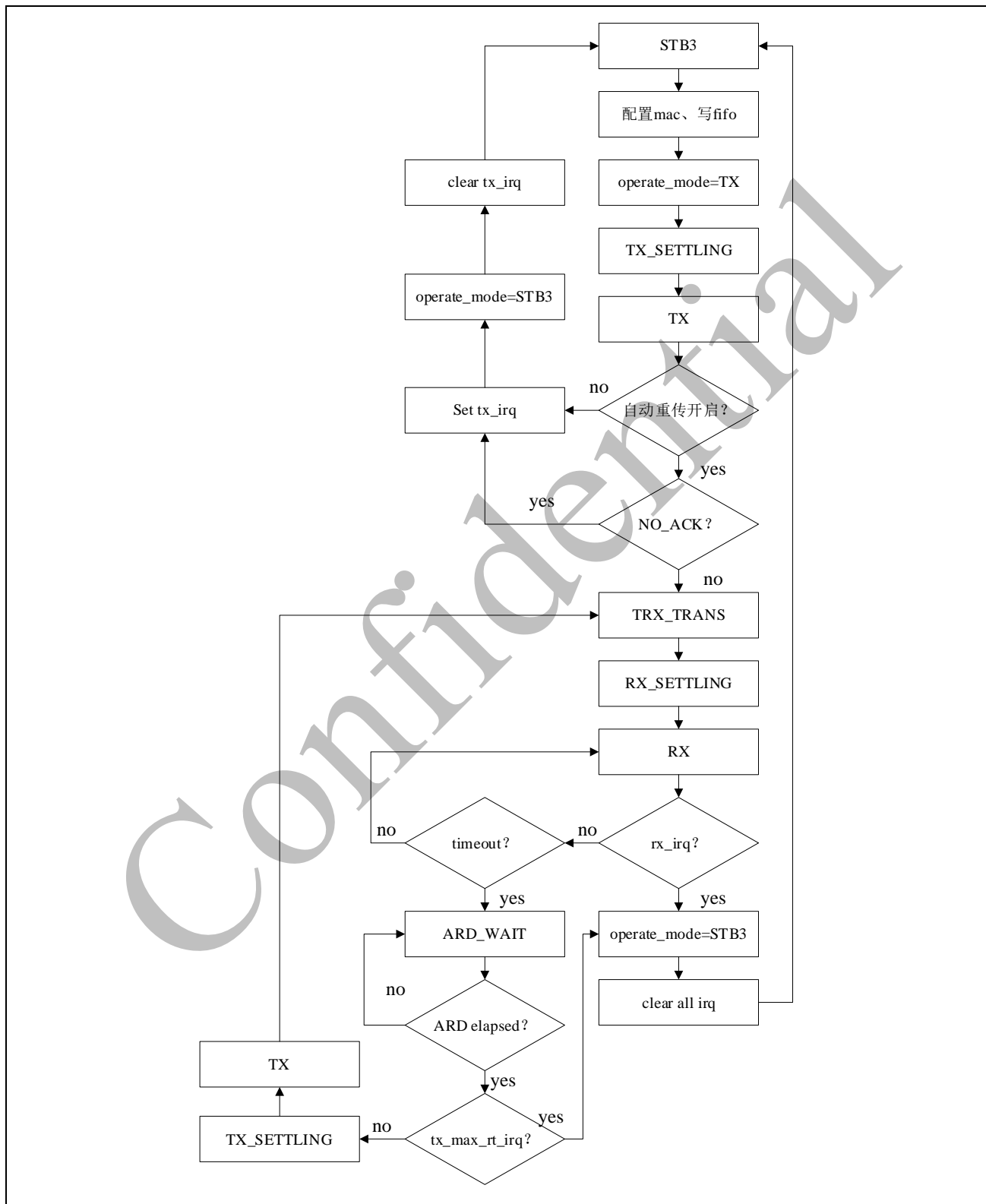


图 9-3 增强单包发送模式

9.3.2 接收流程

9.3.2.1 普通模式单包接收流程图

ENHANCE ([0][0x08][3]) 配 0, REG_RX_CFG_MODE ([0][0x2a][6:5]) 配 0。

普通单包接收模式的状态流程图如图 9-4 所示。

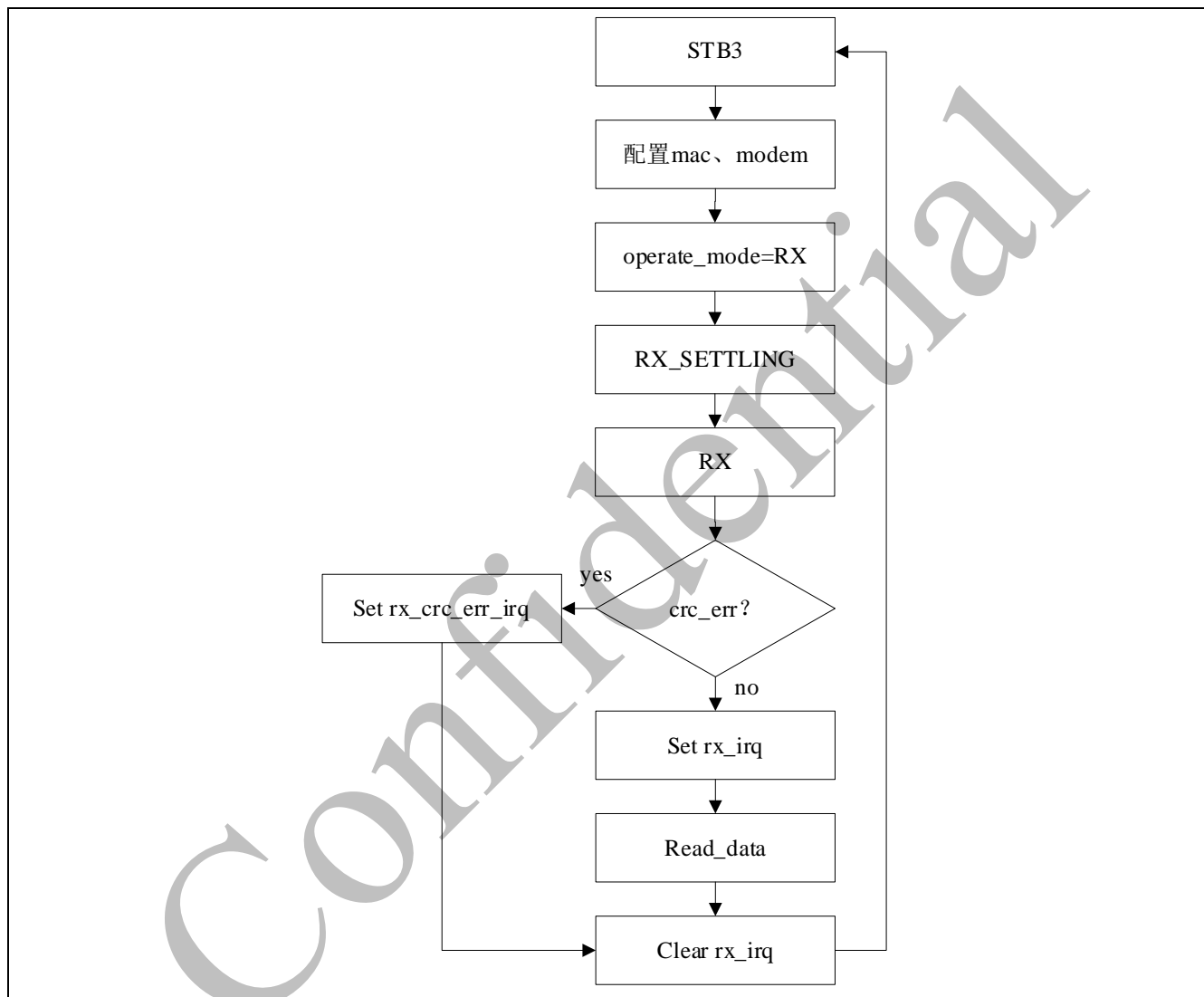


图 9-4 普通单包接收模式流程图

9.3.2.2 普通模式连续接收流程图

ENHANCE ([0][0x08][3]) 配 0, REG_RX_CFG_MODE ([0][0x2a][6:5]) 配 2。

普通连续接收模式的状态流程图如图 9-5 所示。

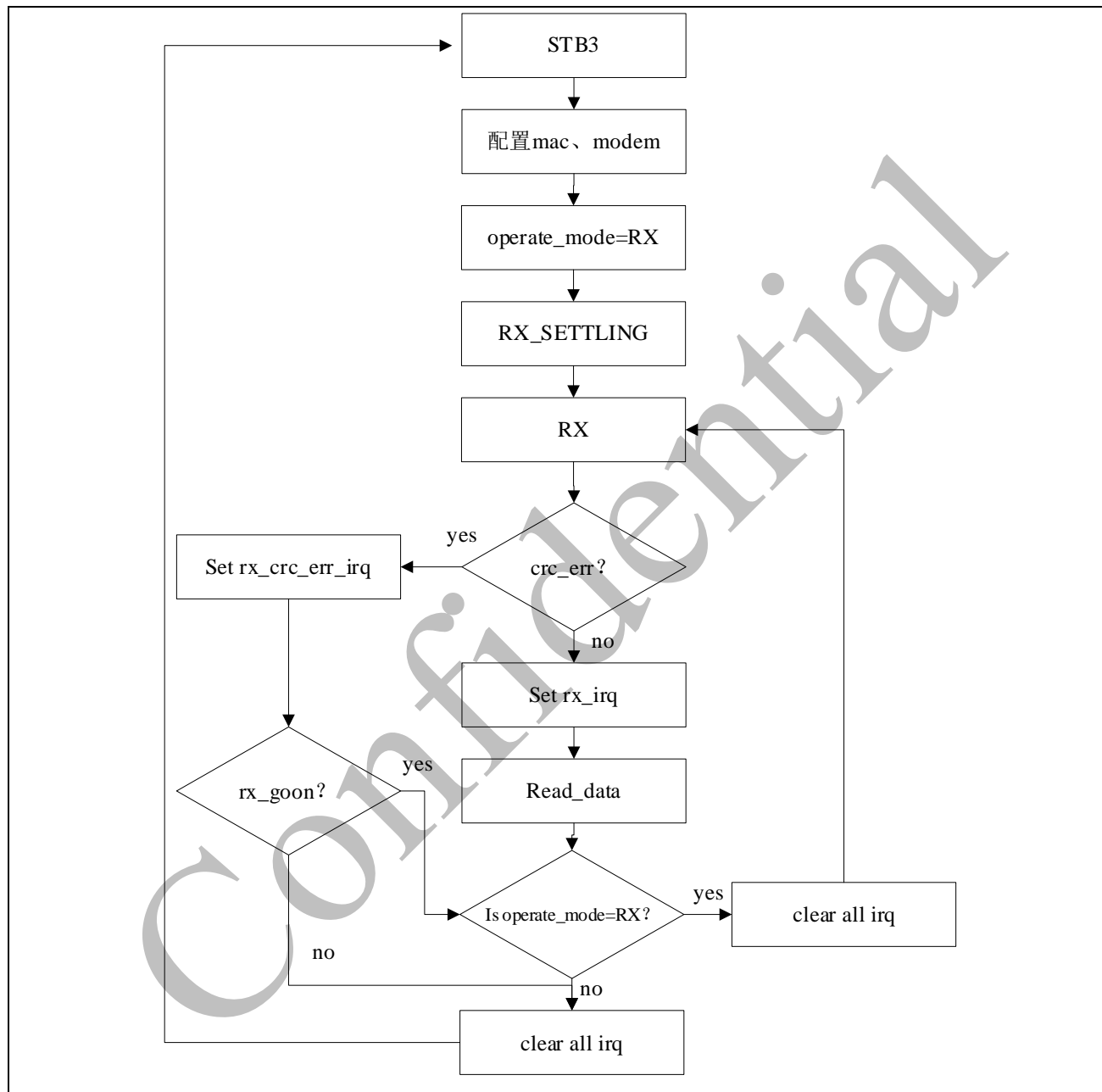


图 9-5 普通连续接收模式流程图

连续接收模式与单包接收模式和带超时的单包接收模式不同点在于，数据接收完毕之后，向 MCU 发送 IRQ 信号，MCU 清除 IRQ 后，开始下一次的数据接收。若要退出连续接收模式，需要配置 REG_OPERATE_MODE 为 4。

9.3.2.3 普通模式带超时的单包接收流程图

ENHANCE ([0][0x08][3]) 配 0, REG_RX_CFG_MODE ([0][0x2a][6:5]) 配 1。
带超时的普通单包接收模式的状态流程图如图 9-6 所示。

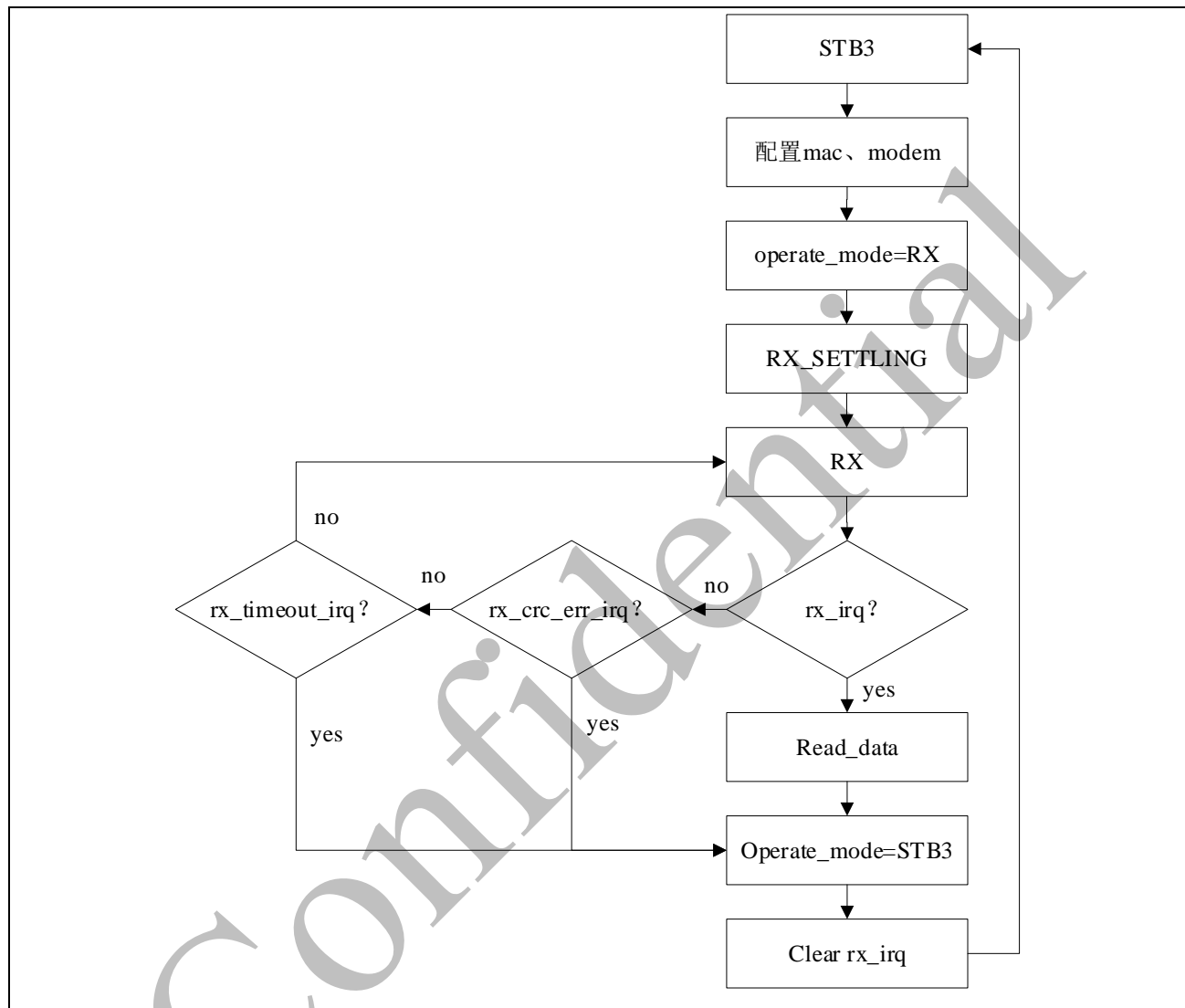
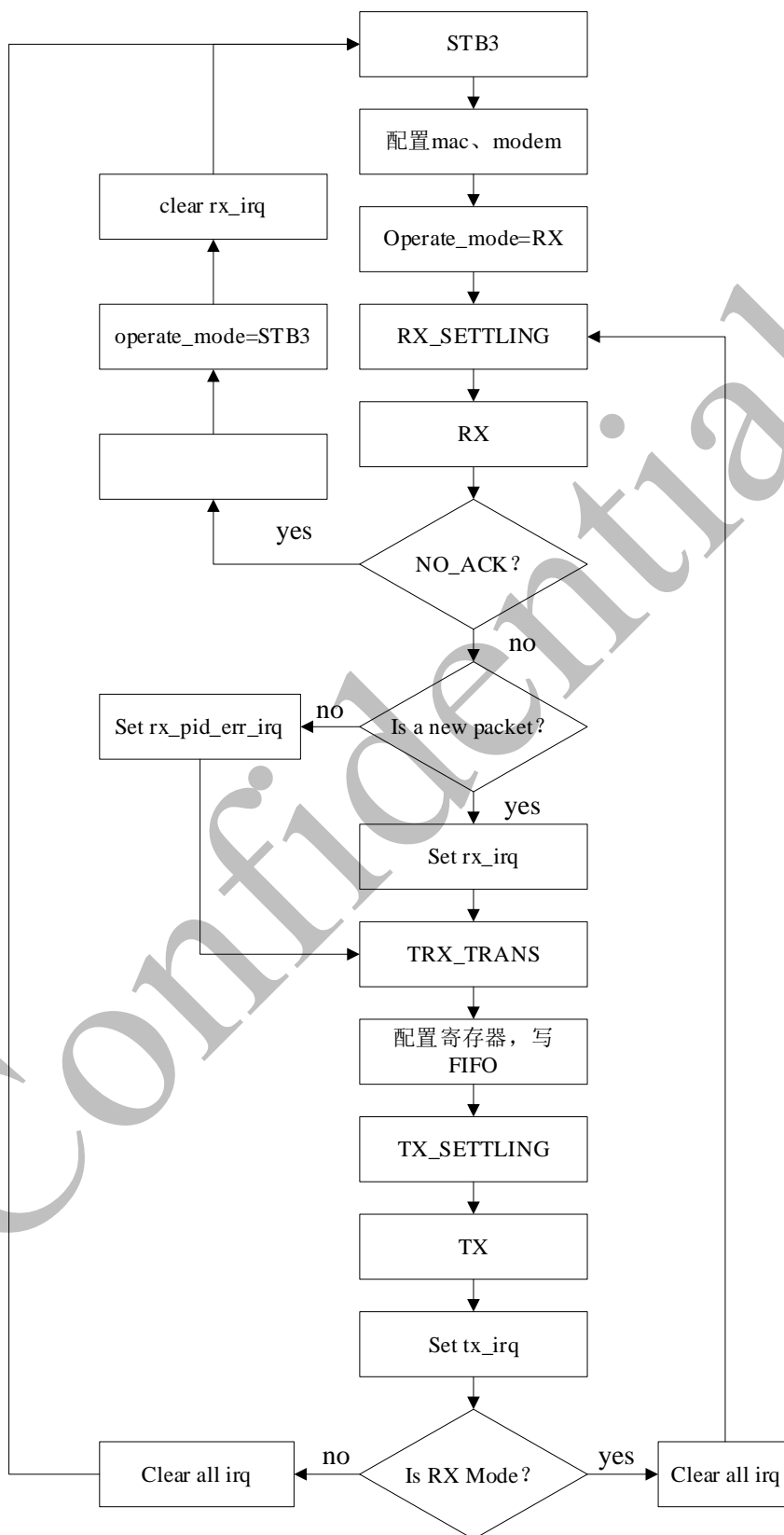


图 9-6 带超时的普通单包接收模式流程图

9.3.2.4 增强模式接收流程图

ENHANCE ([0][0x08][3]) 或 NORMAL_M1 ([0][0x08][2]) 配 1, REG_RX_CFG_MODE ([0][0x2A][6:5]) 配 0 或 1。

增强型接收时, 正常情况需要开启 DPY_EN ([0][0x08][4]), 硬件自主判断接收包长度。如果没有开启 DPY_EN ([0][0x08][4]), 则按照寄存器 RX_PAYLOAD_LENGTH ([0][0x09]) 配置的长度来接收数据。



9.4 自动传输处理

9.4.1 自动重传

PAN211x 的自动重传功能（Auto Retransmit）是其可靠数据传输机制的重要组成部分。当设备在传输数据时，如果未能在指定的时间内收到接收方的确认包（ACK），自动重传功能会自动重新发送该数据包，确保数据成功传输。

主要特点：

- **自动重传次数：**用户可以通过设置 ARC（Automatic Retransmission Count）来指定最大重传次数。当达到最大重传次数后，如果仍未收到 ACK，设备会触发 MAX_RT 中断，通知主控单元传输失败。
- **自动重传延迟：**通过设置 ARD（Automatic Retransmission Delay），用户可以指定两次重传之间的延迟时间。此延迟时间的设置可以避免由于瞬时干扰导致的多次连续传输失败。
- **重传管理：**在每次重传过程中，PAN211x 会监测 ACK 包的接收情况。如果 ACK 包被成功接收，重传过程会立即停止，表明数据已成功到达接收方。
- **高效通信：**自动重传功能减少了主控单元的处理负担，提供了更可靠的数据传输链路，特别是在存在干扰或信号不稳定的无线通信环境中。

通过自动重传功能，PAN211x 能够在不稳定的无线环境中提供更高的传输成功率，显著提高了通信效率。

9.4.2 自动应答

PAN211x 的自动应答功能（Auto Acknowledgement）是确保数据可靠传输的重要机制。该功能允许接收端在成功接收到数据包后，自动向发送端返回一个确认包（ACK），以确认数据包的正确接收。这一过程是完全自动化的，无需主控单元的干预，大大简化了通信过程。

主要特点：

- **自动生成 ACK 包：**当接收端成功接收到一个数据包时，PAN211x 会自动生成并发送一个 ACK 包给发送端。这一过程无需主控单元的额外处理，从而加快了通信响应速度。
- **可选载荷 ACK 包：**在某些情况下，ACK 包不仅仅是一个简单的确认信息，还可以携带载荷数据。这意味着接收端可以在发送 ACK 的同时，向发送端返回一些数据，从而实现双向通信的优化。
- **无缝集成：**自动应答功能与自动重传功能紧密结合。当发送端没有收到 ACK 包时，会自动触发重传功能，进一步提高了数据传输的可靠性。

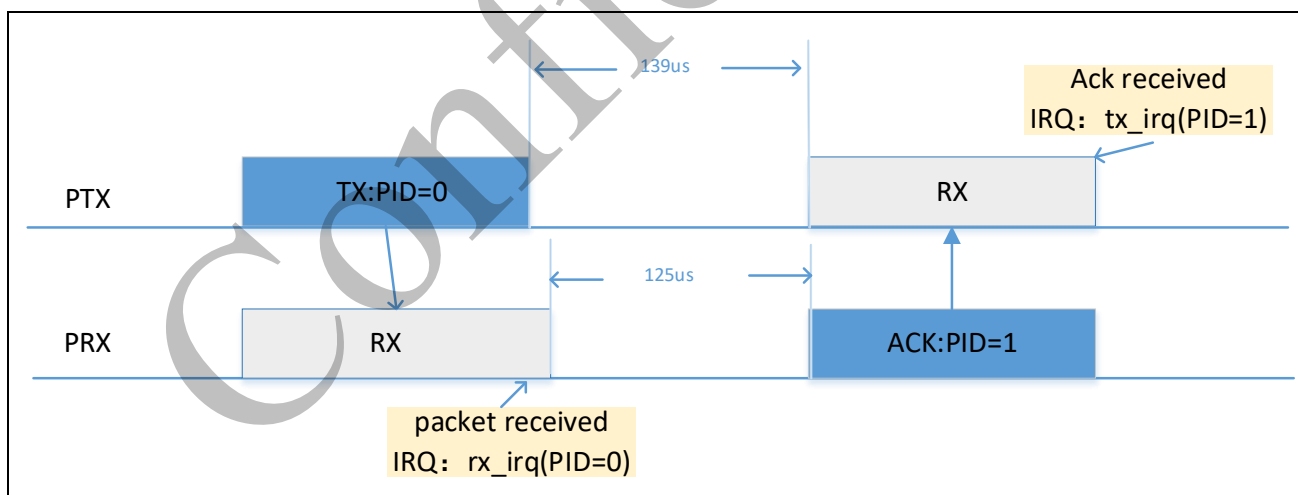
- **灵活配置：**自动应答功能可以在需要时启用或禁用，用户可以根据应用需求选择合适的配置模式。例如，对于实时性要求高的场景，可以启用该功能以减少通信延迟。
- **减少通信开销：**由于 ACK 包是由硬件自动生成并发送的，主控单元可以专注于处理核心应用逻辑，而无需处理通信协议的低层细节，从而降低了系统的通信开销。
- **提高可靠性：**通过自动确认每一个接收到的数据包，确保数据传输的可靠性，减少数据丢失的风险。
- **简化设计：**无需手动管理数据包的确认和重传，简化了通信协议的设计和实现。
- **适应复杂环境：**在存在干扰或信号不稳定的环境中，自动应答功能能够有效应对通信挑战，确保数据的可靠传输。

PAN211x 的自动应答功能通过自动管理数据包的确认过程，大大提高了无线通信的效率和可靠性。

9.4.3 自动重传时序图

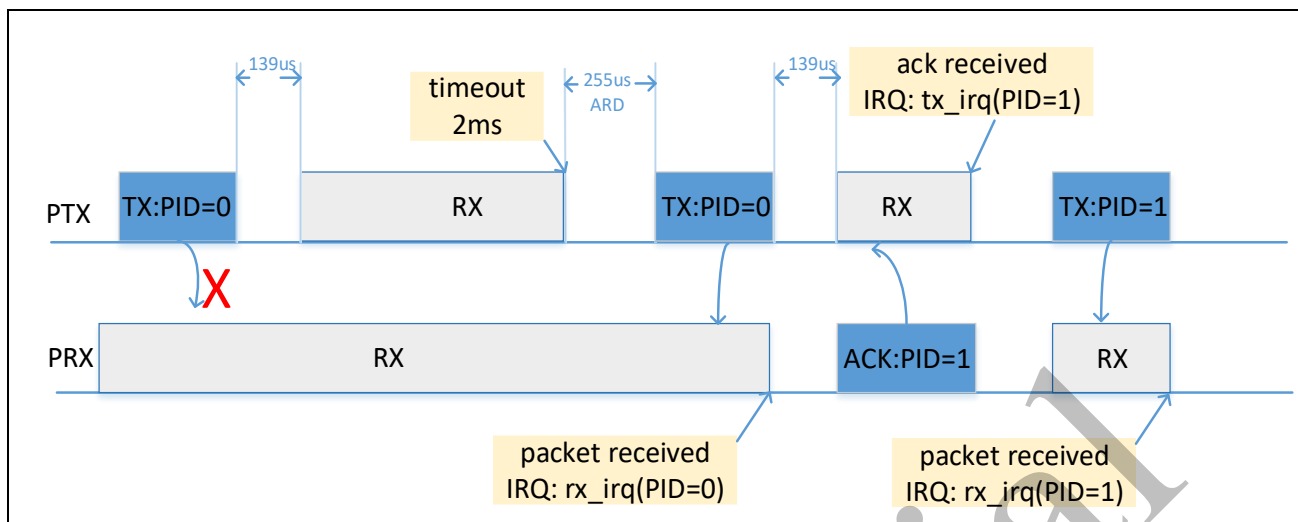
9.4.3.1 增强型正常收发时序图

下图中 PTX 的 139us 包含了关闭 TX 电路 + 开启 RX 电路 + TRX 转换（配 0）。PRX 的 125us 包含了关闭 RX 电路+ 开启 TX 电路 + TRX 转换（默认配 0，使用 TRX_TRANS_WAIT_TIME 配置），正常使用时 TRX 转换时间修改 TRX_TRANS_WAIT_TIME[14:0] 进行配置。



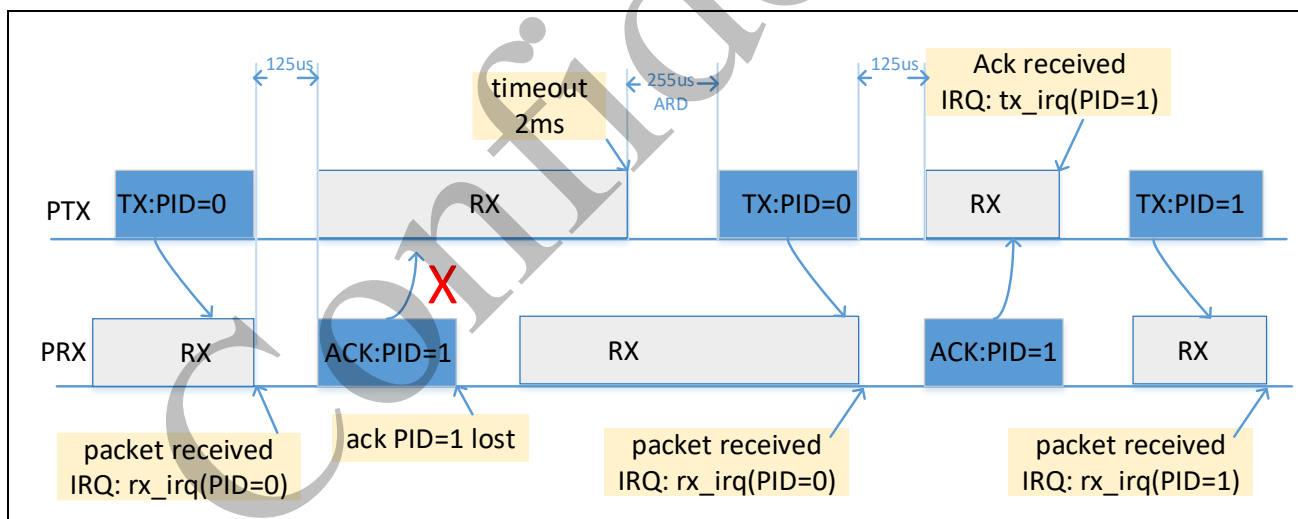
9.4.3.2 增强型接收端丢失一包

下图描述了 RX 端丢失了第一包的时序图。下图中 255us 为 ARD 默认配置等待时间。2ms 为使用 REG_RX_TIMEOUT 默认值配置的等待时间。PTX 发射转接收时间 139us 包含了关闭 TX 电路 + 开启 RX 电路 + TRX 转换（默认配 0，使用 TRX_TRANS_WAIT_TIME 配置）。



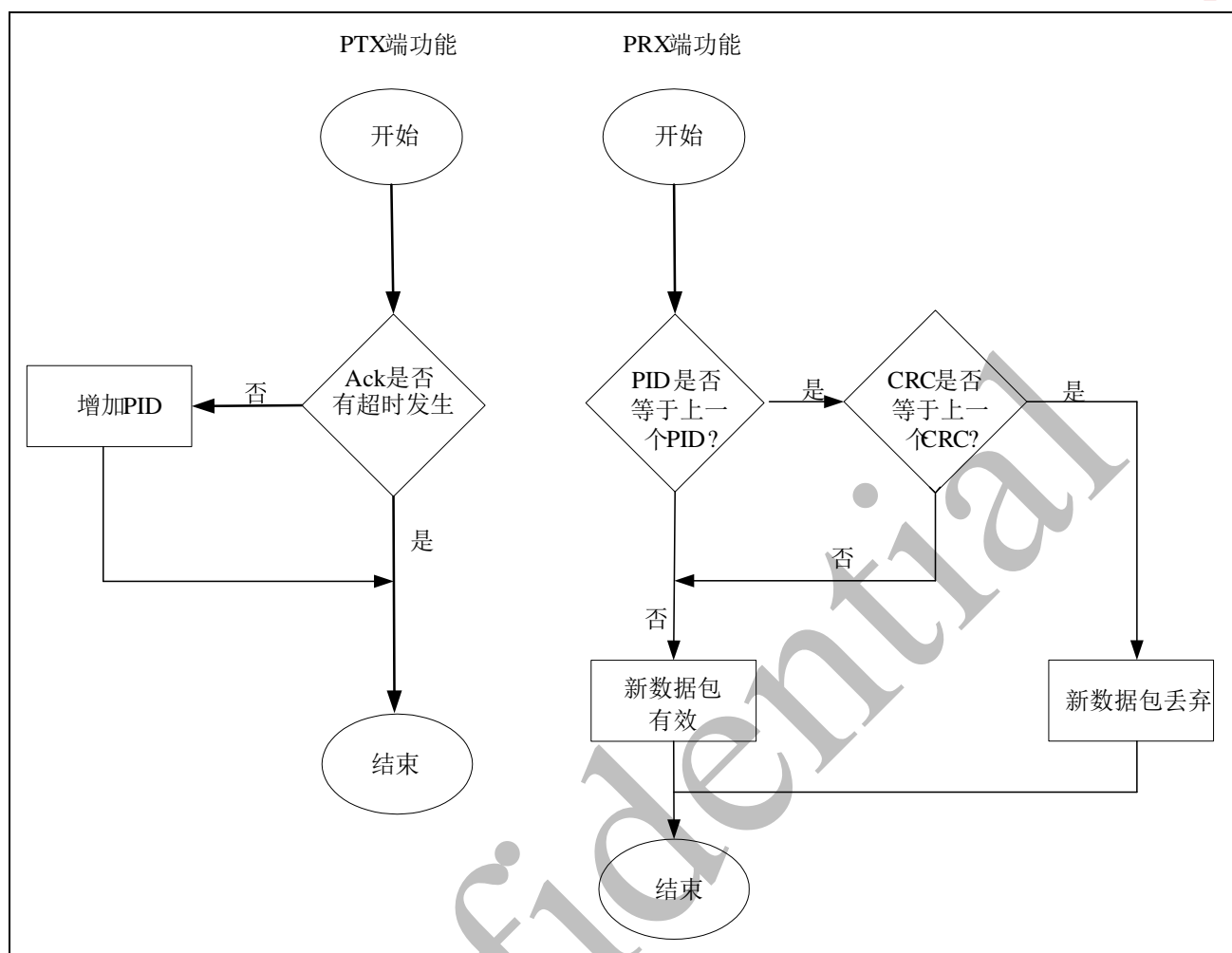
9.4.3.3 增强型发送端丢失 ACK

下图描述了 TX 端丢失了第一个 ACK 的时序图。255μs 为 ARD 默认配置等待时间。2ms 为使用 REG_RX_TIMEOUT 默认值配置的等待时间。PTX 发射转接收的 139μs 包含了关闭 TX 电路 + 开启 RX 电路 + TRX 转换（默认配 0，使用 TRX_TRANS_WAIT_TIME 配置）。



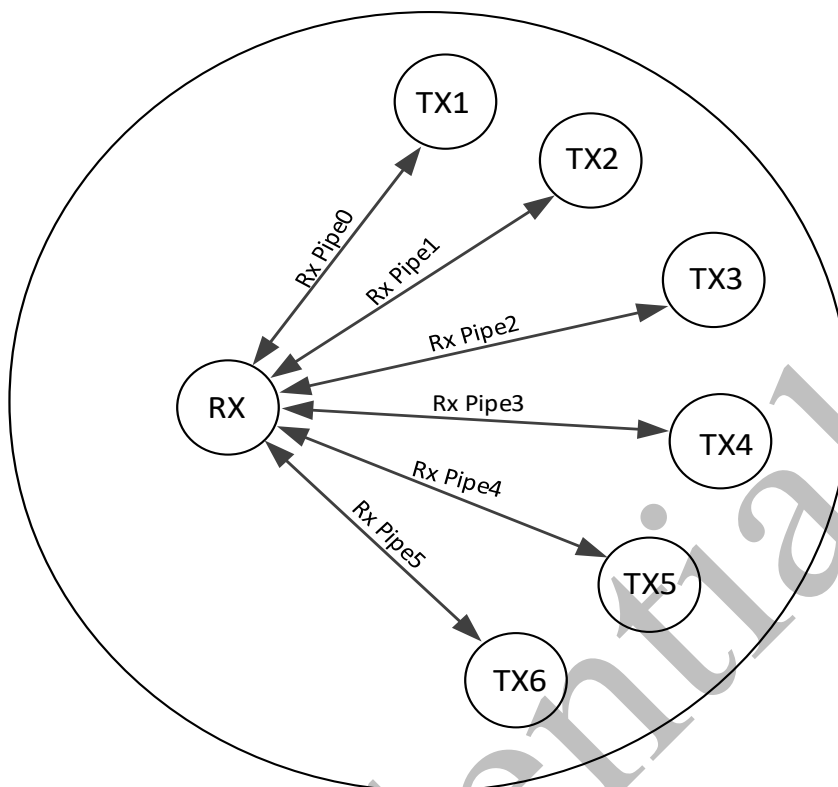
9.4.4 数据包 PID 标识

增强型数据包中都包括两位的 PID（数据包标志位），来帮助接收端识别该数据是新数据包还是重发的数据包，防止多次存入相同的数据包，PID 的生成和检测如下图所示。发送端从 FIFO 取得一包新数据后 PID 值加一。发生自动重传时，TX 端发送的 TX_PID 不会增加，RX 端回的 ACK 中的 TX_PID 也不会增加。



9.5 多通道接收

多通道接收是一种在 **RX** 模式下使用的功能，它包含 6 个具有唯一地址的并行数据管道。数据管道是物理 **RF** 通道中的一个逻辑通道。每个数据管道在 **PAN211x** 中都有其独特的物理地址（数据管道地址）进行解码。



PAN211x 配置为 RX（接收器）时，可以在一个频率通道内接收来自 6 个不同数据管道的数据，如上图所示。每个数据管道都有其独特的地址，并可以进行独立配置。最多可以有 6 个配置为 TX 的 PAN211x 与一个配置为 RX 的 PAN211x 进行通信。所有数据管道的地址会被同时搜索，但每次只能有一个数据管道接收数据包。所有数据管道都支持普通和增强型模式。

以下设置对所有数据管道通用：

- 普通模式
- 增强型模式
- 频率通道
- 空中数据速率
- CRC 启用/禁用
- RX 地址宽度

多通道接收功能通过使能寄存器 `RXPIPE_CFG` 来使能，当接收端收到包后，先通过读寄存器 `RX_SYNC_ADDR` 可得到收到数据包的通道号，如果需要回复数据包给发送端，则需要把读通道号写到 `ACK_PIPE` 中，之后再回 ACK 的时候，发送地址会自动切到接收的通道号地址。

通道 0 地址的 5 个字节都可配，通道 1-5 的地址共享高 4 字节，最低字节的地址可配。用 `pipe[pipe_num]_addr[addr_num]` 表示第 `pipe_num` 通道的从低到高的第 `addr_num` 个字

节，例如：pipe0_addr3 表示第 0 通道地址的第 3 个字节。如下表是寄存器和地址的关系：

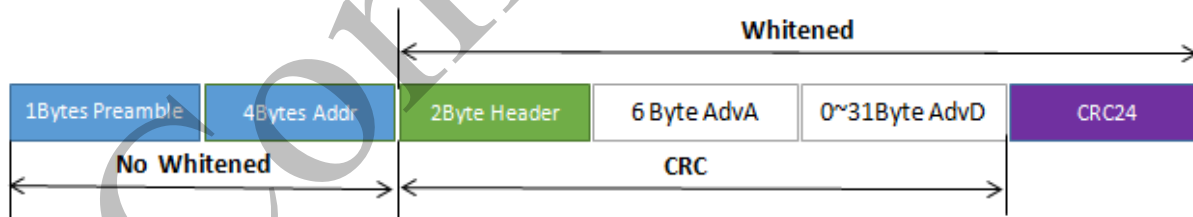
实际地址	addr4	addr3	addr2	addr1	addr0
通道 0	pipe0_addr4	pipe0_addr3	pipe0_addr2	pipe0_addr1	pipe0_addr0
通道 1	pipe1_addr4	pipe1_addr3	pipe1_addr2	pipe1_addr1	pipe1_addr0
通道 2					pipe2_addr0
通道 3					pipe3_addr0
通道 4					pipe4_addr0
通道 5					pipe5_addr0

9.6 LiteBLE 过滤功能

长度过滤 和 白名单过滤 是蓝牙通信中常见且重要的过滤机制。长度过滤通过控制数据包长度，提高了设备的处理效率；而白名单过滤通过限制通信对象，增强了通信的安全性。这两种过滤功能结合使用，可以确保蓝牙设备在安全、可靠、高效的环境下进行通信。

9.6.1 白名单过滤

白名单过滤是一种安全过滤机制，通过维护一个设备地址列表（即白名单），仅允许符合白名单规则中设备的数据包通过，从而增强通信的安全性和可靠性。



上图中 6 Bytes 的 AdvA 可以作为白名单来设置是否过滤，可通过寄存器 WL_MATCH_MODE（page0 的 0x2d[6:4]）选择 0~6 Bytes 匹配。

PLD_START_BYTE（page0 的 reg35[5:0]）用于配置白名单过滤的起始字节，起始位置从 AdvA 字段开始，与寄存器 WL_MATCH_MODE 和 WL_ADVA 一起使用，即白名单起始字节为 0 时，对应 AdvA 第 1 个字节。

WL_MATCH_MODE（page0 的 reg2d[6:4]）用于配置白名单过滤模式，配置说明：

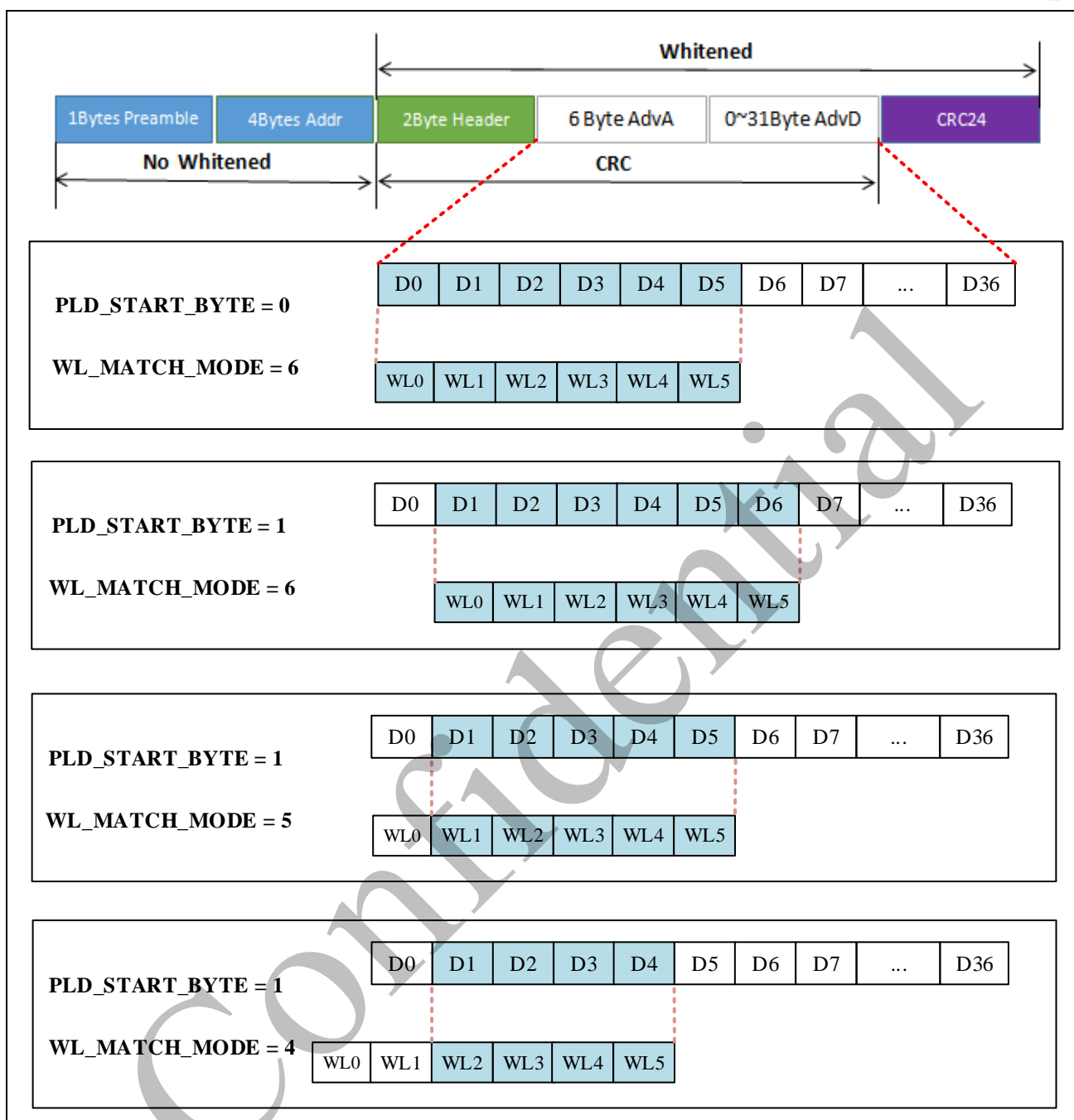
- （1）000：不过滤，全部上报；
- （2）001：只需匹配上 WL_ADVA[47:40]即上报；
- （3）010：只需匹配上 WL_ADVA[47:32]即上报；

- (4) 011：只需匹配上 WL_ADVA[47:24]即上报；
- (5) 100：只需匹配上 WL_ADVA[47:16]即上报；
- (6) 101：只需匹配上 WL_ADVA[47:8]即上报；
- (7) 110：需要 WL_ADVA[47:0]全部匹配即上报；
- (8) 111：同 000，不过滤全部上报。

白名单使用 page0 的 0x34~0x2F 寄存器来设置，现命名：

- WL_ADVA[7:0]（寄存器 0x2F）为 WL0
- WL_ADVA[15:8]（寄存器 0x30）为 WL1
- WL_ADVA[23:16]（寄存器 0x31）为 WL2
- WL_ADVA[31:24]（寄存器 0x32）为 WL3
- WL_ADVA[39:32]（寄存器 0x33）为 WL4
- WL_ADVA[47:40]（寄存器 0x34）为 WL5

如下图所示，PLD_START_BYTE 为 1，表示 WL_ADVA 与 payload 进行比较时从第 2 个 byte 开始进行比较。WL_MATCH_MODE=6，代表只比较 WL5~WL1 共 5 个 bytes。下图将举例进行说明 WL0 ~ WL5 与空中数据包内容的对应过滤关系。

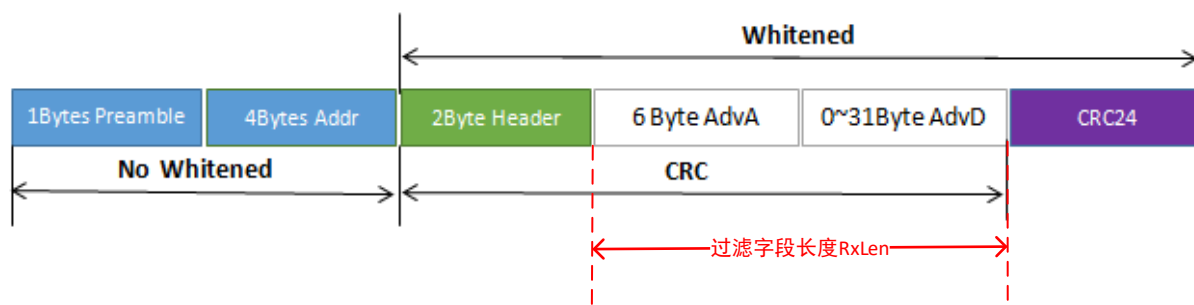


9.6.2 长度过滤

长度过滤是指在接收蓝牙数据包时，根据数据包的长度过滤规则来决定是否接收该数据包。这种过滤方式可以有效避免处理不符合预期长度的数据包，从而减少无效数据的处理，提高设备的响应速度和资源利用效率。

PAN211x 的长度过滤规则说明：

比如 LiteBLE 收包中的 AdvA(6 字节)和有效数据(不包含 CRC)长度之和为 RxLen。



长度过滤条件可通过 BLELEN_MATCH_MODE 来配置：

- BLELEN_MATCH_MODE = 0b'00：禁用长度过滤功能；
- BLELEN_MATCH_MODE = 0b'01：收到的 RxLen 等于 RXPLEN_CFG([0][0x09]) 才会生产数据中断上报主机；
- BLELEN_MATCH_MODE = 0b'10：收到的 RxLen 大于 RXPLEN_CFG([0][0x09]) 才会生产数据中断上报主机；
- BLELEN_MATCH_MODE = 0b'11：收到的 RxLen 小于 RXPLEN_CFG([0][0x09]) 才会生产数据中断上报主机；

9.7 扩频功能

PAN211x 支持蓝牙协议相同的 S2、S8 扩频模式，适配帧格式后可以与 BLE 模式进行通信。本功能只支持在蓝牙帧结构上使用。

10 数据和控制接口

PAN211x 芯片可通过四线 SPI、三线 SPI 和 I2C 三种方式对寄存器、收发 FIFO、eFuse 区域进行读写，默认同时支持四线 SPI 和 I2C，三线 SPI 需要通过寄存器 REG_SPI3_EN 配置生效。

10.1 数据格式

PAN211x 的通信统一采用以下格式进行通信：

[寄存器地址字节] + [数据字节]

或

[寄存器地址字节] + [数据字节 1] + [数据字节 2] + ... + [数据字节 N]

详细细节请见下表：

地址字节(8Bits)								数据字节(8Bits)							
地址(7Bits)							命令	数据							
A6	A5	A4	A3	A2	A1	A0	W/R	D7	D6	D5	D4	D3	D2	D1	D0

地址字节：

Bit[6:0]: 寄存器地址

Bit7: W/R

[0]: Host 从 PAN211x 中读取数据

[1]: Host 向 PAN211x 中写入数据

数据字节：

Bit[7:0]: SPI 写入或者读取的数据

10.2 三线 SPI

PAN211x 默认是支持四线 SPI 和 I2C，如需要使用三线 SPI，需要上电后配置寄存器 REG_SPI3_EN，使得三线 SPI 生效。

三线 SPI 信号包括：

- CSN: SPI 片选信号，低电平有效
- SCK: SPI 时钟信号，空闲时为低，在上升沿进行数据采样
- MOSI: SPI 数据输入/输出信号

10.2.1 三线 SPI 写时序

SPI 写时序如下：

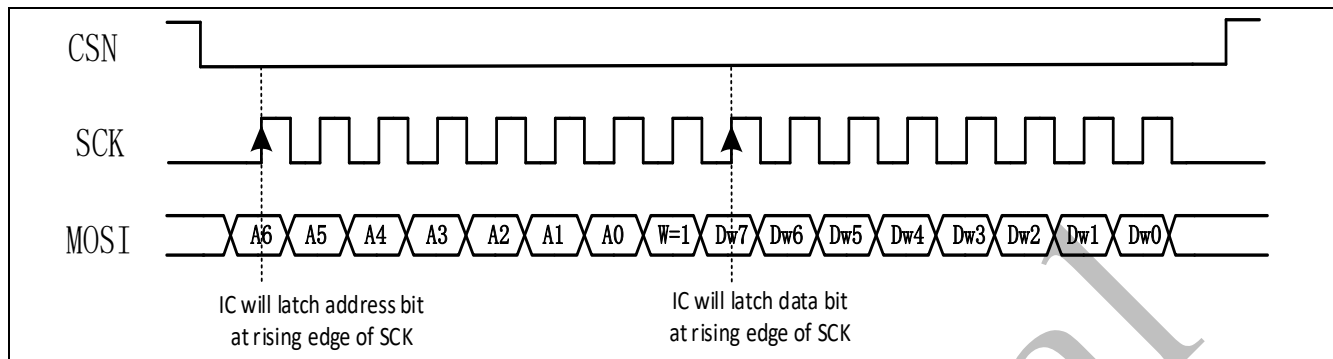


图 10-1 三线 SPI 写时序

10.2.2 三线 SPI 读时序

SPI 读时序如下：

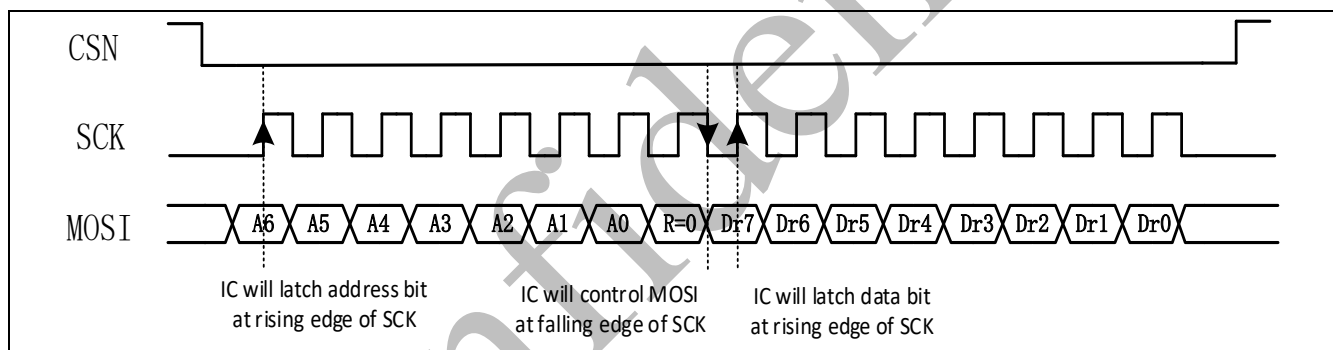


图 10-2 三线 SPI 读时序

注意：

- 在 3 线 SPI 读操作时，PAN211x 的 MOSI 在 SCK 的第 8 个下降沿时刻会由输入状态转为输出状态，HOST 必须在 SCK 的第 8 个下降沿之前将 MOSI 由输出转为输入，否则可能会引起电平冲突。

10.3 四线 SPI

PAN211x 芯片实现了 SPI 总线的从机 Slave，用于读写寄存器和 FIFO。SPI 总线为四线制，分别为：

- CSN：SPI 片选信号，低电平有效
- SCK：SPI 时钟信号，空闲时为低，在上升沿进行数据采样
- MOSI：SPI 数据信号，主机输出，从机输入
- MISO：SPI 数据信号，主机输入，从机输出

其中 SCK、CSN、MOSI 由主机 Master 控制，MISO 由 Slave 控制。

在通信过程中，以 CSN 电平拉低起始，直至 CSN 电平拉高时结束本次传输过程。主机 Master 通过 MOSI 发送数据，MISO 接收数据。SCK 下降沿时产生数据，上升沿时进行数据采样。

Master 传输的信息由 Address Byte 和 Data Byte 两部分组成。其中 Address Byte 前 7bit 为地址位 addr；最后 1bit 为读写位 wr，写操作时该 bit 置 1，读操作时该 bit 置 0。

SPI 有三种传输模式：

- **单字节传输模式**

信息仅为 2 byte，Master 通过 MOSI 发送 Address Byte。若为写操作，Master 继续通过 MOSI 发送 Data Byte；若为读操作，则 Master 读取 MISO 上 Slave 回复的 Data Byte。

- **连续传输模式**

信息大于 2byte，Address Byte 后跟若干个 Data Byte，Data Byte 之间无需增加 Address Byte，从机 Slave 内部会自动在每个 Data Byte 之间递增地址。CSN 信号在最后一个 Data Byte 后拉高，其余传输信息过程均维持低电平。

- **FIFO 读写模式**

该模式下单字节或连续传输均可实现，传输规则同 Single 模式和 Burst 模式，不同点在于 Address Byte 中的地址位 addr 只能配置为 0x01，且 Slave 在 Data Byte 之间不做地址递增操作。

另外，可通过配置 REG_OUT_PAD_MODE 寄存器，将 MISO 配置成输入高阻状态，实现 4 线 SPI 的一主多从连接架构。

REG_OUT_PAD_MODE	0	1	2	3	3
MISO_OUT	miso_3v	0	1	CSN_IN=1 输出 0	CSN_IN=0 输出 miso_3v
MISO_DIEN	0	0	0	0	0
MISO_OE	1	1	1	CSN_IN=10	CSN_IN=01
MISO_PUEN	0	0	0	0	0
MISO_PDEN	0	0	0	0	0
NOTE	正常输出	输出 0	输出 1	CSN_IN=1 不输出	CSN_IN=0 正常输出

10.3.1 四线 SPI 写时序

SPI 写时序如下：

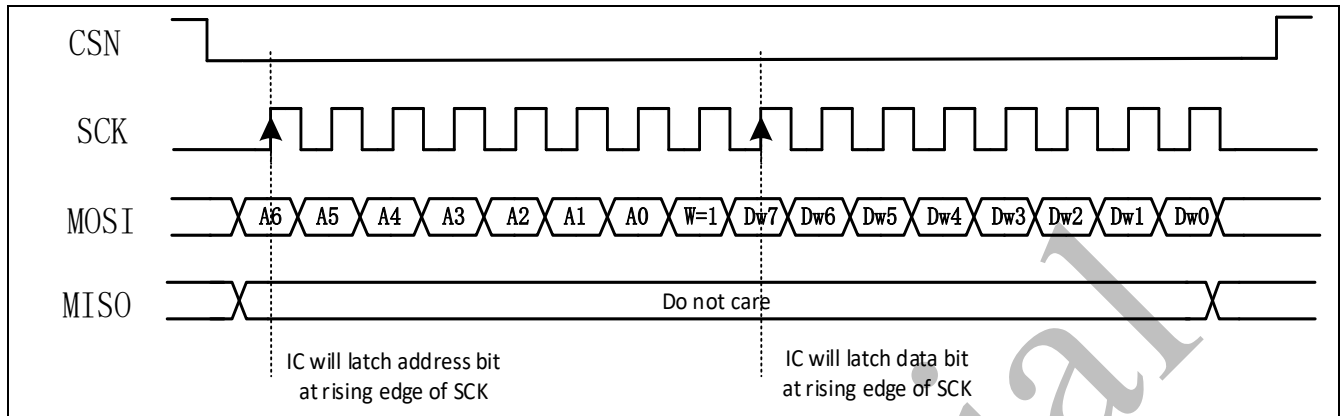


图 10-3 四线 SPI 写时序

10.3.2 四线 SPI 读时序

SPI 读时序如下：

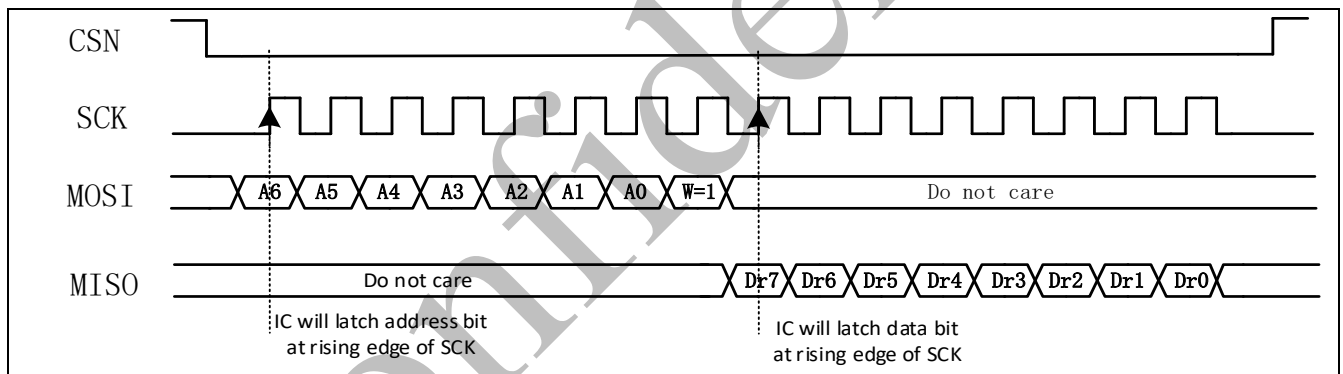
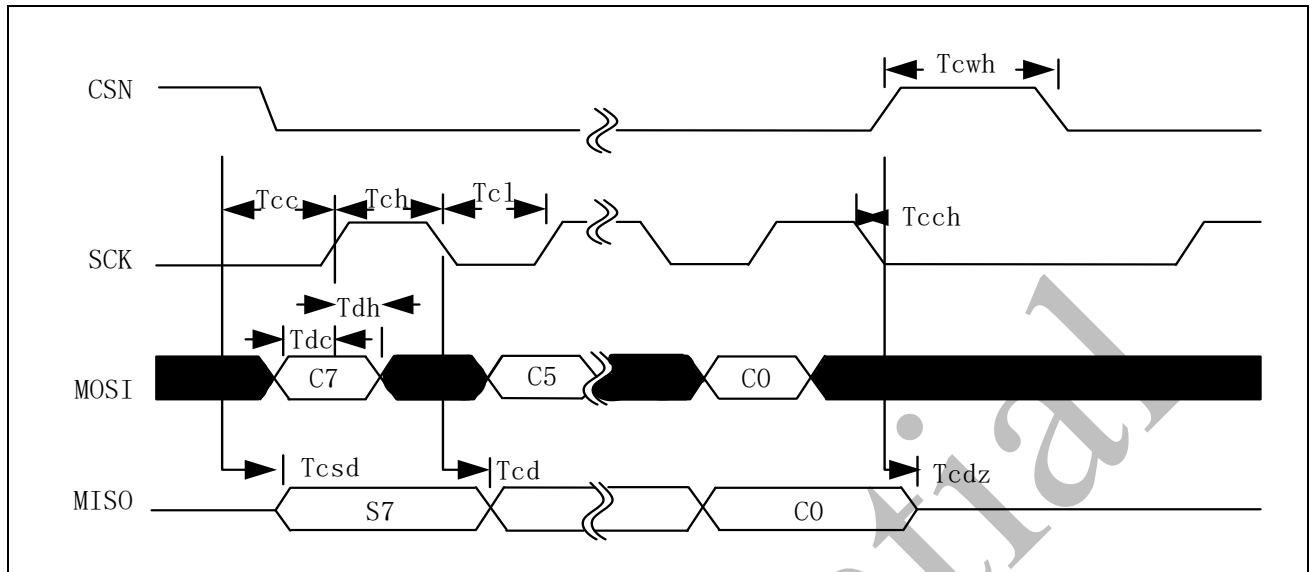


图 10-4 四线 SPI 读时序

10.3.3 四线 SPI 时序要求



下表中 SPI 时序要求是按照最大 10pF 负载评估。

Symbol	Parameters	Min	Max	Units
Tdc	Data set-up time	15	-	ns
Tdh	Data hold time	2	-	ns
Tcsd	CSN signal effective time	-	40	ns
Tcd	SCK signal effective time	-	51	ns
Tchl	SCK signal low-level time	50	-	ns
Tch	SCK signal high-level time	50	-	ns
Fsck	SCK signal frequency	-	8	MHz
Tr,Tf	SCK signal rising/falling time	-	110	ns
Tcc	CSN set-up time	2	-	ns
Tcch	CSN hold time	2	-	ns
Tcwh	CSN invalid time	49	-	ns
Tcdz	CSN signal high impedance	-	40	ns

10.4 I2C

PAN211x 默认支持 I2C，I2C 信号 SCL 和 SDA 分别复用 SPI 的 SCK 和 MOSI 信号。

PAN211x I2C 总线的 START、RESTART、ACK、NACK、STOP 等信号符合标准 I2C 操作时序，按照通用的 I2C 操作时序即可。PAN211x I2C 的设备地址为 0x71，地址位宽为 7Bits。

注意：使用 I2C 时，要求 Host 将 CSN 信号拉高或者外部浮空。

10.4.1 I2C 写时序

I2C 写时序如下图:

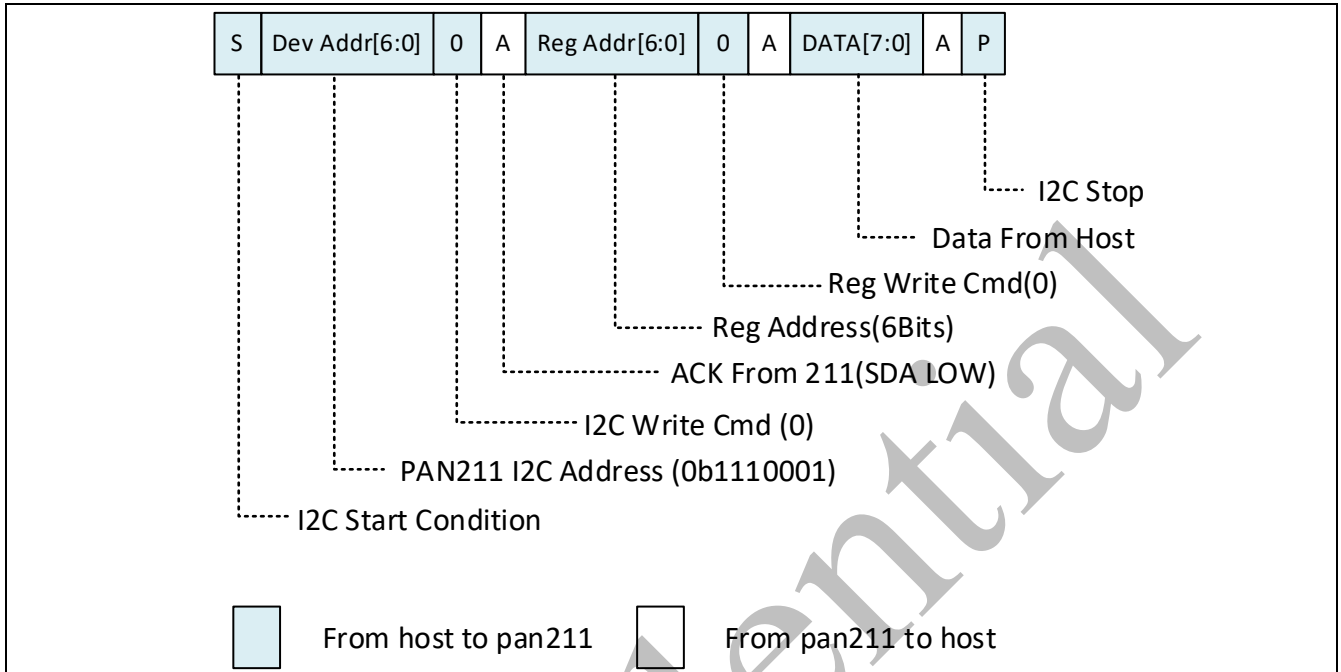


图 10-5 I2C 写时序

10.4.2 I2C 读时序

I2C 读时序如下图:

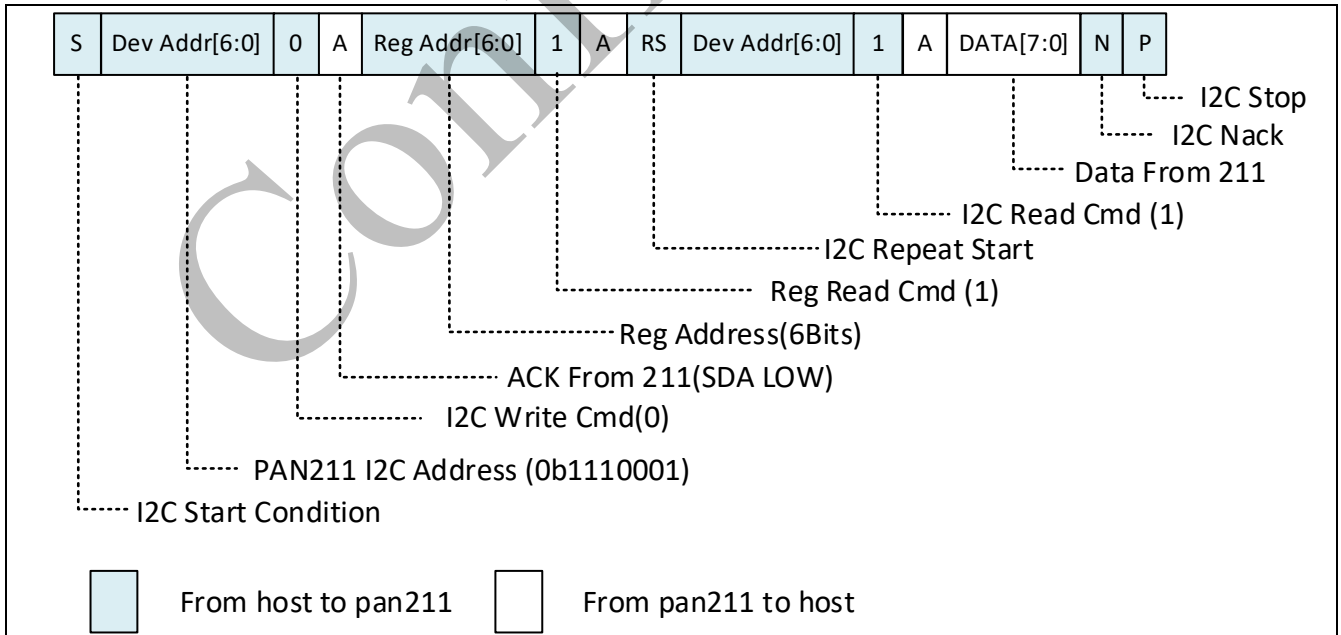


图 10-6 I2C 读时序

10.5 FIFO

正常使用时，PAN211x 提供两个 64 字节的 RAM，可合并为 128 字节。在 M1 模式和增强模式下，128 字节被分成发送和接收两个 FIFO，收发两个 FIFO 各占 64 字节；而在普通模式下，只存在收或发单向通信，此种场景下 FIFO 最大支持 128 字节。当使用超过 64 字节的数据长度时，在写入 FIFO 或接收数据前，必须将寄存器 FIFO_128_EN 置为 1。

FIFO 仅能存储和读取单个数据包的信息。如果 FIFO 中已存有一个数据包，在写入新数据前应先读取完毕，否则前一个数据包将被覆盖。在 STB3 及之后的工作模式中，FIFO 的读写操作可由 MAC、SPI 或 I2C 完成。FIFO 的读写地址为 0x01，通过 SPI 或 I2C 可以对该地址进行操作。

10.6 IRQ 中断

PAN211x 所有中断共同使用 1 个外部中断 IO 引脚 IRQ，中断引脚默认为低电平有效，可使用 IRQ_HIGH_EN 配置为高电平有效。中断可通过中断屏蔽寄存器屏蔽或打开，当然主机也可以通过查询中断状态寄存器的方式判断 PAN211x 当前的中断事件。

PAN211x 共有 8 种中断事件，如下表。

中断屏蔽寄存器	中断状态寄存器	描述
TX_IRQ_MASK	TX_IRQ	发射完成标志
TX_MAX_RT_IRQ_MASK	TX_MAX_RT_IRQ	自动重传到次数 IRQ
RX_ADDR_ERR_MASK	RX_ADDR_ERR_IRQ	FEC 模式下接收地址匹配错误
RX_CRC_ERR_IRQ_MASK	RX_CRC_ERR_IRQ	RX 出现 CRC ERROR 时拉高
RX_LENGTH_ERR_IRQ_MASK	RX_LENGTH_ERR_IRQ	增强模式接收包长错误
RX_PID_ERR_IRQ_MASK	RX_PID_ERR_IRQ	RX 接收到完全相同的包时拉高
RX_TIMEOUT_IRQ_MASK	RX_TIMEOUT_IRQ	RX 在设定时间内未能地址匹配
RX_IRQ_MASK	RX_IRQ	接收到一包正确数据后拉高

注意：

- 有些 PAN211x 芯片封装可能没有独立的中断引脚，此时可以采用 IOMUX 中断复用到数据引脚的方式来获取中断事件，详细请见下一章节。

10.7 IOMUX

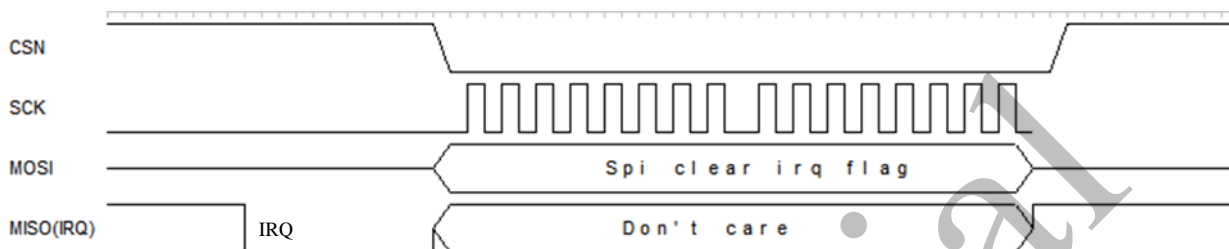
10.7.1 MISO 与 NRST_PAD 复用

MISO_PAD 默认功能为 NRST_PAD，如果需要使用四线 SPI 读功能，需要在上电流程中先配置 PAD_SEL_MISO（page0 的 reg03[0]）为 1。

10.7.2 MISO 与 IRQ 复用

如果芯片使用四线 SPI，没有 IRQ_PAD，可以把 IRQ 功能复用到 MISO_PAD 上。

IRQ 复用启用方法：配置 PAN211x 为四线 SPI 模式（REG_SPI3_EN 配为默认值 0），然后配置 IRQ_MOSI_MUX_EN（reg03[2]）为 1，这样 MISO_PAD 在 SPI 空闲时为 IRQ 功能。



10.7.3 MOSI 与 IRQ 复用

如果芯片使用三线 SPI，没有 IRQ_PAD，可以把 IRQ 功能复用到 MOSI_PAD 上。

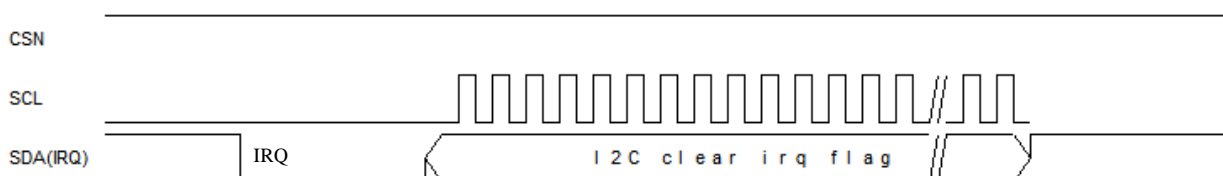
IRQ 复用启用方法：配置 PAN211x 为三线 SPI 模式（REG_SPI3_EN 配为 1），然后配置 IRQ_MOSI_MUX_EN（page0 的 reg03[2]）为 1，这样 MOSI_PAD 在 SPI 空闲时为 IRQ 功能。



10.7.4 SDA 与 IRQ 复用

如果 PAN211x 使用 I2C 接口，没有 IRQ_PAD，可以把 IRQ 功能复用到 SDA_PAD 上。

IRQ 复用启用方法：配置 IRQ_I2C_MUX_EN（page0 的 reg06[3]）为 1，且配置 IRQ_MOSI_MUX_EN（reg03[2]）为 0，这样 SDA 在空闲时为 IRQ 功能。



10.7.5 OCLK、外置 PA 和 IRQ 复用

该功能使用 pad_irq_mux[1:0]（page0 的 reg45[1:0]）来选择：

1. pad_irq_mux 为 3 或者默认值 0，IRQ_PAD 功能为 IRQ；
2. pad_irq_mux 为 1, IRQ_PAD 功能为 OCLK。其中若配置 oclk_sel[0][0x45][3:2] 为 0，输出 1K；配值为 1，输出 4K；配置为 2，输出 8M；配置为 3，输出 16M；
3. pad_irq_mux 为 2，IRQ_PAD 功能为外置 PA。

Confidential

11 寄存器

用户可以通过 SPI/I2C 对寄存器进行读/写操作，常用的寄存器基本上都在 PAGE0（下表缩写为 P0）内，如果要操作 PAGE1 内寄存器，须先要将页面切换到 PAGE1 再进行相应的寄存器进行操作。

地址	寄存器	BIT	默认值	读写	说明
P0	0x00	PAGE_CFG	0x00		参数页切换寄存器
	RESERVED	7:1		W/R	Reserved, 无法写入
	PAGE_SEL	0		W/R	0: 选择 Page0 1: 选择 Page1
P0	0x01	TRX_FIFO	-		
	FIFO Read/Write Access Point	7:0	-	W/R	FIFO 读写地址
P0	0x02	STATE_CFG	0x00		状态控制寄存器
	TX_FIFO_READY	7		W/R	连续发包模式使用，高脉冲则触发 FIFO 中的数据发射
	EN_LS_3V	6		W/R	电平转换使能。只有使能了这个信号，高电压区和低电压区之间才能通信。 0: 不使能；1: 使能
	POR_RSTL	5		W/R	1.2V 区复位 0: 复位； 1: 不复位
	ISO_TQ_0	4		W/R	多电压阈版本会把输入 spi_reg 的 1.2V 信号进行隔离的控制信号，默认会把 fifo_dout, status_modem, status_mac, status_dig2, status_debug_inf 隔离为 0，把 scan_nrst 隔离为 1 0: 对输入 spi_reg 的 1.2V 信号隔离为 0 1: 不隔离 注意：正常工作时要配为 1 建议在 DEEP_SLEEP 和 SLEEP 模式下配为 0；进入 STB1 后配 1，此时可以正常读取 1.2 区寄存器。
	RESERVED	3		W/R	
	OPERATE_MODE	2:0		W/R	0: 深度睡眠模式 1: 睡眠模式 2: STB1 模式(LDO 工作) 3: STB2 模式(OSC 工作) 4: STB3 模式(OSC 输出) 5: TX 6: RX
P0	0x03	SYS_CFG	0x02		系统控制寄存器
	RESERVED	7:3		W/R	禁止操作
	IRQ_MOSI_MUX_EN	2		W/R	0: MOSI 与 IRQ 不复用；

						1: SPI 模式, MOSI 与 IRQ 分时复用。 此寄存器配置为 1 时, I2C 模式无法使用
		SOFT_RSTL	1		W/R	1.2V 区逻辑复位 0: 复位; 1: 不复位
		PAD_SEL_MISO	0		W/R	默认为 0, MISO pad 功能为复位 PAD_RESET, 详见第 7 章 为 1 时, MISO pad 为 MISO
P0	0x04	SPI_CFG		0x73		SPI 总线配置寄存器
		REG_SPI3_EN	7		W/R	总线模式选择寄存器 0: 4 线 SPI 模式或 I2C 模式; 1: 选择 3 线 SPI 模式
		REG_MOSI_PUEN	6		W/R	mosi 管脚的寄存器控制模式 puen 控制 寄存器。REG_IN_PAD_MODE 配 0 时 生效, 配 1 时把 MOSI_PUEN 拉高。
		REG_CSN_PUEN	5		W/R	csn 管脚的寄存器控制模式 csn 控制寄 存器。REG_IN_PAD_MODE 配 0 时生 效, 配 1 时把 CSN_PUEN 拉高。
		REG_CSK_PUEN	4		W/R	Sck 管脚的寄存器控制模式 csk 控制寄 存器。REG_IN_PAD_MODE 配 0 时生 效, 配 1 时把 CSK_PUEN 拉高。
		REG_IN_PAD_MODE	3		W/R	SPI 输入管脚手动配置模式使能。 0: 正常模式 1: csn_puen 为 1, mosi_dien 为 1, mosi_oe 为 0
		REG_OUT_PAD_MODE	2:0		W/R	SPI 的 MISO 管脚模式选择, 用于 1 对 多的 SPI 应用, 详见第 11 章第 1 节。
P0	0x07	WMODE_CFG0		0x49		工作模式配置寄存器 0
		CRC_MODE	7:6		W/R	00: no crc; 01: crc8; 10: crc16; 11: crc24
		WORK_MODE	5:4		W/R	工作模式选择 01 或 00: 297 模式 10: 帧结构 FS01 模式 11: 帧结构 FS32 模式
		SCR_ENABLE	3		W/R	扰码功能是否使能 1: 使能; 0: 关闭
		ACCADDR_CRC_DIS	2		W/R	Crc 是否不包含地址选择 0: crc 包含地址, header 和 payload 1: crc 不包含地址
		TX_NOACK_EN	1		W/R	配置为 1 则增强型模式下 no-ack 发送位 为 1, 则不需要 rx 回复 ack
		ENDIAN	0		W/R	在帧结构 FS32 模式可选, 在 297L 模式 和帧结构 FS01 模式必须配 1 0: 小端; 1: 大端
P0	0x08	WMODE_CFG1		0x83		工作模式配置寄存器 1
		RX_GOON	7		W/R	出现 crc 错误、rx 长度错误、地址错误 时是否退出 RX 选择

					0:出现错误时退出 RX; 1: 出现错误时继续接收
		PRI_EXIT_RX	6	W/R	软件退出 rx 模式控制 0: 软件不退出 rx 模式 1: 软件退出 rx 模式 标志位: rx_timeout_irq
		FIFO_128_EN	5	W/R	使用超过 64 bytes 的数据包时配 1, 此时会把两个 64 bytes 的 FIFO 拼成一个 128 bytes 的 fifo 使用
		DPY_EN	4	W/R	增强型模式下: 配置该 bit 可以硬件自主判断接收包长度, 不必再在软件端配置接收 payload 长度 RX_PAYLOAD_LENGTH 信息; 普通型模式不支持。注意: 增强型 PTX 设备在接收带 payload ack 时, 必须使能该 bit
		ENHANCE	3	W/R	增强型模式配置为 1, 不能和 NORMAL_M1 或连续收发模式同时使用
		NORMAL_M1	2	W/R	增强模式 1, 不能和 ENHANCE 模式或连续收发模式同时使用。与 ENHANCE 模式区别在于帧结构为普通型 0: 此功能关闭 1: 此功能开启, trx 切换时无需判断其他标志位, 只需满足切换时间即可
		ADDR_BYTE_LENGTH	1:0	W/R	RX/TX 地址宽度,如果地址宽度设置低于 5 字节, 地址使用低字节 00: 2 字节; 01: 3 字节 10: 4 字节; 11: 5 字节
P0	0x09	RXPLEN_CFG		0x00	接收长度配置寄存器
		RX_PAYLOAD_LENGTH	7:0	W/R	接收端 payload 长度信息
P0	0x0A	TXPLEN_CFG		0x00	发送长度配置寄存器
		TX_PAYLOAD_LENGTH	7:0	W/R	发射端 payload 长度信息
P0	0x0B	RFIRQ_CFG		0x00	中断屏蔽寄存器
		TX_IRQ_MSK	7	W/R	配置为 1, 总中断 IRQ 将不会有该中断信息
		TX_MAX_RT_IRQ_MSK	6	W/R	配置为 1, 总中断 IRQ 将不会有该中断信息
		RX_ADDR_ERR_MSK	5	W/R	配置为 1, 总中断 IRQ 将不会有该中断信息
		RX_CRC_ERR_IRQ_MSK	4	W/R	配置为 1, 总中断 IRQ 将不会有该中断信息
		RX_LEN_ERR_IRQ_MSK	3	W/R	配置为 1, 总中断 IRQ 将不会有该中断信息
		RX_PID_ERR_IRQ_MSK	2	W/R	配置为 1, 总中断 IRQ 将不会有该中断信息
		RX_TIMEOUT_IRQ_MSK	1	W/R	配置为 1, 总中断 IRQ 将不会有该中断

						信息
		RX_IRQ_MSK	0		W/R	配置为 1，总中断 IRQ 将不会有该中断信息
P0	0x0C	PID_CFG		0x00		PID 标识配置寄存器
		PID_MANUAL_EN	7		W/R	若配置为 1，允许用户外部配置的 tx_pid_manual 和 rx_pid_manual
		ADDR_ERR_THR	6:4		W/R	Acc addr 匹配错误门限最大值 0: 完全匹配
		RX_PID_MANUAL	3:2		W/R	用户外部配置的 rx pid
		TX_PID_MANUAL	1:0		W/R	用户外部配置的 tx pid
P0	0x0D	TRXTWTL_CFG		0x00		收发切换等待时间配置寄存器
		TRX_TRANS_WAIT_TIME[7:0]	7:0		W/R	增强模式: tx 转 rx, 或 rx 转 tx 的额外等待时间低 8 位
P0	0x0E	TRXTWTH_CFG		0x00		收发切换等待时间配置寄存器
		RESERVED	7		W/R	
		TRX_TRANS_WAIT_TIME[14:8]	6:0		W/R	增强模式时, tx 转 rx, 或 rx 转 tx 的额外等待时间高 8 位。 时间长度计算公式: $TRX_TRANS_WAIT_TIME * 1\mu s$
P0	0x0F	PIPE0_RXADDR0_CFG		0xCC		Pipe0 Rx Address0 配置寄存器
		RX_ADDR[7:0]	7:0		W/R	rx_addr0
P0	0x10	PIPE0_RXADDR1_CFG		0xCC		Pipe0 Rx Address1 配置寄存器
		RX_ADDR[15:8]	7:0		W/R	
P0	0x11	PIPE0_RXADDR2_CFG		0xCC		Pipe0 Rx Address2 配置寄存器
		RX_ADDR[23:16]	7:0		W/R	
P0	0x12	PIPE0_RXADDR3_CFG		0xCC		Pipe0 Rx Address3 配置寄存器
		RX_ADDR[31:14]	7:0		W/R	
P0	0x13	PIPE0_RXADDR4_CFG		0xCC		Pipe0 Rx Address4 配置寄存器
		RX_ADDR[39:32]	7:0		W/R	
P0	0x14	TXADDR0_CFG		0xCC		Tx Address0 配置寄存器
		TX_ADDR[7:0]	7:0		W/R	tx_addr0
P0	0x15	TXADDR1_CFG		0xCC		Tx Address1 配置寄存器
		TX_ADDR[15:8]	7:0		W/R	
P0	0x16	TXADDR2_CFG		0xCC		Tx Address2 配置寄存器
		TX_ADDR[23:16]	7:0		W/R	
P0	0x17	TXADDR3_CFG		0xCC		Tx Address3 配置寄存器
		TX_ADDR[31:24]	7:0		W/R	
P0	0x18	TXADDR4_CFG		0xCC		Tx Address4 配置寄存器
		TX_ADDR[39:32]	7:0		W/R	
P0	0x19	PKT_EXT_CFG		0x00		数据包扩展配置寄存器
		W_RX_MAX_CTRL_EN	7		W/R	接收模式下最大包长功能开关 1: 打开; 0: 关闭
		HDR_LEN_EXIST	6		W/R	Header 和 length 是否存在选择 0: 不存在, payload_length 使用 RX_PAYLOAD_LENGTH 来决定; 1: 存在, header 和 length 在帧结构中

		HDR_LEN_NUMB	5:4		W/R	当 HDR_LEN_EXIST 为 1 时生效。 00: 禁止配置; 01: length 存在而且为地址后面第一个 byte, 没有 header; 10: length 存在而且为地址后面第二个 byte, Header 为地址后面第一个 byte; 11: length 存在而且为地址后面第三个 byte, Header 为地址后面两个 byte;
		PRI_TX_FEC	3		W/R	Tx 扩频功能打开
		PRI_RX_FEC	2		W/R	Rx 扩频功能打开
		PRI_CI_MODE	1:0		W/R	扩频模式选择 2'b00-S8; 2'b01-S2; 2'b1x-保留
P0	0x1A	SCR_CFG		0x7F		白化配置寄存器
		ACCADDR_SCR_DIS	7		W/R	scr 是否不包含地址选择 0: scr 包含地址, header 和 payload 1: scr 不包含地址
		SCR_INI	6:0		W/R	Scr 初始值
P0	0x1B	TXHDR0_CFG		0x00		发送 Header0 配置寄存器
		TX_HEADER0	7:0		W/R	HDR_LEN_EXIST=1, 且 HDR_LEN_NUMB 为 10 或 11 时生效
P0	0x1C	TXHDR1_CFG		0x00		发送 Header1 配置寄存器
		TX_HEADER1	7:0		W/R	HDR_LEN_EXIST=1, 且 HDR_LEN_NUMB 为 11 时生效
P0	0x1D	TXRAMADDR_CFG		0x00		TX FIFO 起始地址配置寄存器
		TX_RAM_START_ADDR	7:0		W/R	TX 端从 FIFO 取值的起始地址
P0	0x1E	RXRAMADDR_CFG		0x00		RX FIFO 起始地址配置寄存器
		RX_RAM_START_ADDR	7:0		W/R	RX 端向 FIFO 写值的起始地址
P0	0x1F	RXPIPE_CFG		0x01		多通道使能寄存器
		RESERVED	7:6		W/R	禁止操作
		PIPE5_EN	5		W/R	多通道接收模式下 pipe5 使能
		PIPE4_EN	4		W/R	多通道接收模式下 pipe4 使能
		PIPE3_EN	3		W/R	多通道接收模式下 pipe3 使能
		PIPE2_EN	2		W/R	多通道接收模式下 pipe2 使能
		PIPE1_EN	1		W/R	多通道接收模式下 pipe1 使能
		PIPE0_EN	0		W/R	多通道接收模式下 pipe0 使能
P0	0x20	PIPE1_RXADDR0_CFG		0xCC		Pipe1 Rx Address0 配置寄存器
		PIPE1_ADDR[7:0]	7:0		W/R	多通道接收模式下 pipe1 低 8 位
P0	0x21	PIPE1_RXADDR1_CFG		0xCC		Pipe1 Rx Address1 配置寄存器
		PIPE1_ADDR [15:8]	7:0		W/R	pipe1~pipe5 的地址高 32 位
P0	0x22	PIPE1_RXADDR2_CFG		0xCC		Pipe1 Rx Address2 配置寄存器
		PIPE1_ADDR [23:16]	7:0		W/R	
P0	0x23	PIPE1_RXADDR3_CFG		0xCC		Pipe1 Rx Address3 配置寄存器
		PIPE1_ADDR [31:24]	7:0		W/R	
P0	0x24	PIPE1_RXADDR4_CFG		0xCC		Pipe1 Rx Address4 配置寄存器
		PIPE1_ADDR [39:32]	7:0		W/R	

P0	0x25	PIPE2_RXADDR0_CFG		0xCC		Pipe2 Rx Address0 配置寄存器
		PIPE2_ADDR [7:0]	7:0		W/R	多通道接收模式下 pipe2 低 8 位
P0	0x26	PIPE3_RXADDR0_CFG		0xCC		Pipe3 Rx Address0 配置寄存器
		PIPE3_ADDR [7:0]	7:0		W/R	多通道接收模式下 pipe3 低 8 位
P0	0x27	PIPE4_RXADDR0_CFG		0xCC		Pipe4 Rx Address0 配置寄存器
		PIPE4_ADDR [7:0]	7:0		W/R	多通道接收模式下 pipe4 低 8 位
P0	0x28	PIPE5_RXADDR0_CFG		0xCC		Pipe5 Rx Address0 配置寄存器
		PIPE5_ADDR [7:0]	7:0		W/R	多通道接收模式下 pipe5 低 8 位
P0	0x29	TXAUTO_CFG		0x03		自动传输配置寄存器
		ARD	7:4		W/R	自动传输延时 0000 :250μs 0001 :500μs 0010 :750μs 1111: 4000μs
		ARC	3:0		W/R	自动传输次数设置 0000: 不带 ACK 的通信模式 0001~1111: 带 ACK 的通信模式 0001: 发射后接收 ACK, 不重传 0002: 发射后接收 ACK, 最多重传 1 次 1111: 发射后接收 ACK, 最多重传 14 次
P0	0x2A	TRXMODE_CFG		0x01		收发模式配置寄存器
		REG_TX_CFG_MODE	7		W/R	0: 单次发送模式; 1: 连续发送模式
		REG_RX_CFG_MODE	6:5		W/R	0: 单次接收模式 1: 带超时的单次接收模式 2: 连续接收模式
		PRE_2BYTE_MODE	4		W/R	2M 模式下 297 preamble 扩展使能, 配 1 时 297-preamble 重复两遍, 可提高 2M 模式下收包率
		W_PRE_SYNC_12B_EN	3		W/R	12bit presync 使能, 如果配 1, 地址有 12bit 匹配上就会产生预同步信号
		W_PRE_SYNC_8B_EN	2		W/R	8bit presync 使能, 如果配 1, 地址有 8bit 匹配上就会产生预同步信号
		W_PRE_SYNC_4B_EN	1		W/R	4bit presync 使能, 如果配 1, 地址有 4bit 匹配上就会产生预同步信号
		W_PRE_SYNC_EN	0		W/R	Pre sync 输出使能。如果 w_pre_sync_en 配 1 而 w_pre_sync_12b_en、w_pre_sync_8b_en、w_pre_sync_4b_en 都配 0, 地址有 16bit 匹配上会产生预同步信号。其作用为地址 match 完全之前提前拉起来的一个信号 prematch, phy 用来锁定 AGC, 防止在地址阶段 AGC 跳动。
P0	0x2B	RXTIMEOUTL_CFG		0xD0		接收超时配置寄存器

		REG_RX_TIMEOUT[7:0]			W/R	接收超时设置，低 8 位。
P0	0x2C	RXTIMEOUTH_CFG		0x07		接收超时配置寄存器
		REG_RX_TIMEOUT[15:8]			W/R	接收超时设置，高 8 位。计算公式： REG_RX_TIMEOUT*1us
P0	0x2D	BLEMATCH_CFG0		0x00		BLE 过滤配置寄存器 0
		SNIF_EN	7		W/R	sniffer 使能
		WL_MATCH_MODE	6:4		W/R	BLE RX 模式基于 payload 的白名单过滤模式选择 000：不过滤，全部上报 001：只需匹配上 WL_ADVA[47:40]即上报 010：只需匹配上 WL_ADVA[47:32]即上报 011：只需匹配上 WL_ADVA[47:24]即上报 100：只需匹配上 WL_ADVA[47:16]即上报 101：只需匹配上 WL_ADVA[47:8]即上报 110：需要 WL_ADVA[47:0]全部匹配即上报 111：同 000，不过滤全部上报
		BLELEN_MATCH_MODE	3:2		W/R	BLE RX 模式基于 Header.Length 的过滤机制 00：不过滤 length 01：收到的 length 等于 payload_length 才继续收包 10：收到的 length 大于 payload_length 才继续收包 11：收到的 length 小于 payload_length 才继续收包
		PATT_MATCH_THRESHOLD[9:8]	1:0		W/R	FEC decoder pattern match threshold 高 2 位
P0	0x2E	BLEMATCH_CFG1		0x28		BLE 过滤配置寄存器 1
		PATT_MATCH_THRESHOLD[7:0]	7:0		W/R	FEC decoder pattern match threshold 低 8 位
P0	0x2F	WLIST0_CFG		0x00		BLE 白名单数据 0 配置寄存器
		WL_ADVA[7:0]	7:0		W/R	BLE RX 模式白名单设置，该白名单为 Payload 当中的某一段（可配置），跟寄存器 PLD_START_BYTE 以及 WL_MATCH_MODE 配合使用
P0	0x30	WLIST1_CFG		0x00		BLE 白名单数据 1 配置寄存器
		WL_ADVA[15:8]	7:0		W/R	
P0	0x31	WLIST2_CFG		0x00		BLE 白名单数据 2 配置寄存器
		WL_ADVA[23:16]	7:0		W/R	
P0	0x32	WLIST3_CFG		0x00		BLE 白名单数据 3 配置寄存器
		WL_ADVA[31:24]	7:0		W/R	
P0	0x33	WLIST4_CFG		0x00		BLE 白名单数据 4 配置寄存器
		WL_ADVA[39:32]	7:0		W/R	

P0	0x34	WLIST5_CFG		0x00		BLE 白名单数据 5 配置寄存器
		WL_ADVA[47:40]	7:0		W/R	
P0	0x35	BLEMATCHSTART_CFG		0x07		BLE 白名单过滤起始地址配置寄存器
		W_LQI_EN_2BYTE	7		W/R	2B 地址模式下需要打开，使能 LQI 信号辅助进行同步
		RESERVED	6		W/R	
		PLD_START_BYTE	5:0		W/R	BLE RX 模式基于 BLE payload 的过滤机制，配置白名单过滤的起始字节，广播包 payload 范围 9~39，前 8 个 byte 为 Header(2)+ AdvA(6)，与寄存器 WL_MATCH_MODE 以及 WL_ADVA 一起使用 配置为 1~6：从 AdvA 开始过滤 配置为 7~39：从 payload 开始过滤
P0	0x6F	MISC_CFG		0x00		它项配置寄存器
		RESERVED	7		W/R	
		ENH_NOACK_RX_CONT_DIS	6		W/R	默认为 0，增强型 RX 收到 noack 的包，清掉 irq 后继续接收；配 1 时，必须退出 RX 重新进 RX 才能接收
		I_NDC_PREAMBLE_SEL	5		W/R	正常配置为跟 NRF_ENHANCE 相同的值
		PID_LOW_SEL	4		W/R	默认为 0，pid 在中间；配置为 1 时，pid 在最低两位
		IRQ_HIGH_EN	3		W/R	默认为 0，所有 irq 都是低有效；配 1 时，所有 irq 为高有效，但是 i2c 与 irq 复用模式不支持这种配置。
		ACK_PIPE	2:0		W/R	1 对多，RX 回 ACK 的地址 PIPE 选择
P0	0x73	RFIRQFLG		0x00		RF 中断状态寄存器
		TX_IRQ	7		W/R	发射完成标志，写 1 清此 IRQ
		TX_MAX_RT_IRQ	6		W/R	自动重传到次数 IRQ，写 1 清此 IRQ
		RX_ADDR_ERR_IRQ	5		W/R	fec 模式下接收地址匹配错误，写 1 清此 IRQ
		RX_CRC_ERR_IRQ	4		W/R	RX 出现 crc_err 时拉高，写 1 清此 IRQ
		RX_LENGTH_ERR_IRQ	3		W/R	增强模式接收包长错误，写 1 清此 IRQ
		RX_PID_ERR_IRQ	2		W/R	RX 接收到完全相同的包时拉高，写 1 清此 IRQ
		RX_TIMEOUT_IRQ	1		W/R	RX 在设定时间内未能地址匹配，拉高，写 1 清此 IRQ
		RX_IRQ	0		W/R	接收到一包正确数据后拉高，写 1 清 RX_IRQ 和 efuse_wr_irq
P0	0x74	STATUS0		0x0C		状态寄存器 0
		RX_CI_ERR	7		R	扩频模式，ci_err
		RX_SYNC_ADDR	6:4		R	多通道模式地址配上的通道号
		RX_PID	3:2		R	RX 的 pid
		TX_PID	1:0		R	Tx 的 pid
P0	0x75	STATUS1		0x00		状态寄存器 1

		RX_HEADER[7:0]	7:0		R	RX 收到的 header 低 8 位
P0	0x76	STATUS2		0x00		状态寄存器 2
		RX_HEADER[15:8]	7:0		R	RX 收到的 header 高 8 位
P0	0x77	STATUS3		0x00		状态寄存器 3
		RX_PAYLOAD_LENGTH	7:0		R	接收到包的长度

Confidential

12 参考原理图

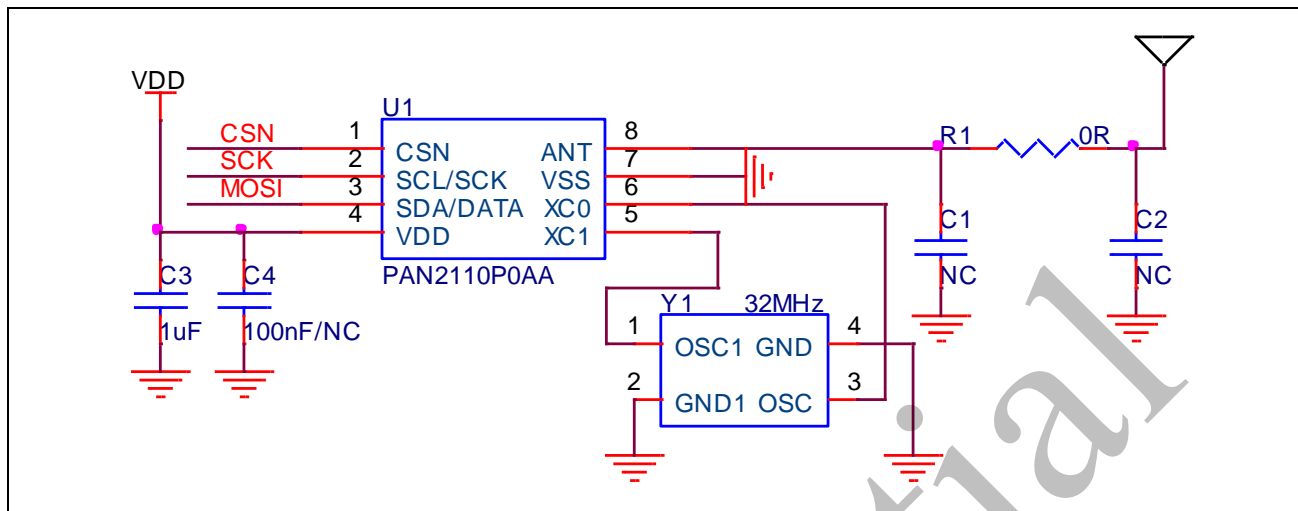


图 12-1 SOP8 参考原理图

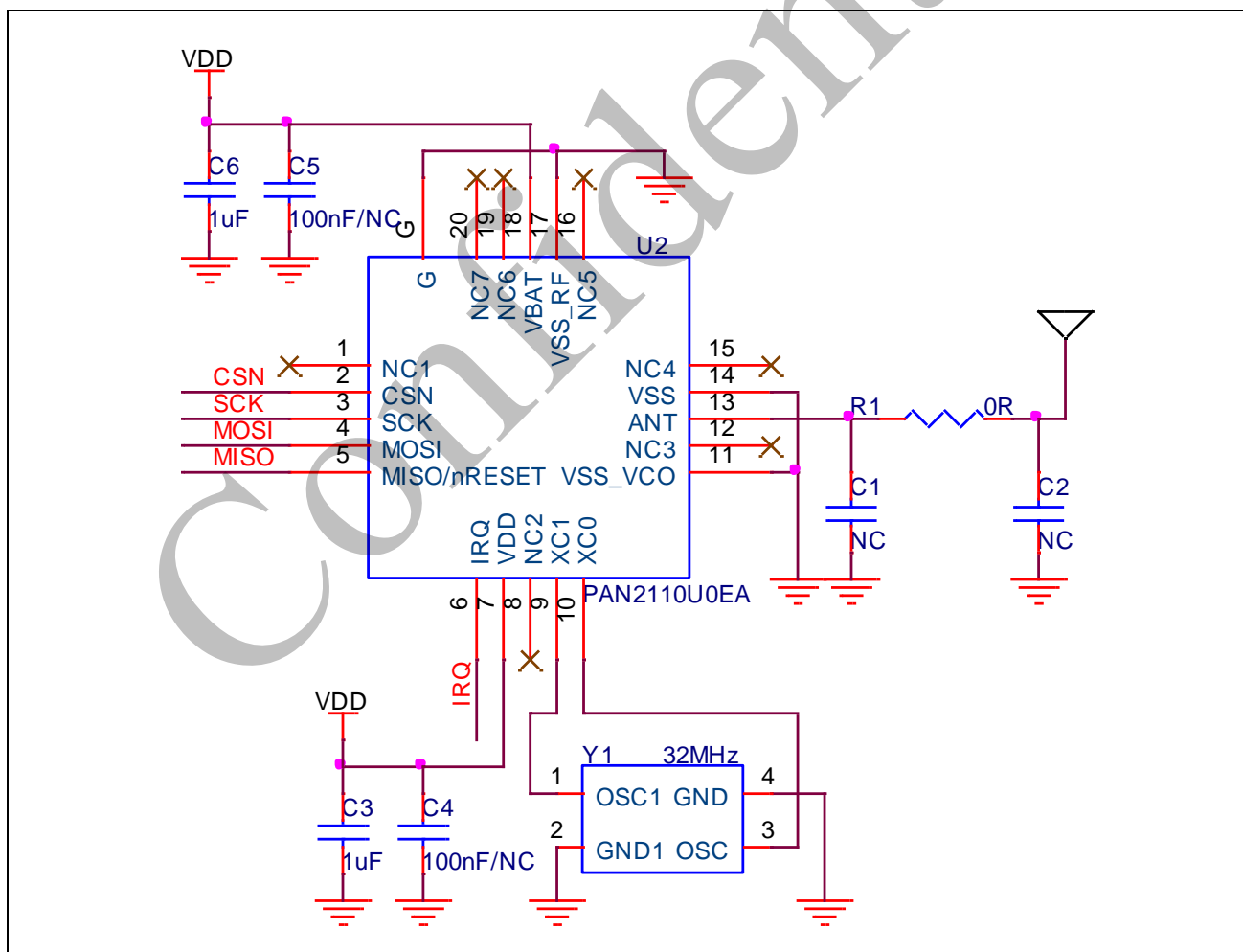


图 12-2 QFN20 参考原理图

13 封装尺寸

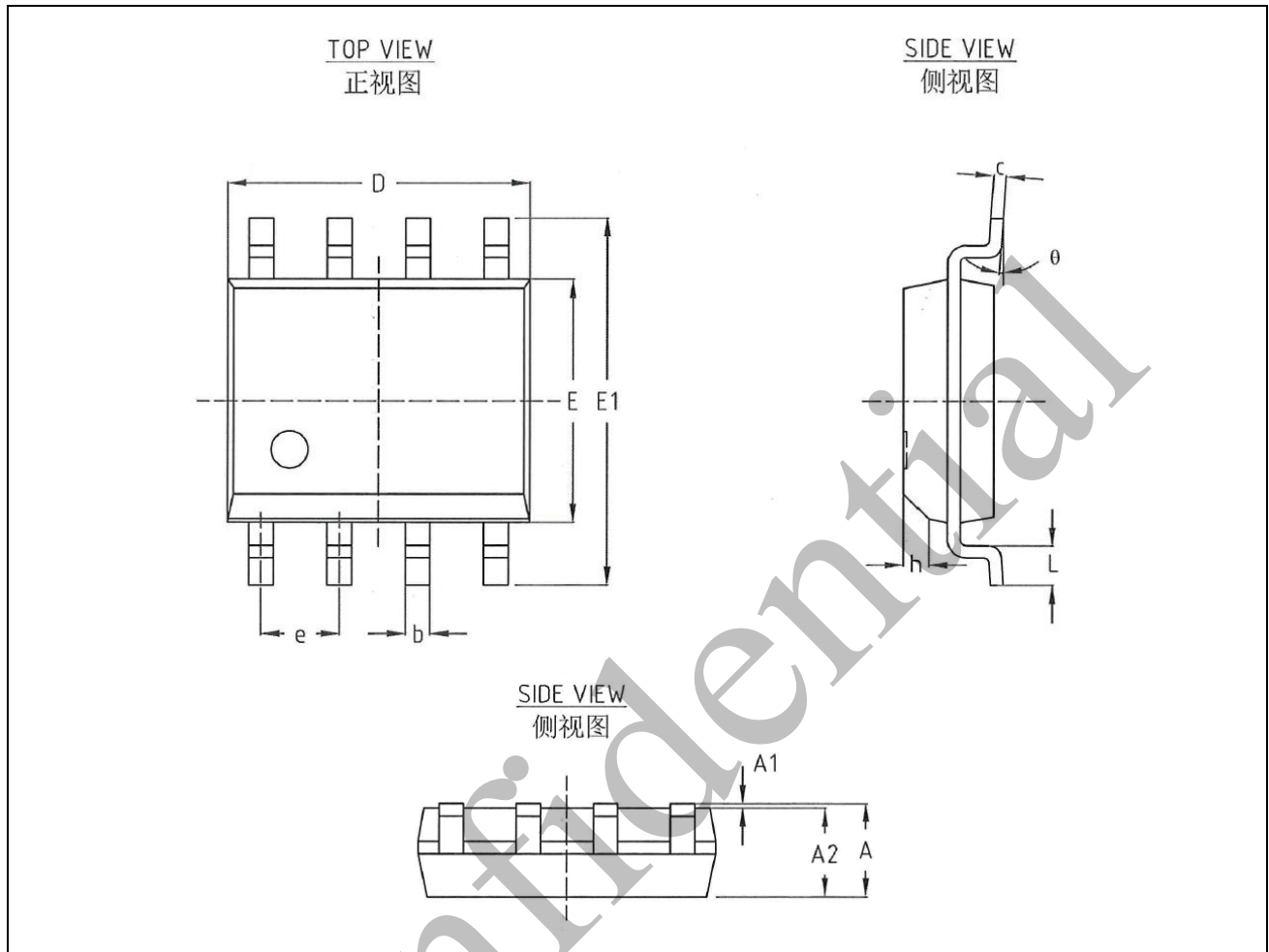


图 13-1 SOP8 封装图

表 13-1 SOP8 封装尺寸

符号	最小值(mm)	典型值(mm)	最大值(mm)
A	-	-	1.80
A1	0.05	-	0.25
A2	1.25	-	1.60
b	0.35	-	0.50
c	0.19	-	0.25
D	4.80	4.90	5.00
E	3.80	3.90	4.00
E1	5.80	6.00	6.20
e	1.27 BSC		
L	0.40	-	1.00
h	0.30	-	0.50
Ø	0	-	8°

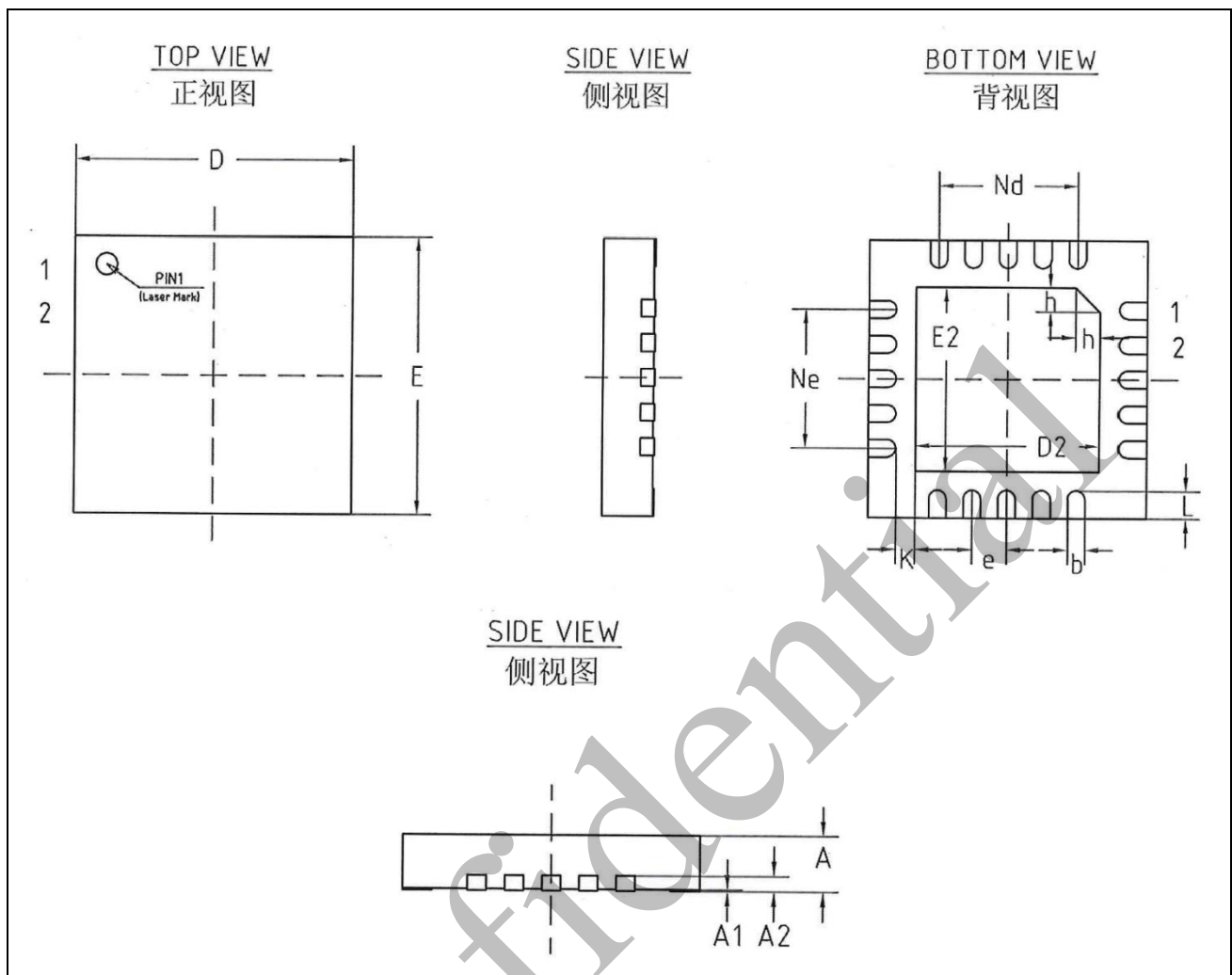


图 13-2 QFN20 封装图

表 13-2 QFN20 封装尺寸

符号	最小值(mm)	典型值(mm)	最大值(mm)
A	0.70	0.75	0.80
A1	-	0.02	0.05
A2	0.203 REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
D2	2.50	2.65	2.75
E	3.90	4.00	4.10
E2	2.50	2.65	2.75
e	0.50 BSC		
K	0.225	0.275	0.325
L	0.30	0.40	0.50
h	0.30	0.35	0.40
Ne	2.00 BSC		
Nd	2.00 BSC		

14 注意事项

- 1) 该产品属 CMOS 器件，在储存、运输、使用过程中要注意防静电。
- 2) 器件使用时接地要良好。
- 3) 回流焊温度不能超过 260℃。

无铅回流焊工艺曲线如下图：

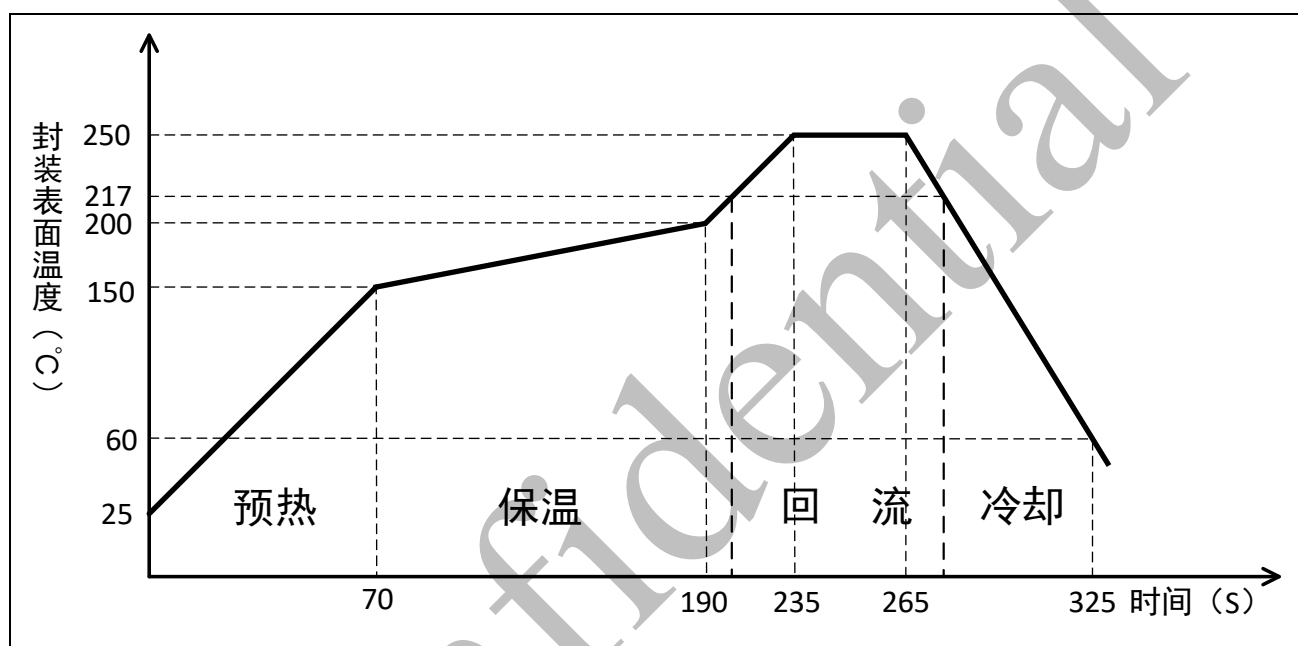


图 14-1 回流焊工艺曲线图

15 储存条件

- 1) 产品在密封包装中储存：在温度小于 30°C 且湿度小于 90%时，可达 12 个月。
- 2) 包装袋被打开后，元器件将被回流焊制程或其他的高温制程所采用时必须符合：
 - a) 在 72 小时内且工厂环境为小于 30°C≤60%RH 完成；
 - b) 保存在 10%RH 环境下；
 - c) 使用前进行 125°C，24h 烘烤去除内部水汽。
- 3) MSL（包装湿度敏感性）：3 级（根据 IPC/JEDEC J-STD-020 确定）

缩略语

ADC	模数转换器
CAD	信道活跃检测
Chirp	线性调频
CRC	循环冗余校验
CSN	SPI 片选信号
DAC	数模转换器
DCDC	直流变换器
FIFO	先进先出
GPIO	通用型输入输出
IRQ	中断请求
LDO	低压差线性稳压器
LPF	低通滤波器
MAC	介质访问控制层
MCU	微处理单元
Mixer	混频器
Modem	调制解调器
OSC	振荡器
PA	功率放大器
RF	射频
PLL	锁相环
PMU	电源管理单元
POR	上电复位
RAM	随机存取存储器
RSSI	信号强度指示
SCK	SPI 时钟信号
SF	扩频因子
SPI	串行外设接口
STB	待机模式
Sync	同步
VCO	压控振荡器

修订历史

Version	Date	Content
V1.0	2024.09	初版

文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

商标

磐启是磐启微电子有限公司的商标。本文档中提及的其他名称是其各自所有者的商标/注册商标。

免责声明

本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，磐启微电子有限公司对本文档内容不做任何明示或暗示的声明或保证。

联系方式



上海磐启微电子有限公司

张江高科技园区盛夏路 666 号 D 栋 302 室
上海市浦东新区



021-50802371

<http://www.panchip.com>

