



PAN107 系列

产品说明书

V2.0 May. 2025

Confidential

上海磐启微电子有限公司

BLE SoC 收发器

概述

PAN107 系列集成了 BLE5.3 和 2.4GHz 双模的无线收发电路 SOC 芯片。无线收发电路工作在 2.400~2.483GHz 世界通用 ISM 频段。PAN107 系列内置 512KB Flash 程序存储器，48KB 的 SRAM 存储器。此外，PAN107 系列配置了丰富的外设，包括高达 26 个 GPIO，8 路 PWM，1 个 32 位定时器，2 个 24 位定时器，1 路 I2C，2 路 UART，2 路 SPI，7 个外部通道的 ADC，WDT，WWDT，USB2.0 (Full speed)，32K RC 自动校准等。PAN107 系列适用于高精度室内定位 (AoA)、无线鼠键、智能家居以及电子货架标签等应用领域。

主要特性

- **MCU**
 - 32 位 MCU，最高主频 48MHz
- **内存**
 - Flash: 内置 512KB，支持深度睡眠模式
 - SRAM: 48KB
 - eFuse: 128B
 - Cache: 4KB
- **低功耗**
 - 接收模式: 2.5mA@1Mbps DCDC
 - 发射模式: 5.06mA@0dBm (DCDC)
 - 待机模式: 0.28uA
 - 待机模式 (SRAM 保留): 1.88uA (支持 GPIO / XTL / RCL 唤醒)
 - 深度睡眠模式: 3.37uA (All Logic Retention, GPIO, XTL, RCL 可唤醒)
- **时钟**
 - 32MHz RC
 - 32MHz XTAL
 - 32kHz RC
 - 32.768kHz XTAL
 - DPLL(48MHz)
- **RF**
 - 支持模式
 - BLE5.3 的各种模式: 1Mbps、2Mbps、500kbps、125kbps
 - 2.4G 私有协议: 1Mbps、2Mbps、500kbps、250kbps、125kbps，支持硬件 ACK
 - 发射功率: 最高 9dBm
 - 接收灵敏度
 - -99dBm@125kbps
 - -99dBm@500kbps
 - -96dBm@1Mbps
 - -93dBm@2Mbps
 - RSSI
 - 分辨率: 0.25dB
 - 精度: ± 2 dB
 - 范围: -90 ~ -15dBm
 - 支持单天线
 - 安规: BQB / ETSI / FCC
- 一秒广播和扫描一次，每次遍历 37、38、39 三个信道，平均功耗约为 13uA
- **外设**
 - 高达 26 个 GPIO
 - 8 路 PWM
 - 1 个 32 位定时器，2 个 24 位定时器
 - 1 路 I2C
 - 2 路 UART
 - 2 路 SPI
 - DMA
 - 12 路 ADC (7 个 ext、VBG_1P2、VBG_VT、1/4VDD、VBG_0P6、Temp2)
 - 支持 WDT / WWDT
 - 支持 IO / BOD / POR / LVR / System 复位
 - FMC (支持 IAP，支持地址为 0x0 的引导加载程序)
 - 时钟测量，时钟校准
 - USB2.0 (Full_speed)
 - Flash 数据加密
- **温度传感器**
 - 支持温度传感器
 - 检测范围: -40 ~ 85°C
- **电源管理**
 - 集成电压调节器
 - 工作电压: 1.8 ~ 3.6V (DCDC ON: 2 ~ 3.6V)
- **封装**
 - QFN32 (4*4) / QFN20 (3*3)
 - QFN40 (5*5) / LGA20
- **工作条件**
 - 工作温度: -40 ~ 85°C / -40 ~ 105°C
 - 存储温度: -60 ~ 150°C

典型应用

- 电子货架标签
- 无线鼠标和键盘
- LED 灯控

蓝牙特性

蓝牙低功耗控制器

The PAN107 系列蓝牙低功耗控制器支持蓝牙规范 5.3 版所需的所有低功耗特性。控制器支持以下功能：

- 支持 1M PHY, 2M PHY 和 Coded PHY (s2 和 s8)
- 支持 Advertising, Scanning, Initiating and Connection (Central 和 Peripheral)
- 最多同时有 6 个链路层状态机：
 - 被动扫描 × 1
 - 不可连接的广播 × 1
 - 任何其他组合（传统/扩展/周期广播、扫描和连接）× 4
- 支持 LE 功能：
 - LL 加密
 - LE 数据包长度扩展
 - LL 隐私
 - 扩展扫描仪过滤策略
 - LE 扩展和周期广播
 - 跳频算法#2
 - 固定频率扩展信号（CTE）
- 支持更新信道统计

蓝牙主机

- 具有所有可能的 LE 角色的通用访问配置文件 (GAP)
 - Peripheral & Central
 - Observer & Broadcaster
- GATT（通用属性配置文件）
 - Server（作为传感器）
 - Client（连接传感器）
- 配对支持，包括蓝牙 4.2 的安全连接功能
- 非易失性存储支持永久存储蓝牙特定设置和数据
- HCI 驱动程序抽象
 - 3-Wire (H5) & 5-Wire (H4) UART
 - SPI
 - 本地控制器支持作为虚拟 HCI 驱动程序

蓝牙 Mesh

- 兼容蓝牙 SIG Mesh Profile 1.0.1
- 支持 Mesh Provisioning
- Provisioner: PB-ADV
- Provisionee: PB-ADV、PB-GATT 和 PB-Remote
- 支持网状节点功能：中继(Relay)、代理(Proxy)、好友节点(Friend)、低功耗节点(LPN)
- 支持网格模型
 - SIG 模型：配置模型、健康模型和通用模型（开关和灯光控制模型）
 - SIG 开发模型：PB-Remote 模型和 SIG OTA 模型
- 支持百度小度、阿里巴巴 Aligene、亚马逊 Echo 多个智能音箱同时控制
- 支持网络控制：HeartBeat、Subnet、Secure Beacon 和 Group Control
- 支持超过 256 个节点的无延迟切换控制
- 网状安全
 - Provisioning: FIPS P-256 椭圆曲线加密
 - Message: AES-CCM 加密
 - Network: SEQ Control、IV Index 和 Key Fresh

私有 2.4GHz 功能

- 支持 250K, 1M 和 2M PHY
- XN297L, PAN1026 收发器协议兼容
- 支持 No Acknowledge、Acknowledge 和 Acknowledge with Payload
- 支持 CRC8、CRC16 和 CRC24
- 支持 Whitening
- 兼容蓝牙框架结构，可支持蓝牙广播和扫描
- 兼容蓝牙 CODED PHY S2/S8
- 支持 2-byte 地址
- 支持与 BLE 协议相同的扩频功能

目录

概述	2
主要特性	2
典型应用	2
蓝牙特性	3
蓝牙低功耗控制器	3
蓝牙主机	3
蓝牙 Mesh	3
私有 2.4G 功能	3
目录	4
1 命名规则	7
2 订购信息	8
3 系统结构方框图	9
4 引脚信息	10
4.1 引脚图	10
4.2 引脚说明	14
5 电气特性	19
5.1 RF 特性	19
5.2 GPIO 特性	23
5.3 复位特性	24
5.4 时钟特性	25
5.5 ADC 特性	26
5.6 PMU 特性	28
5.7 常规工作条件	28
5.8 DCDC 特性	28
5.9 电气敏感性	29
5.10 绝对最大额定值	29
5.11 MCU 电流特性	30
6 参考原理图	33
7 封装信息	34
缩略语	38
修订历史	39
联系方式	40

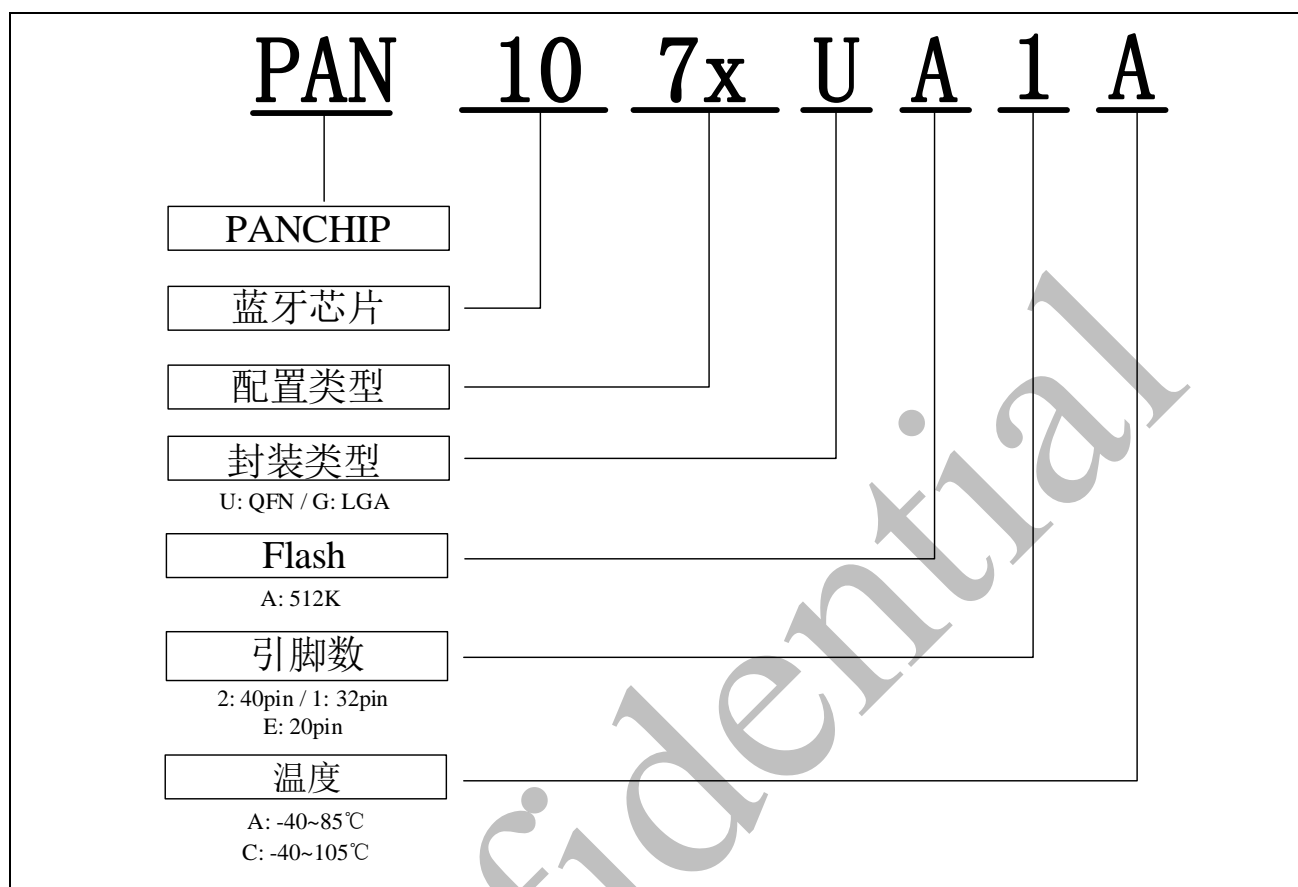
表目录

表 4-1 引脚说明	14
表 5-1 通用 RF 特性	19
表 5-2 TX 特性	19
表 5-3 RX 特性	20
表 5-4 RSSI 特性	21
表 5-5 RF Timing 特性	21
表 5-6 RF 功耗特性	22
表 5-7 单个 IO 组合测试	23
表 5-8 组合测试	23
表 5-9 nRESET 输入特性	24
表 5-10 复位特性	24
表 5-11 HXTAL 特性	25
表 5-12 LXTAL 特性	25
表 5-13 32MHz RCH 特性	25
表 5-14 32kHz RCL 特性	26
表 5-15 DPLL 特性	26
表 5-16 电源及输入范围条件	26
表 5-17 ADC 内置电压基准	27
表 5-18 时间参数	27
表 5-19 线性度参数	27
表 5-20 RIN	27
表 5-21 PMU 特性	28
表 5-22 常规工作条件	28
表 5-23 DCDC 特性	28
表 5-24 电气敏感性	29
表 5-25 绝对最大额定值	29
表 7-1 QFN40 封装尺寸	34
表 7-2 QFN32 封装尺寸	35
表 7-3 QFN20 封装尺寸	36
表 7-4 LGA20 封装尺寸	37

图目录

图 3-1 系统结构方框图.....	9
图 4-1 QFN 40 引脚图.....	10
图 4-2 QFN 32 引脚图.....	11
图 4-3 QFN 20 引脚图.....	12
图 4-4 LGA 20 引脚图.....	13
图 7-1 QFN40 封装图.....	34
图 7-2 QFN32 封装图.....	35
图 7-3 QFN20 封装图.....	36
图 7-4 LGA20 封装图.....	37

1 命名规则



2 订购信息

产品型号	芯片类型	封装	引脚数	IO	FLASH	RAM	温度	包装
PAN1070UA2A	BLE5.3	QFN	40	26	512K	48K	-40~85°C	Tape & Reel
PAN1070UA1A	BLE5.3	QFN	32	21	512K	48K	-40~85°C	Tape & Reel
PAN1070UA1C	BLE5.3	QFN	32	21	512K	48K	-40~105°C	Tape & Reel
PAN1070UAEC	BLE5.3	QFN	20	8	512K	48K	-40~105°C	Tape & Reel
PAN1070GAEC	BLE5.3	LGA	20	10	512K	48K	-40~105°C	Tape & Reel

订购前，请咨询销售以获取最新的量产信息。

Confidential

3 系统结构方框图

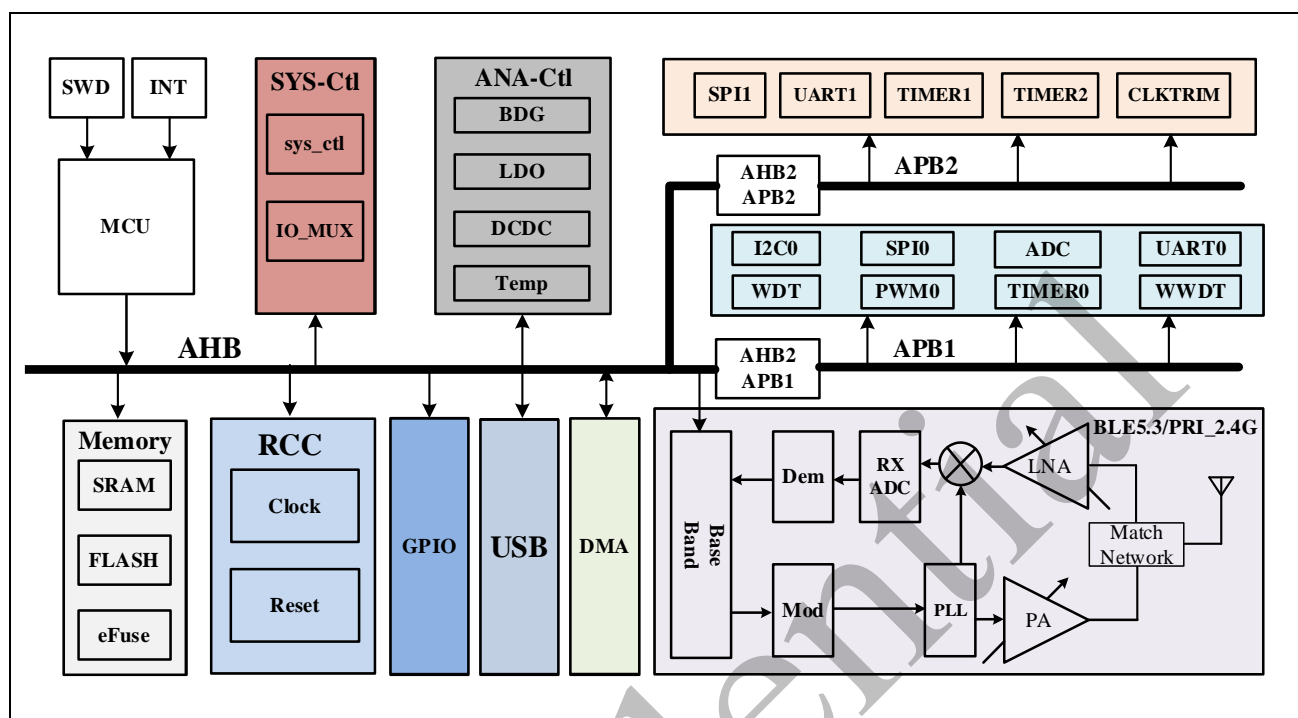


图 3-1 系统结构方框图

4 引脚信息

4.1 引脚图

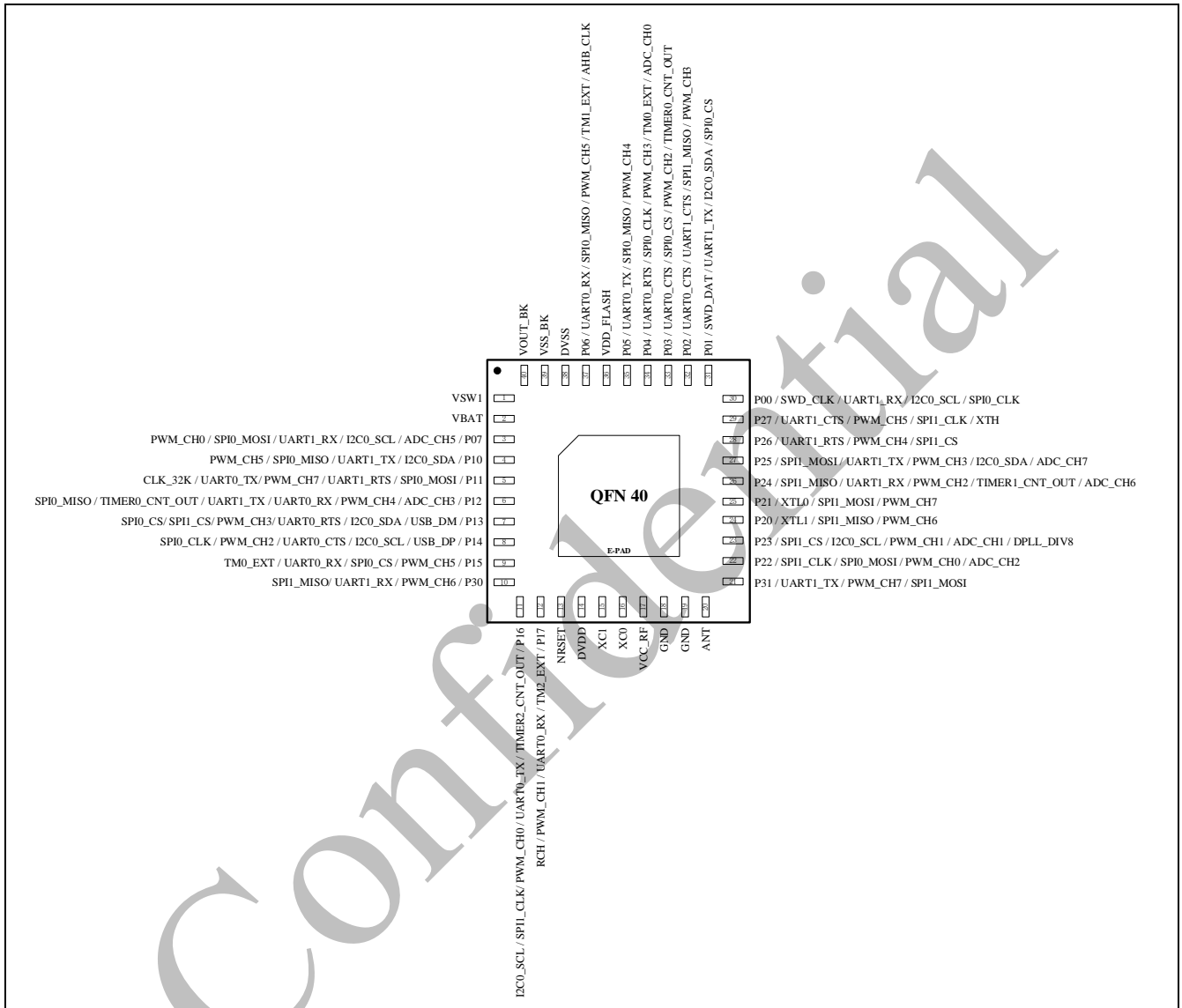


图 4-1 QFN 40 引脚图

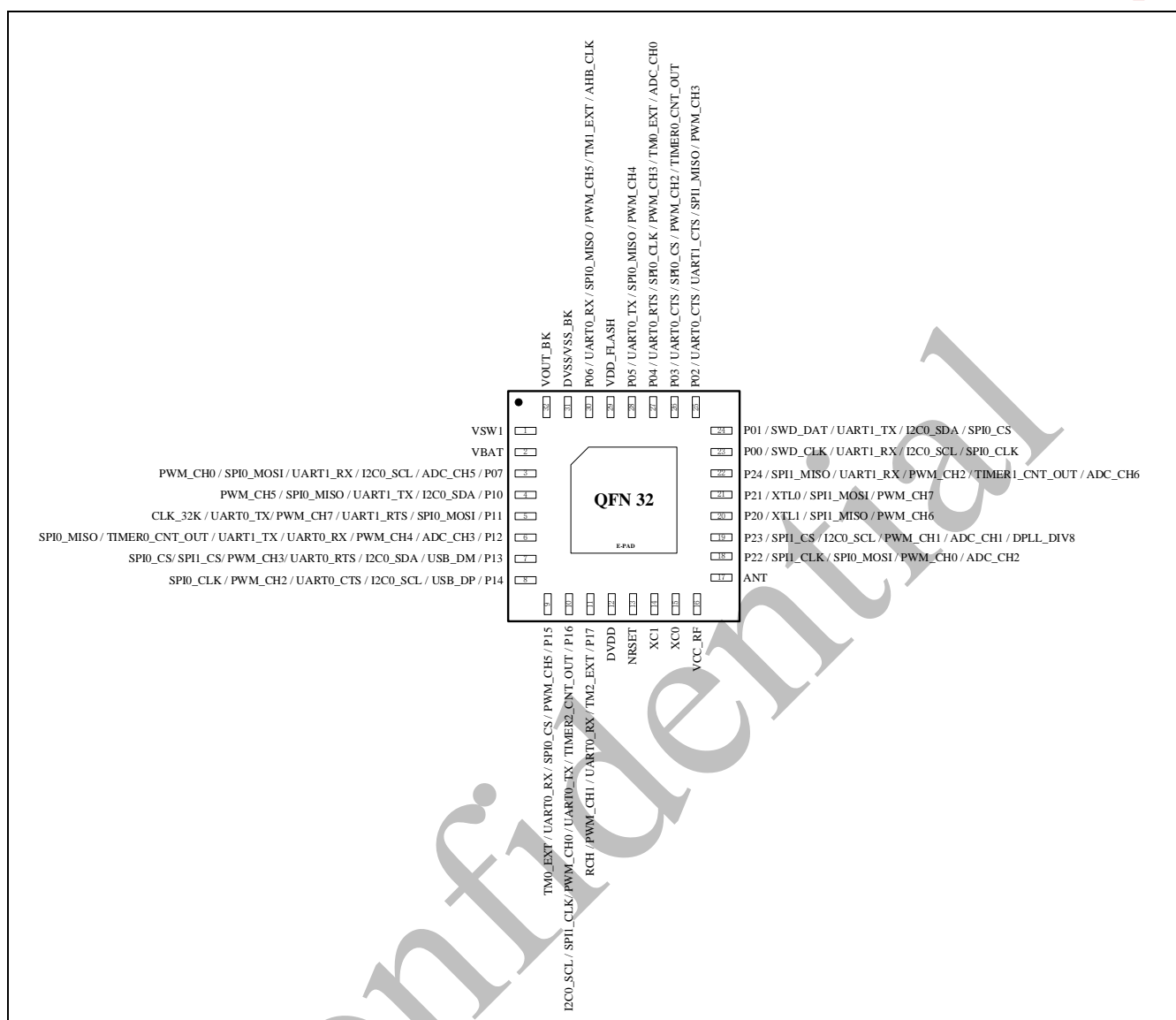


图 4-2 QFN 32 引脚图

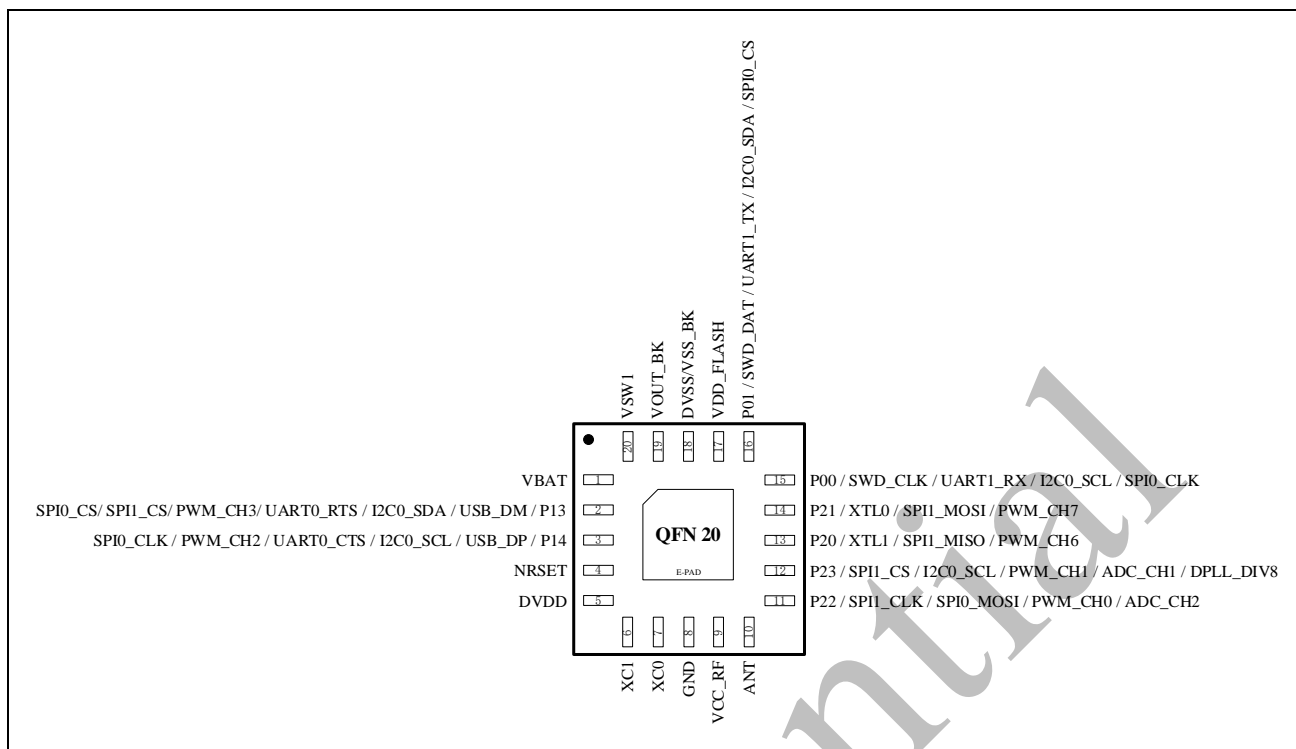


图 4-3 QFN 20 引脚图

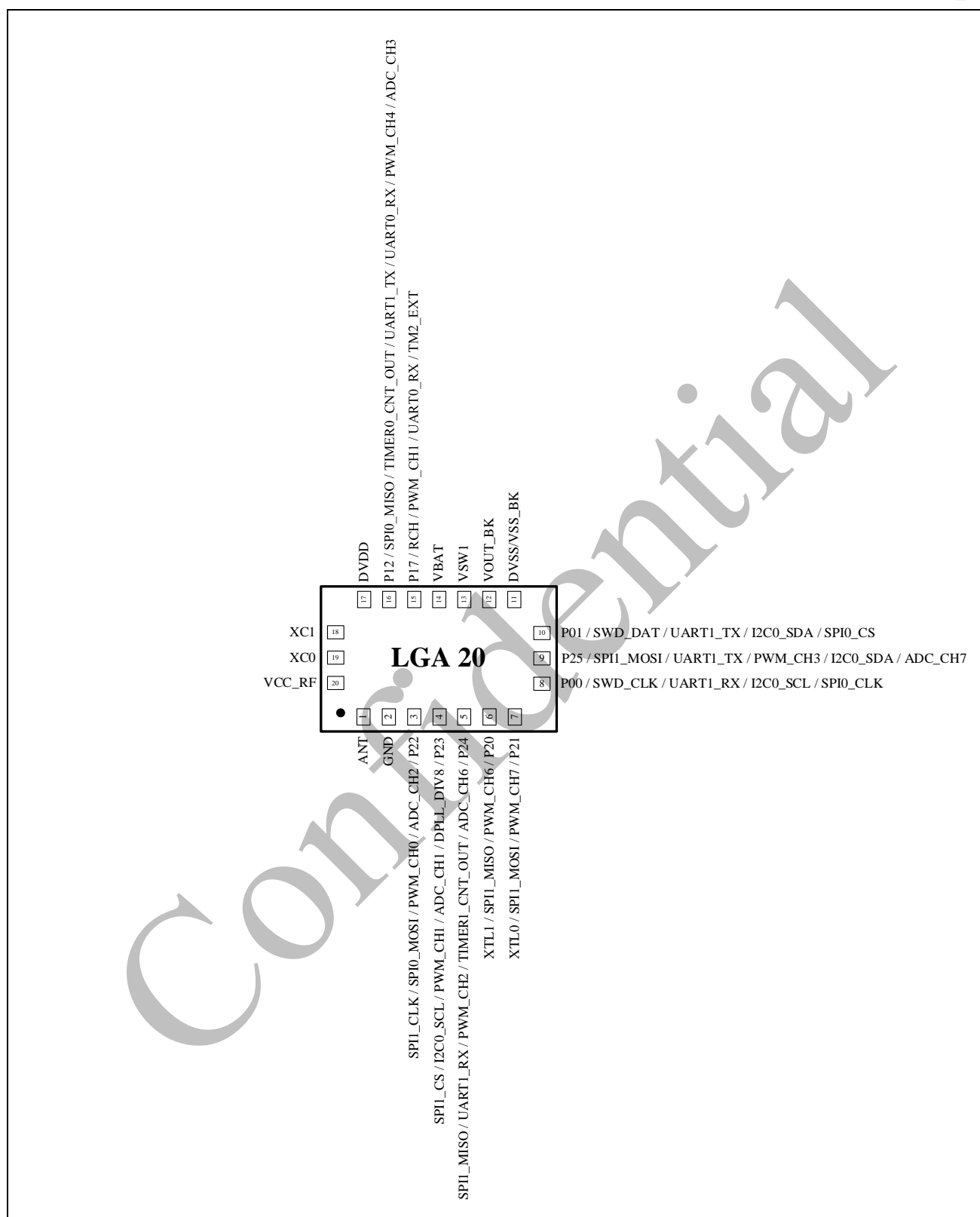


图 4-4 LGA 20 引脚图

4.2 引脚说明

表 4-1 引脚说明

封装				引脚名称	引脚类型	描述
QFN40	QFN32	QFN20	LGA20			
1	1	20	13	VSW1	P	DCDC 内部功率开关（开关频率约 650kHz），使用时需要外接电感
2	2	1	14	VBAT	P	芯片的电源输入引脚（VDD）
3	3	-	-	P07	I/O	通用数字输入输出引脚
				UART1_RX	I	UART1 RX 引脚
				I2C0_SCL	I/O	I2C0 SCL 引脚
				SPI0_MOSI	I/O	SPI0 MOSI 引脚
				PWM_CH0	O	PWM 通道 0 输出引脚
				ADC_CH5	AI	ADC 通道 5 引脚
4	4	-	-	P10	I/O	通用数字输入输出引脚
				UART1_TX	O	UART1 TX 引脚
				I2C0_SDA	I/O	I2C0 SDA 引脚
				SPI0_MISO	I/O	SPI0 MISO 引脚
				PWM_CH5	O	PWM 通道 5 输出引脚
5	5	-	-	P11	I/O	通用数字输入输出引脚
				UART1_RTS	O	UART1 RTS 引脚
				SPI0_MOSI	I/O	SPI0 MOSI 引脚
				PWM_CH7	O	PWM 通道 7 输出引脚
				CLK_32K	O	CLK_32K 输出引脚
				UART0_TX	O	UART0 TX 引脚
6	6	-	16	P12	I/O	通用数字输入输出引脚
				UART0_RX	I	UART0 RX 引脚
				TIMER0_CNT_OUT	O	TIMER0 输出引脚
				UART1_TX	O	UART1 TX 引脚
				SPI0_MISO	I/O	SPI0 MISO 引脚
				PWM_CH4	O	PWM 通道 4 输出引脚
				ADC_CH3	AI	ADC 通道 3 引脚
7	7	2	-	P13	I/O	通用数字输入输出引脚
				UART0_RTS	O	UART0 RTS 引脚
				I2C0_SDA	I/O	I2C0 SDA 引脚

				PWM_CH3	O	PWM 通道 3 输出引脚
				SPI1_CS	I/O	SPI1 CS 引脚
				SPI0_CS	I/O	SPI0 CS 引脚
				USB_DM	AI/AO	USB DM 引脚
8	8	3	-	P14	I/O	通用数字输入输出引脚
				UART0_CTS	I	UART0 CTS 引脚
				I2C0_SCL	I/O	I2C0 SCL 引脚
				PWM_CH2	O	PWM 通道 2 输出引脚
				SPI0_CLK	I/O	SPI0 时钟引脚
				USB_DP	AI/AO	USB DP 引脚
9	9	-	-	P15	I/O	通用数字输入输出引脚
				SPI0_CS	I/O	SPI0 CS 引脚
				PWM_CH5	O	PWM 通道 5 输出引脚
				TM0_EXT	I	TIMER0 外部输入引脚
				UART0_RX	I	UART0 RX 引脚
10	-	-	-	P30	I/O	通用数字输入输出引脚
				UART1_RX	I	UART1 RX 引脚
				PWM_CH6	O	PWM 通道 6 输出引脚
				SPI1_MISO	I/O	SPI1 MISO 引脚
11	10	-	-	P16	I/O	通用数字输入输出引脚
				UART0_TX	O	UART0 TX 引脚
				PWM_CH0	O	PWM 通道 0 输出引脚
				SPI1_CLK	I/O	SPI1 时钟引脚
				I2C0_SCL	I/O	I2C0 SCL 引脚
				TIMER2_CNT_OUT	O	TIMER2 输出引脚
12	11	-	15	P17	I/O	通用数字输入输出引脚
				UART0_RX	I	UART0 RX 引脚
				TM2_EXT	I	TIMER2 外部输入引脚
				PWM_CH1	O	PWM 通道 1 输出引脚
				RCH	O	RCH 输出引脚
13	13	4	-	NRSET	I	复位引脚
14	12	5	17	DVDD	P	HLDO 输出引脚，典型值 1.2V
15	14	6	18	XC1	AO	外部 32MHz 时钟源输出

16	15	7	19	XC0	AI	外部 32MHz 时钟源输入
17	16	9	20	VCC_RF	P	射频供电端口，可直接连接至 VOUT_BK 引脚
18	-	8	2	GND	P	公共接地端（VSS）
19	-	-	-	GND	P	公共接地端（VSS）
20	17	10	1	ANT	AI/AO	射频天线引脚，使用时需要外接天线
21	-	-	-	P31	I/O	通用数字输入输出引脚
				UART1_TX	O	UART1 TX 引脚
				PWM_CH7	O	PWM 通道 7 输出引脚
				SPI1_MOSI	I/O	SPI1 MOSI 引脚
22	18	11	3	P22	I/O	通用数字输入输出引脚
				SPI1_CLK	I/O	SPI1 时钟引脚
				PWM_CH0	O	PWM 通道 0 输出引脚
				SPI0_MOSI	I/O	SPI0 MOSI 引脚
				ADC_CH2	AI	ADC 通道 2 引脚
23	19	12	4	P23	I/O	通用数字输入输出引脚
				SPI1_CS	I/O	SPI1 CS 引脚
				PWM_CH1	O	PWM 通道 1 输出引脚
				DPLL_DIV8	O	DPLL_DIV8 输出引脚
				I2C0_SCL	I/O	I2C0 SCL 引脚
				ADC_CH1	AI	ADC 通道 1 引脚
24	20	13	6	P20	I/O	通用数字输入输出引脚
				XTL1	AO	外部 32.768kHz 时钟源输出
				SPI1_MISO	I/O	SPI1 MISO 引脚
				PWM_CH6	O	PWM 通道 6 输出引脚
25	21	14	7	P21	I/O	通用数字输入输出引脚
				XTL0	AI	外部 32.768kHz 时钟源输入
				SPI1_MOSI	I/O	SPI1 MOSI 引脚
				PWM_CH7	O	PWM 通道 7 输出引脚
26	22	-	5	P24	I/O	通用数字输入输出引脚
				UART1_RX	I	UART1 RX 引脚
				SPI1_MISO	I/O	SPI1 MISO 引脚
				PWM_CH2	O	PWM 通道 2 输出引脚
				TIMER1_CNT_OUT	O	TIMER1 输出引脚

				ADC_CH6	AI	ADC 通道 6 引脚
27	-	-	9	P25	I/O	通用数字输入输出引脚
				UART1_TX	O	UART1 TX 引脚
				SPI1_MOSI	I/O	SPI1 MOSI 引脚
				PWM_CH3	O	PWM 通道 3 输出引脚
				I2C0_SDA	I/O	I2C0 SDA 引脚
				ADC_CH7	AI	ADC 通道 7 引脚
28	-	-	-	P26	I/O	通用数字输入输出引脚
				UART1_RTS	O	UART1 RTS 引脚
				PWM_CH4	O	PWM 通道 4 输出引脚
				SPI1_CS	I/O	SPI1 CS 引脚
29	-	-	-	P27	I/O	通用数字输入输出引脚
				UART1_CTS	I	UART1 CTS 引脚
				PWM_CH5	O	PWM 通道 5 输出引脚
				SPI1_CLK	I/O	SPI1 时钟引脚
				XTH	O	XTH 输出引脚
30	23	15	8	P00	I/O	通用数字输入输出引脚
				SWD_CLK	I	SWD 时钟输入引脚
				UART1_RX	I	UART1 RX 引脚
				I2C0_SCL	I/O	I2C0 SCL 引脚
				SPI0_CLK	I/O	SPI0 时钟引脚
31	24	16	10	P01	I/O	通用数字输入输出引脚
				SWD_DAT	I/O	SWD 数据输入输出引脚
				UART1_TX	O	UART1 TX 引脚
				I2C0_SDA	I/O	I2C0 SDA 引脚
				SPI0_CS	I/O	SPI0 CS 引脚
32	25	-	-	P02	I/O	通用数字输入输出引脚
				UART0_CTS	I	Uart0 CTS 引脚
				SPI1_MISO	I/O	SPI1 MISO 引脚
				PWM_CH3	O	PWM 通道 3 输出引脚
				UART1_CTS	I	UART1 CTS 引脚
33	26	-	-	P03	I/O	通用数字输入输出引脚
				UART0_CTS	I	UART0 CTS 引脚

				SPI0_CS	I/O	SPI0 CS 引脚
				PWM_CH2	O	PWM 通道 2 输出引脚
				TIMER0_CNT_OUT	O	TIMER0 输出引脚
34	27	-	-	P04	I/O	通用数字输入输出引脚
				UART0_RTS	O	UART0 RTS 引脚
				SPI0_CLK	I/O	SPI0 时钟引脚
				PWM_CH3	O	PWM 通道 3 输出引脚
				TM0_EXT	I	TIMER0 外部输入引脚
				ADC_CH0	AI	ADC 通道 0 引脚
35	28	-	-	P05	I/O	通用数字输入输出引脚
				UART0_TX	O	UART0 TX 引脚
				SPI0_MISO	I/O	SPI0 MISO 引脚
				PWM_CH4	O	PWM 通道 4 输出引脚
36	29	17	-	VDD_FLASH	P	FLASH 电源输入引脚
37	30	-	-	P06	I/O	通用数字输入输出引脚
				UART0_RX	I	UART0 RX 引脚
				SPI0_MISO	I/O	SPI0 MISO 引脚
				PWM_CH5	O	PWM 通道 5 输出引脚
				TM1_EXT	I	TIMER1 外部输入引脚
				AHB_CLK	O	AHB_CLK 输出引脚
38	31	18	11	DVSS	P	DCDC 电源的公共接地端，独立的电源地
39				VSS_BK		
40	32	19	12	VOUT_BK	P	DCDC 电压输出引脚
41	33	21	-	E-PAD	P	芯片底部焊盘，公共接地端

5 电气特性

最大值和最小值

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均 $\pm 3\sigma$)得到。

5.1 RF 特性

表 5-1 通用 RF 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{OP}	工作频率		2400	-	2483	MHz
PLLres	PLL 编程分辨率		244	1M	-	Hz
DR	比特速率		0.125	-	2	Mbps
$\Delta f_{BLE,2M}$	BLE 模式 2Mbps 调制频偏		450	500	550	kHz
$\Delta f_{BLE,1M}$	BLE 模式 1Mbps 调制频偏		225	250	275	kHz
$\Delta f_{297,2M}$	297 模式 2Mbps 调制频偏		450	500	550	kHz
$\Delta f_{297,1M}$	297 模式 1Mbps 调制频偏		225	250	275	kHz
$\Delta f_{N,2M}$	N 模式 2Mbps 调制频偏		-	320	-	kHz
$\Delta f_{N,1M}$	N 模式 1Mbps 调制频偏		-	170	-	kHz
$f_{BLE,CS,2M}$	BLE 模式 2Mbps 信道间隔		-	2	-	MHz
$f_{BLE,CS,1M}$	BLE 模式 1Mbps 信道间隔		-	2	-	MHz
$f_{297,CS,2M}$	297 模式 2Mbps 信道间隔		-	2	-	MHz
$f_{297,CS,1M}$	297 模式 1Mbps 信道间隔		-	1	-	MHz
$f_{N,CS,2M}$	N 模式 2Mbps 信道间隔		-	2	-	MHz
$f_{N,CS,1M}$	N 模式 1Mbps 信道间隔		-	1	-	MHz

表 5-2 TX 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
P_{RFTX}	输出功率		-	-	9	dBm
P_{RFC}	功率控制范围		-	40	-	dB
P_{RFCR}	功率步进		-	-	± 3	dB
$P_{RF1M,1}$	第一临道泄露比@1Mbps		-	-40	-	dBc
$P_{RF1M,2}$	第二临道泄露比@1Mbps		-	-56	-	dBc
$P_{RF1M,\geq 3}$	第三临道泄露比@1Mbps		-	-60	-	dBc

$P_{RF2M,2}$	第一临道泄露比@2Mbps		-	-37	-	dBc
$P_{RF2M,4}$	第二临道泄露比@2Mbps		-	-58	-	dBc
$P_{RF2M,\geq 6M}$	第三临道泄露比@2Mbps		-	-60	-	dBc
P_{BW1M}	20dB 带宽@1Mbps		-	1.3	-	MHz
P_{BW2M}	20dB 带宽@2Mbps		-	2.3	-	MHz
$P_{SP,1}$	杂散功率@ $\leq 1\text{GHz}$		-	-	-73	dBm
$P_{SP,2}$	杂散功率@ $\geq 1\text{GHz}$		-	-	-49	dBm

表 5-3 RX 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
$P_{RX,MAX}$	接收最大输入功率		-	0	-	dBm
$P_{SENS,1M,BLE}$	BLE 模式 1Mbps 接收灵敏度		-	-96	-	dBm
$P_{SENS,2M,BLE}$	BLE 模式 2Mbps 接收灵敏度		-	-93	-	dBm
$P_{SENS,125K,BLE}$	BLE 模式 125kbps 接收灵敏度		-	-99	-	dBm
$P_{SENS,500K,BLE}$	BLE 模式 500kbps 接收灵敏度		-	-99	-	dBm
$P_{SENS,250K,B}$	B 模式 250kbps 接收灵敏度		-	-99	-	dBm
$P_{SENS,1M,297}$	297 模式 1Mbps 接收灵敏度	灵敏度, 1Mbps ideal transmitter, ≤ 37 bytes, 误码率 = 0.1%	-	-93	-	dBm
$P_{SENS,2M,297}$	297 模式 2Mbps 接收灵敏度		-	-91	-	dBm
$P_{SENS,250K,297}$	297 模式 250kbps 接收灵敏度		-	-99	-	dBm
$P_{SENS,1M,N}$	N 模式 1Mbps 接收灵敏度		-	-93	-	dBm
$P_{SENS,2M,N}$	N 模式 2Mbps 接收灵敏度		-	-91	-	dBm
$P_{SENS,250K,N}$	N 模式 250kbps 接收灵敏度		-	-99	-	dBm
$C/I_{CO,1M,BLE}$	同频干扰抑制@1Mbps		-	6	-	dB
$C/I_{1M,1M,BLE}$	间隔 1M 临道选择性@1Mbps		-	-3	-	dB
$C/I_{2M,1M,BLE}$	间隔 2M 临道选择性@1Mbps		-	-40	-	dB
$C/I_{\geq 3M,1M,BLE}$	间隔 3M 以上临道选择性@1Mbps		-	-45	-	dB
$C/I_{Image,1M,BLE}$	镜像选择性@1Mbps		-	-23	-	dB
$C/I_{Image\pm 1M,1M,BLE}$	镜像 $\pm 1M$ 选择性@1Mbps		-	-38	-	dB
$C/I_{\geq 6M,1M,BLE}$	间隔 6M 以上临道选择性@1Mbps		-	-45	-	dB
$C/I_{CO,2M,BLE}$	同频干扰抑制@2Mbps		-	7	-	dB
$C/I_{2M,2M,BLE}$	间隔 2M 临道选择性@2Mbps		-	-3	-	dB
$C/I_{4M,2M,BLE}$	间隔 4M 临道选择性@2Mbps		-	-37	-	dB

$C/I_{\geq 6M, 2M, BLE}$	间隔 6M 以上临道选择性@2Mbps		-	-35	-	dB
$C/I_{Image, 2M, BLE}$	镜像选择性@2Mbps		-	-23	-	dB
$C/I_{Image \pm 2M, 2M, BLE}$	镜像 $\pm 2M$ 选择性@2Mbps		-	-36	-	dB
$C/I_{\geq 12M, 2M, BLE}$	间隔 12M 以上临道选择性@2Mbps		-	-35	-	dB
$C/I_{CO, 125K, BLE}$	同频干扰抑制@125kbps		-	-6	-	dB
$C/I_{1M, 125K, BLE}$	间隔 1M 临道选择性@125kbps		-	-13	-	dB
$C/I_{2M, 125K, BLE}$	间隔 2M 临道选择性@125kbps		-	-37	-	dB
$C/I_{\geq 3M, 125K, BLE}$	间隔 3M 以上临道选择性@125kbps		-	-49	-	dB
$C/I_{Image, 125K, BLE}$	镜像选择性@125kbps		-	-31	-	dB
$C/I_{Image \pm 1M, 125K, BLE}$	镜像 $\pm 1M$ 选择性@125kbps		-	-48	-	dB
$C/I_{CO, 500K, BLE}$	同频干扰抑制@500kbps		-	1	-	dB
$C/I_{1M, 500K, BLE}$	间隔 1M 临道选择性@500kbps		-	-6	-	dB
$C/I_{2M, 500K, BLE}$	间隔 2M 临道选择性@500kbps		-	-31	-	dB
$C/I_{\geq 3M, 500K, BLE}$	间隔 3M 以上临道选择性@500kbps		-	-43	-	dB
$C/I_{Image, 500K, BLE}$	镜像选择性@500kbps		-	-25	-	dB
$C/I_{Image \pm 1M, 500K, BLE}$	镜像 $\pm 1M$ 选择性@500kbps		-	-41	-	dB

表 5-4 RSSI 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
RSSI _{RF}	RSSI 指示范围		-90	-	-15	dBm
RSSI _{Auu}	RSSI 精度		-	± 2	-	dB
RSSI _{Res}	RSSI 分辨率		-	0.25	-	dB
RSSI _{Per}	RSSI 采样周期		-	0.25	-	us

表 5-5 RF Timing 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
T _{RX-TX}	TX 和 RX 切换时间		-	150	-	us

表 5-6 RF 功耗特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
I _{TX,P9dBm,DCDC}	9dBm 功率输出的电流@DC-DC		-	13.97	-	mA
I _{TX,P6dBm,DCDC}	6dBm 功率输出的电流@DC-DC		-	9.59	-	mA
I _{TX,P4dBm,DCDC}	4dBm 功率输出的电流@DC-DC		-	6.67	-	mA
I _{TX,P0dBm,DCDC}	0dBm 功率输出的电流@DC-DC		-	5.06	-	mA
I _{TX,P-4dBm,DCDC}	-4dBm 功率输出的电流@DC-DC		-	2.56	-	mA
I _{TX,P-8dBm,DCDC}	-8dBm 功率输出的电流@DC-DC		-	2.15	-	mA
I _{TX,P-12dBm,DCDC}	-12dBm 功率输出的电流@DC-DC		-	1.87	-	mA
I _{TX,P-16dBm,DCDC}	-16dBm 功率输出的电流@DC-DC		-	1.64	-	mA
I _{TX,P-20dBm,DCDC}	-20dBm 功率输出的电流@DC-DC		-	1.53	-	mA
I _{TX,P-40dBm,DCDC}	-40dBm 功率输出的电流@DC-DC		-	1.12	-	mA
I _{TX,P9dBm,LDO}	9dBm 功率输出的电流@LDO		-	35.55	-	mA
I _{TX,P6dBm,LDO}	6dBm 功率输出的电流@LDO		-	16.28	-	mA
I _{TX,P4dBm,LDO}	4dBm 功率输出的电流@LDO		-	12.1	-	mA
I _{TX,P0dBm,LDO}	0dBm 功率输出的电流@LDO		-	9.43	-	mA
I _{TX,P-4dBm,LDO}	-4dBm 功率输出的电流@LDO		-	5.74	-	mA
I _{TX,P-8dBm,LDO}	-8dBm 功率输出的电流@LDO		-	5.08	-	mA
I _{TX,P-12dBm,LDO}	-12dBm 功率输出的电流@LDO		-	4.62	-	mA
I _{TX,P-16dBm,LDO}	-16dBm 功率输出的电流@LDO		-	4.04	-	mA
I _{TX,P-20dBm,LDO}	-20dBm 功率输出的电流@LDO		-	3.92	-	mA
I _{TX,P-40dBm,LDO}	-40dBm 功率输出的电流@LDO		-	3.00	-	mA
I _{RX,1M,DCDC}	RX 1Mbps 电流@DC-DC		-	2.50	-	mA
I _{RX,2M,DCDC}	RX 2Mbps 电流@DC-DC		-	2.71	-	mA
I _{RX,1M,LDO}	RX 1Mbps 电流@LDO		-	4.82	-	mA
I _{RX,2M,LDO}	RX 2Mbps 电流@LDO		-	5.67	-	mA
测试条件和方法: 1. 1M 模式采用 BLE ADV 广播模式测试的收发功耗 2. 2M 模式采用是 BLE 连接时的功耗 3. 测试的功耗是 RF 峰值功耗 4. 测试方法采用总功耗减去 RF 不工作时 MCU 的功耗来计算最终功耗 5. 测试的 sample 软件基于 peripheral_hr 6. 3.3V 供电						

5.2 GPIO 特性

表 5-7 单个 IO 组合测试

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
V_{IH}	输入高电平阈值电压	$T_A=25^{\circ}\text{C}$	$0.7*VDD$	-	VDD	V
V_{IL}	输入低电平阈值电压	负载电容 =20pF, $T_A=25^{\circ}\text{C}$	VSS	-	$0.2*VDD$	V
V_{HYS}	输入迟滞电压, $V_{hys}=V_{IH}-V_{IL}$	$T_A=25^{\circ}\text{C}$	-	-	$0.3*VDD$	V
C_{Iana}	模拟输入电容	$T_A=25^{\circ}$	-	300	-	fF
I_{Lkg}	泄露电流, 开漏模式或输入模式	$VDD \leq V_{IN} \leq 3.6V$	-	-	TBD	uA
R_{PU}	上拉电阻	$V_{in} = VSS,$ $VDD = 3.3V$	-	50	-	k Ω
R_{PD}	下拉电阻	$V_{in} = VSS,$ $VDD = 3.3V$	-	100	-	k Ω
V_I	输入电压	$T_A=25^{\circ}\text{C}$	VSS	-	VDD	V
V_O	输出电压	$T_A=25^{\circ}\text{C}$	VSS	-	VDD	V
I_{source}	单一管脚拉电流 (推挽输出) (除 P03, P15)	$V_{in} = VDD-0.5V$	8.5	9.5	10.5	mA
	单一管脚拉电流 (推挽输出) (P03, P15)		21	22	23	mA
I_{Sink}	单一管脚灌电流 (推挽输出)	$V_{in} = VSS+0.5V,$ $T_A=25^{\circ}\text{C}$	19.5	20.5	21.5	mA
f_{Port_CLK}	IO 输出频率	负载电容=20pF	-	-	48	MHz

表 5-8 组合测试

Description	Conditions	Status	Remark
上电后 IO 默认状态	$VDD=3.3V, T_A=25^{\circ}\text{C}$	P00, P01: 上拉输入态 其他: 高阻态	
休眠模式下 IO 状态	$VDD=3.3V, T_A=25^{\circ}\text{C}$	Deepsleep: 所有 GPIO 保持 Standby_m1: 所有 GPIO 保持 Standby_m0: P00, P01, P02 保持	
复位时 IO 状态	$VDD=3.3V, T_A=25^{\circ}\text{C}$	P00, P01: 上拉输入态 其他: 高阻态	

表 5-9 nRESET 输入特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
V_{ILR}	负向阈值电压, nRESET	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	-	-	$0.22*VDD$	V
V_{IHR}	正向阈值电压, nRESET	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	$0.48*VDD$	-	-	V
V_{hys_rst}	施密特触发器电压迟滞	$VDD=1.8V-3.3V, T_A=25^{\circ}C$	-	-	$0.26*VDD$	V
R_{RST}	nRESET 脚内部上拉电阻	$VDD=3.3V, T_A=25^{\circ}C$	-	7.5	-	k Ω
$t_{FR, 0.3pF}$	nRESET 脚输入滤波脉冲时间	$VDD=3.3V, T_A=25^{\circ}C$	-	TBD	-	ns

5.3 复位特性

表 5-10 复位特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
V_{BOD}	BOD 欠压检测电压	BODSEL<2:0> = 000(falling edge), $dVDD/dt \leq 3V/s$	-	1.84	-	V
		BODSEL<2:0> = 001(falling edge), $dVDD/dt \leq 3V/s$	-	1.96	-	
		BODSEL<2:0> = 010(falling edge), $dVDD/dt \leq 3V/s$	-	2.05	-	
		BODSEL<2:0> = 011(falling edge), $dVDD/dt \leq 3V/s$	-	2.16	-	
		BODSEL<2:0> = 100(falling edge), $dVDD/dt \leq 3V/s$	-	2.25	-	
		BODSEL<2:0> = 101(falling edge), $dVDD/dt \leq 3V/s$	-	2.35	-	
		BODSEL<2:0> = 110(falling edge), $dVDD/dt \leq 3V/s$	-	2.47	-	
V_{BODhys}	BOD 迟滞电压	$dVDD/dt \leq 3V/s$	100	-	160	mV
T_{BOD_RE1}	BOD 响应时间, 普通模式	$dVDD/dt \leq 3V/s$	1	32	32	Slow clock
I_{BOD}	BOD 工作电流	$dVDD/dt \leq 3V/s$	-	0.5	-	μA
V_{POR}	POR 欠压检测电压	Rising edge, $dVDD/dt \leq 3V/s$	-	1.71	-	V
		Falling edge, $dVDD/dt \leq 3V/s$	-	1.69	-	V
T_{POR}	POR 上电比 VBAT 延时	$VDD = 3.3V$	-	1.12	-	ms
V_{LVR}	LVR 检测电压	Falling edge, $dVDD/dt \leq 3V/s$	-	1.85	-	V
T_{LVR_RE}	LVR 响应时间	$T_A=25^{\circ}C, dVDD/dt \leq 3V/s$	1	32	32	Slow clock
I_{LVR}	LVR 工作电流	$T_A=25^{\circ}C, dVDD/dt \leq 3V/s$	-	0.1	-	μA

5.4 时钟特性

表 5-11 HXTAL 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{HXTL}	高速晶振(HXTAL)频率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	32	-	MHz
$C_{LoadHXTL}$	晶体负载电容	VDD=3.3V, $T_A=25^{\circ}\text{C}$	7	9	12	pF
I_{DDHXTL}	HXTAL 振荡器工作电流	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	250	-	μA
t_{SUHXTL}	HXTAL 振荡器启动时间	VDD=3.3V, $T_A=25^{\circ}\text{C}$, ESR=40 Ω , $C_{HXTL}=9\text{pF}$	-	465	-	μs
$t_{SUHXTL\text{ Quick}}$	HXTAL 振荡器快速启动时间	VDD=3.3V, $T_A=25^{\circ}\text{C}$, ESR=40 Ω , $C_{HXTL}=9\text{pF}$	-	155	-	μs
ESR_{HXTL}	等效串联电阻	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	40	-	Ω
$F_{TOLHXTL}$	晶体的频率公差	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-20	-	20	ppm
PD_{HXTL}	激励功率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	-	100	μW

表 5-12 LXTAL 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{LXTL}	低速晶振 (LXTAL) 频率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	32.768	-	kHz
I_{DDLXTL}	LXTAL 振荡器工作电流	VDD=3.3V, $T_A=25^{\circ}\text{C}$	0.3	0.45	0.67	μA
t_{SULXTL}	LXTAL 振荡器普通启动时间	VDD=3.3V, $T_A=25^{\circ}\text{C}$	330	550	1500	ms
$t_{SULXTL\text{ Quick}}$	LXTAL 振荡器快速启动时间	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	125	-	ms
ESR_{LXTL}	等效串联电阻	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	70	-	k Ω
$C_{LoadLXTL}$	晶体负载电容	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	7	-	pF
$F_{TOLLXTL}$	晶体的频率公差	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-20	-	20	ppm
PD_{LXTL}	激励功率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	-	1	μW

表 5-13 32MHz RCH 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{IRC32M}	振荡器频率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	32	-	MHz
ACC_{IRC32M}	频率精度	VDD=3.3V, $T_A=-40^{\circ}\text{C} \sim +105^{\circ}\text{C}$	-	-	-	%
		VDD=3.3V, $T_A=-20^{\circ}\text{C} \sim +85^{\circ}\text{C}$	-	-	-	%
		VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	± 1	-	%
D_{IRC32M}	IRC32M 振荡器占空比	VDD=3.3V, $f_{IRC32M}=32\text{MHz}$, $T_A=25^{\circ}\text{C}$	48	50	52	%
$I_{DDIRC32M}$	工作电流	VDD=3.3V, $f_{IRC32M}=32\text{MHz}$, $T_A=25^{\circ}\text{C}$	-	82	-	μA
$t_{SUIRC32M}$	稳定时间	VDD=3.3V, $f_{IRC32M}=32\text{MHz}$, $T_A=25^{\circ}\text{C}$	-	5	-	μs

$d_{fIRC32M}$	25°C, 频率电源电压漂移	VDD=1.8V~3.6V, $T_A=25^{\circ}\text{C}$	-	0.5	-	%/V
---------------	----------------	---	---	-----	---	-----

表 5-14 32kHz RCL 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{IRC32k}	振荡器频率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	32	-	kHz
ACC_{IRC32K}	频率精度	VDD=3.3V, $T_A=25^{\circ}\text{C}$ (After calibration)	-	± 500	-	ppm
D_{IRC32K}	IRC32K 振荡器占空比	VDD=3.3V, $f_{IRC32K}=32\text{kHz}$, $T_A=25^{\circ}\text{C}$	48	50	52	%
$I_{DDIRC32K}$	工作电流	VDD=3.3V, $f_{IRC32K}=32\text{kHz}$, $T_A=25^{\circ}\text{C}$	-	310	-	nA
$t_{SUIRC32K}$	启动时间	VDD=3.3V, $f_{IRC32K}=32\text{kHz}$, $T_A=25^{\circ}\text{C}$	-	480	-	μs
df_{IRC32K}	25°C, 频率电源电压漂移	VDD=1.8V~3.6V, $T_A=25^{\circ}\text{C}$	-	1	-	%/V

表 5-15 DPLL 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
f_{PLLIN}	PLL 输入时钟频率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	-	32	-	MHz
f_{PLL}	PLL 输出时钟频率	VDD=3.3V, $T_A=25^{\circ}\text{C}$	48	48	48	MHz
I_{PLL}	工作电流	VDD=3.3V, $T_A=25^{\circ}\text{C}$	96	105	145	μA

5.5 ADC 特性

表 5-16 电源及输入范围条件

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
$V_{Ax(VBG\ adc)}$	模拟输入电压范围, VBG (1.2V) 档	VDD=3.3V, $T_A=25^{\circ}\text{C}$	0.1	-	1.1	V
$V_{Ax(VDD)}$	模拟输入电压范围, VDD 档	VDD=3.3V, $T_A=25^{\circ}\text{C}$	0.1	-	VDD-0.1	V
I_{ADC}	ADC 电源电流	VDD=3.3V, $T_A=25^{\circ}\text{C}$ $F_{adc}=16\text{MHz}$	-	0.55	-	mA
C_{sample}	内部采样和保持电容 (不包含 PAD 和 PCB 电容)		-	10	-	pF
R_{ADC}	采样开关电阻	$0V \leq V_{Ax} \leq VDD$	-	300	-	Ω
R_{In}	外部输入阻抗, 连续采样	$0V \leq V_{Ax} \leq VDD$	0.86	-	4734.70	k Ω

表 5-17 ADC 内置电压基准

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
V _{BGADC}	内置 1.2V 基准电压	VDD=3.3V, T _A =25°C	1.1	1.2	1.3	V
T _{Coef}	温度系数	T _A =-40°C~105°C; VDD=1.8V~3.6V	-	30	-	ppm/°C

表 5-18 时间参数

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
F _{ADC}	ADC 时钟频率	VDD=3.3V, T _A =25°C	4	16	24	MHz
T _S	采样时间	VDD=3.3V, T _A =25°C	4	1539	8192	1/F _{adc}
T _{CONV}	转换时间	VDD=3.3V, T _A =25°C	32	1580	8298	1/F _{adc}

表 5-19 线性度参数

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
INL	积分线性误差	VDD=3.3V, T _A =25°C	-	-	±3	LSB
DNL	微分线性误差	VDD=3.3V, T _A =25°C	-	-	±2	LSB
SNR	信噪比	F _{adc} = 16MHz 输入时钟 250kHz VDD=3.3V, T _A =25°C	-	64.3	-	dB
THD	总谐波失真		-	75	-	dB
SFDR	无杂散信号动态范围		-	77.29	-	dB
ENOB	有效位		-	10.33	-	Bit

表 5-20 RIN

ADC significant bit	F _{ADC} (MHz)	T _s (cycles)	T _s (us)	Rinmax(kΩ)
12	32	4	0.125	0.86
12	32	8	0.25	2.01
12	32	32	1	8.95
12	32	64	2	18.20
12	32	128	4	36.69
12	32	8192	256	2367.20
12	16	4	0.25	2.01
12	16	8	0.5	4.32
12	16	32	2	18.20
12	16	64	4	36.69
12	16	128	8	73.68
12	16	8192	512	4734.70

注：采样条件为连续采样。

5.6 PMU 特性

表 5-21 PMU 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
DVDD	DVDD 输出电压范围, 外挂电容	VDD=3.3V, T _A =25°C	1.1	1.2	1.4	V
VDD_FLASH*	VDD_FLASH 输出电压范围, 外挂电容	VDD=3.3V, T _A =25°C	1.8	-	VDD	V

*注: VDD_FLASH 输出为 1.8V 或 VDD

5.7 常规工作条件

表 5-22 常规工作条件

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VDD*	工作电压 (DCDC-OFF 模式)	T _A =25°C	1.8	-	3.6	V
	工作电压 (DCDC-ON 模式)		2.0	-	3.6	V
T _{ST}	存储温度	-	-65	-	150	°C
T _A	环境温度	-	-40	-	105	°C
T _{J-QFN32}	结温度	QFN32 4x4x0.75-P0.4	-40	-	125	°C
R _{θJA-QFN32}	热阻	QFN32 4x4x0.75-P0.4	-	41	-	°C/W

*注: VDD 即芯片电源引脚 VBAT 的输入电压

5.8 DCDC 特性

表 5-23 DCDC 特性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
V _{IN_DCDC}	输入电压范围	VDD=3.3V, T _A =25°C	2	-	3.6	V
V _{OUT_DCDC}	输出电压范围	VDD=3.3V, T _A =25°C	1.2	1.5	2	V
T _{EN_DCDC}	启动时间	VDD=3.3V, I _{LOAD} =10mA, T _A =25°C, L _{DCR} =80mΩ	-	200	-	us
η	效率	VDD=3.3V, I _{LOAD} =10mA, T _A =25°C, L _{DCR} =80mΩ	-	88	-	%
VR _{PL_DCDC}	纹波	VDD=3.3V, T _A =25°C	-	43	-	mv
I _{OUT}	驱动峰值电流	VDD=3.3V, T _A =25°C	-	100	-	mA
I _{AVG}	驱动平均电流	VDD=3.3V, T _A =25°C	-	30	-	mA
L _{DCDC}	有效电感	VDD=3.3V, T _A =25°C	-	2.2	-	μH
C _{OUT_DCDC}	有效负载电容	VDD=3.3V, T _A =25°C	1	4.7	-	μF
F _{osc_DCDC}	震荡频率	VDD=3.3V, T _A =25°C	-	-	1000	kHz

5.9 电气敏感性

表 5-24 电气敏感性

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VESDHBM ^[1]	ESD @ Human Body Mode	T _A =25°C	-	±4	-	kV
VESDCDM ^[2]	ESD @ Charge Device Mode	T _A =25°C	-	±2000	-	V
VESDMM ^[3]	ESD @ Machine Mode	T _A =25°C	-	±200	-	V
I _{latchup} ^[4]	Latch up current	T _A =25°C	-	±500	-	mA

注:

1. 根据 ANSI/ESDA/JEDEC JS-001 标准确定, 静电放电灵敏度测试-人体模型(HBM) -器件级
2. 根据 ANSI/ESDA/JEDEC JS-002 静电放电灵敏度(ESD)测试标准确定
3. 根据 JESD22-A115-C 静电放电灵敏度(ESD)测试标准确定
4. 按 JEDEC EIA/JESD78 标准测定

5.10 绝对最大额定值

表 5-25 绝对最大额定值

Symbol	Description	Conditions	Parameter			Unit
			Min	Typ	Max	
VDD ^[1]	外部主供电电压	T _A =25°C	-0.3	-	3.6	V
VCC_RF	芯片射频电路输入电压	T _A =25°C	-0.3	-	3.6	V
VIN	在其它引脚上的输入电压	T _A =25°C	VSS ^[2]	-	VDD	V
PVDD	极限功耗	VDD=3.3V, T _A =25°C DCDC power supply	-	-	TBD	mW

注:

1. VDD 即芯片电源引脚 VBAT 的输入电压
2. VSS 即 GND

5.11 MCU 电流特性

Symbol	Parameter	Conditions	Clock (Hz)	DCDC OFF	DCDC ON
				Typ(mA)	Typ(mA)
Run mode	All peripherals clock on, run while(1) in flash	System clock source : RCH (.cal 32M) ^[1]	4M	0.91	0.686
			8M	1.3	0.916
			16M	2.09	1.36
			32M	3.77	2.28
		System clock source : XTH (.off rch) ^[2]	4M	1.42	0.985
			8M	1.81	1.2
			16M	2.61	1.64
			32M	4.29	2.54
		System clock source : DPLL (.ref rch(.cal 32M)) (.base 48M) ^[3]	6M	1.56	1.05
			12M	2.15	1.38
			24M	3.4	2.05
			48M	5.71	3.44
		System clock source : DPLL (.ref xth) (.base 48M) (.off rch) ^[4]	6M	2.08	1.34
			12M	2.69	1.67
			24M	3.95	2.34
			48M	6.18	3.57
		System clock source : DPLL (.ref rch(.cal 32M)) (.base 64M) ^[5]	4M	1.39	0.953
			8M	1.78	1.17
			16M	2.58	1.61
			32M	4.27	2.51
		System clock source : DPLL (.ref xth) (.base 64M) (.off rch) ^[6]	4M	1.9	1.25
			8M	2.3	1.46
			16M	3.13	1.91
			32M	4.85	2.82
	All peripherals clock off, run while(1) in flash	System clock source : RCH (.cal 32M) ^[1]	4M	0.736	0.523
			8M	0.943	0.719
			16M	1.37	0.963
			32M	2.23	1.43
		System clock source : XTH (.off rch) ^[2]	4M	0.945	0.723
			8M	1.15	0.84
			16M	1.57	1.07
			32M	2.42	1.54
		System clock source : DPLL (.ref rch(.cal 32M)) (.base 48M) ^[3]	6M	1.01	0.747
			12M	1.32	0.921
			24M	1.96	1.25
			48M	3.29	2.00
		System clock source : DPLL (.ref xth) (.base 48M) (.off rch) ^[4]	6M	1.22	0.903
			12M	1.54	1.05
			24M	2.19	1.41
			48M	3.54	2.12
		System clock source : DPLL	4M	0.925	0.693
			8M	1.14	0.818

		(.refrch(.cal 32M))	16M	1.56	1.05
		(.base 64M) ^[5]	32M	2.43	1.53
		System clock source :	4M	1.14	0.831
		DPLL	8M	1.35	0.947
		(.ref xth)	16M	1.78	1.18
		(.base 64M) (.offrch) ^[6]	32M	2.66	1.66

备注：测试条件 DVDD=1.2V, VDD(VBAT)=3.3V, T_A=25°C

注：

1. RCH 校准到 32M，再分频。
2. XTH 做时钟源，RCH 关闭，再分频。
3. 用 RCH 做 DPLL 的时钟源，RCH 校准到 32M，DPLL 设置到 48M，再分频。
4. 用 XTH 做 DPLL 的时钟源，DPLL 设置到 48M，RCH 关闭，再分频。
5. 用 RCH 做 DPLL 的时钟源，RCH 校准到 32M，DPLL 设置到 64M，再分频。
6. 用 XTH 做 DPLL 的时钟源，DPLL 设置到 64M，RCH 关闭，再分频。

Confidential

Symbol	Parameter	Conditions		Typ(μA)
standby m0	wake by gpio			0.28
Symbol	Parameter	Conditions	Clk source	Typ(μA)
standby m1	wake by 32k timer	sw=0x0d ^[1]	XTL	1.88 ^[2]
		sw=0x1f ^[1]	XTL	2.18 ^[2]
	wake by gpio	sw=0x0d ^[1]		1.32 ^[2]
		sw=0x1f ^[1]		1.63 ^[2]
	wake by wdt	sw=0x0d ^[1]	XTL	1.85 ^[2]
		sw=0x1f ^[1]	XTL	2.18 ^[2]
	wake by lvr	sw=0x0d ^[1]		2.05 ^[2]
		sw=0x1f ^[1]		2.42 ^[2]
	wake by bod	sw=0x0d ^[1]		2.11 ^[2]
		sw=0x1f ^[1]		2.48 ^[2]
Deepsleep	wake by 32k timer	sw=0x0d ^[1]	XTL	2.96 ^[2]
		sw=0x1f ^[1]	XTL	3.37 ^[2]
	wake by gpio	sw=0x0d ^[1]		2.46 ^[2]
		sw=0x1f ^[1]		2.86 ^[2]
	wake by wdt	sw=0x0d ^[1]	XTL	2.99 ^[2]
		sw=0x1f ^[1]	XTL	3.37 ^[2]
	wake by peripheral timer	sw=0x0d ^[1]	XTL	4.03 ^{[2] [3]}
		sw=0x1f ^[1]	XTL	4.73 ^[2]
	wake by 32k timer*	sw=0x0d ^[1]	XTL	4.06 ^{[2] [3]}
		sw=0x1f ^[1]	XTL	4.69 ^[2]
Sleep	wake by gpio	LDO all peripheral clocks on		4620
		LDO non-essential peripheral clocks off		1820
		DCDC all peripheral clocks on		2700
		DCDC non-essential peripheral clocks off		1210

备注：测试条件 DVDD=1.2V, VDD(VBAT)=3.3V, T_A=25°C, DCDC ON

*: PWM 输出使能

注：

1. sw 表示低功耗模式下 PAN107 系列保电的模块控制开关，比特位为 1 保电，比特位为 0 掉电，0d = sram32k+phy_sram+cpu_retention, 1f = all_sram_retention
2. 在 LPLDOH 模式 2 中，LPLDOH TRIM 电压不起作用，有效电压为 VREF_TRIM 电压。在这种模式下，LPLDOH 下冲不会发生，底部电流也会减小。
3. Deepsleep 模式下 PWM 可以正常输出波形，但仅限 deepsleep 模式 2，deepsleep 模式 2 说明参考注 4。
4. 当寄存器 LP_FL_CTRL[31]为 1 时，LPLDOL 和 LPLDOH 之间开关闭合，LPLDOL 使能关闭，LPLDOL 由 LPLDOH 供电，为模式 2，模式 2 功耗增大。

6 参考原理图

请访问以下地址以获取最新的参考原理图及硬件设计注意事项：[PAN10xx 硬件参考设计指南](#)

Confidential

7 封装信息

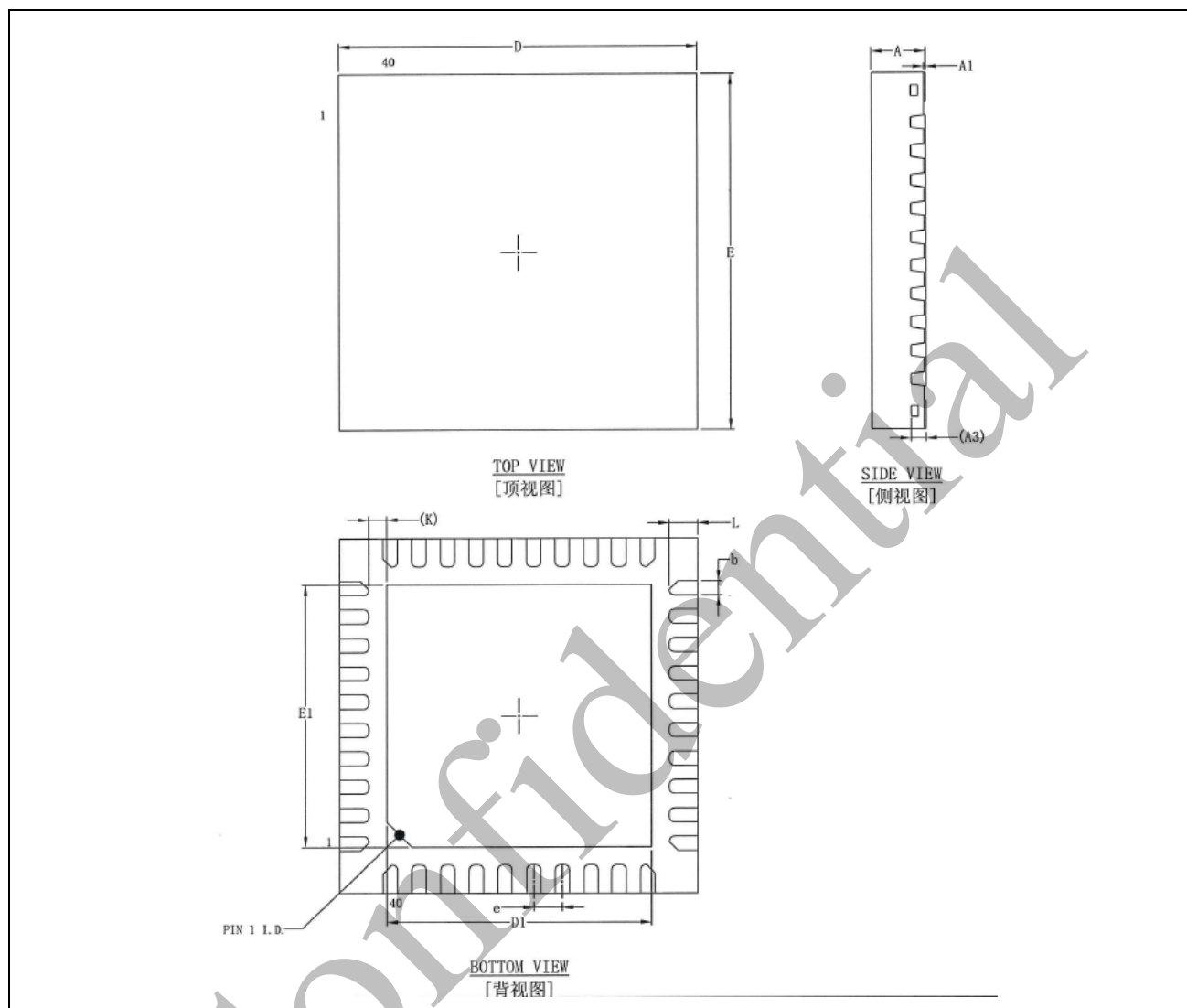


图 7-1 QFN40 封装图

表 7-1 QFN40 封装尺寸

SYMBOL	MIN (mm)	NOM (mm)	MAX (mm)
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.203 REF		
b	0.15	0.20	0.25
D	4.90	5.00	5.10
D1	3.60	3.70	3.80
E	4.90	5.00	5.10
E1	3.60	3.70	3.80
e	0.40 BSC		
K	0.25 REF		
L	0.30	0.40	0.50

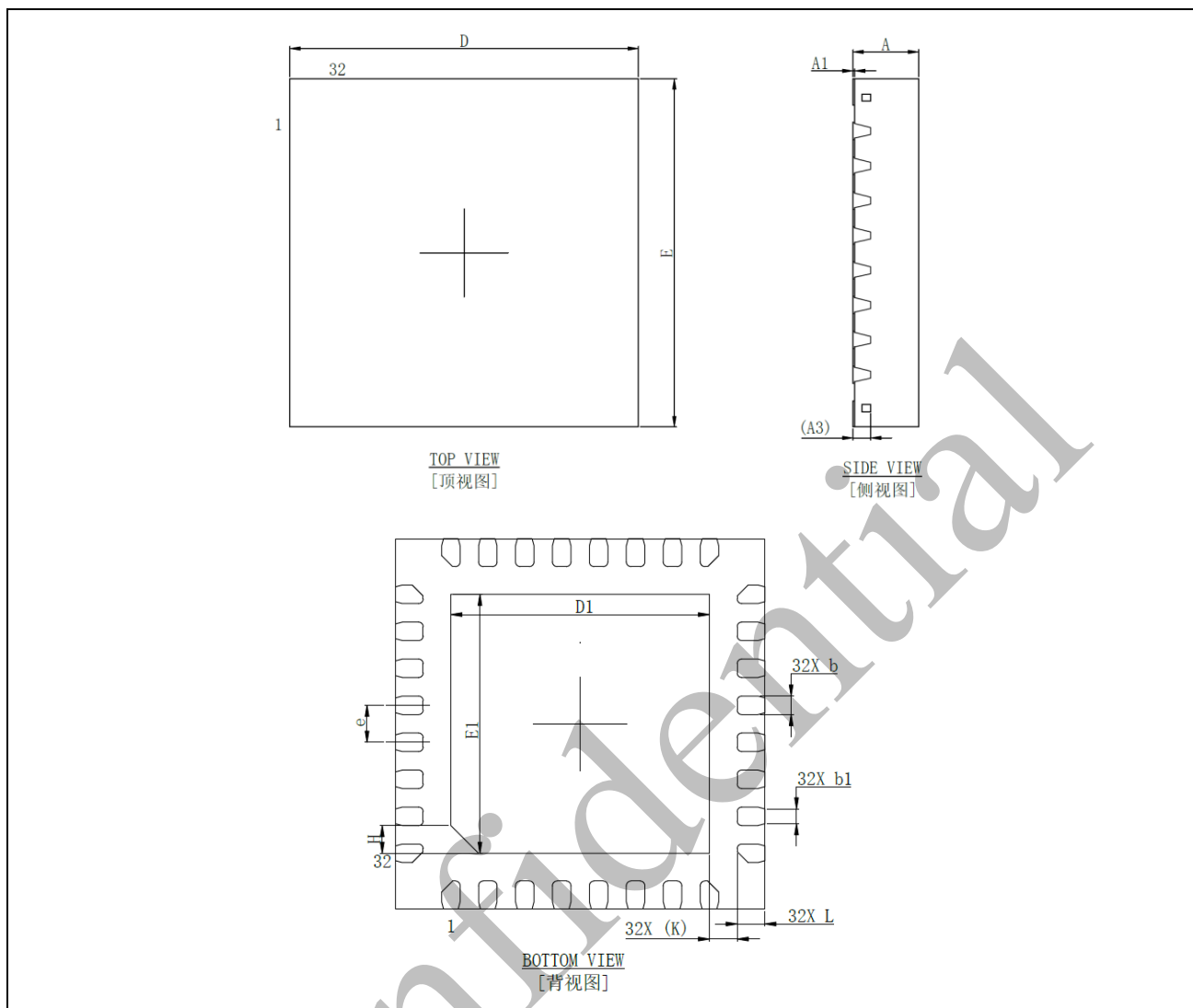


图 7-2 QFN32 封装图

表 7-2 QFN32 封装尺寸

SYMBOL	MIN (mm)	NOM (mm)	MAX (mm)
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.203 REF		
b	0.15	0.20	0.25
b1	0.16 REF		
D	3.90	4.00	4.10
D1	2.65	-	2.90
E	3.90	4.00	4.10
E1	2.65	-	2.90
e	0.40 BSC		
K	0.30 REF		
L	0.20	-	0.40
H	0.30 REF		

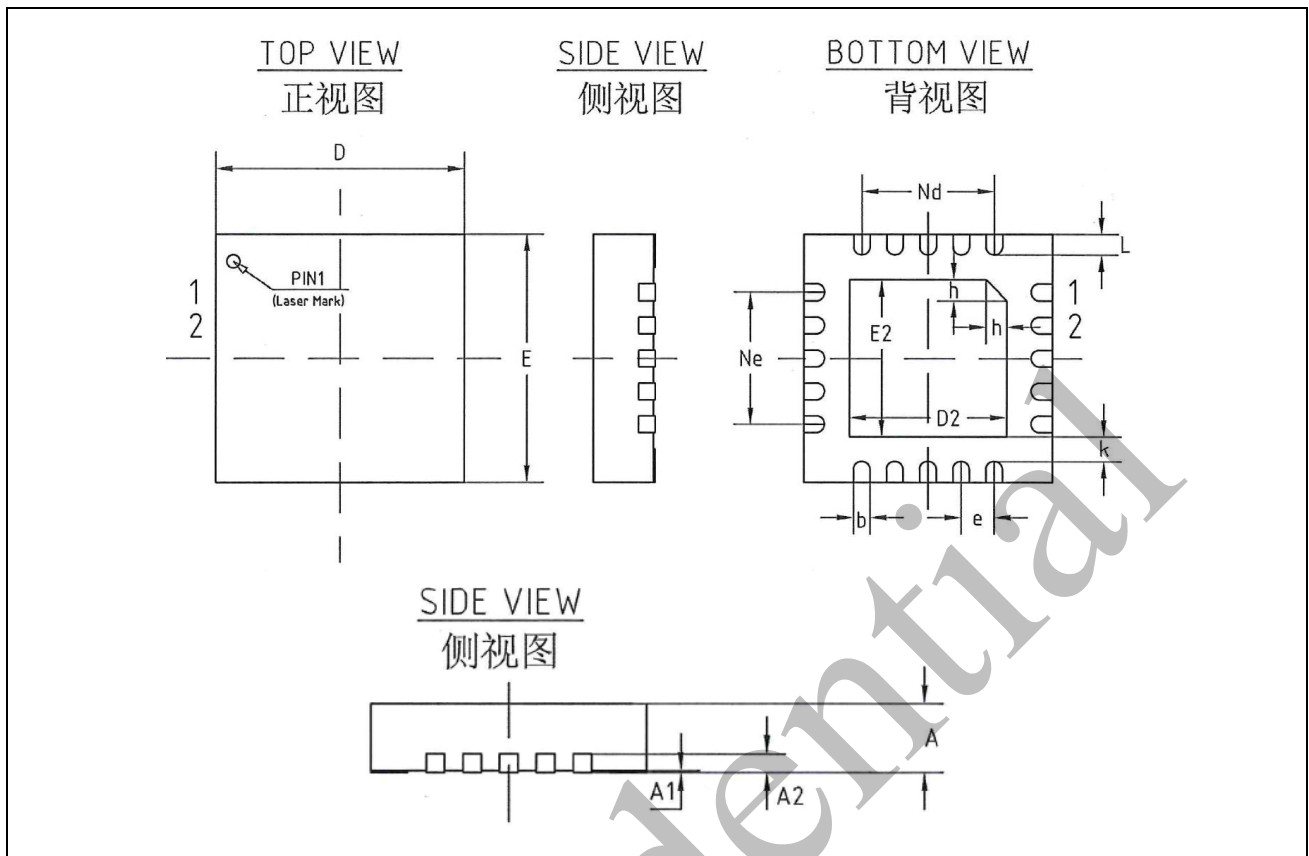


图 7-3 QFN20 封装图

表 7-3 QFN20 封装尺寸

SYMBOL	MIN (mm)	NOM (mm)	MAX (mm)
A	0.70	0.75	0.80
A1	-	0.02	0.05
A3	0.203 REF		
b	0.15	0.20	0.25
D	2.90	3.00	3.10
D2	1.80	1.90	2.00
E	2.90	3.00	3.10
E2	1.80	1.90	2.00
e	0.40 BSC		
K	0.20	0.30	0.40
L	0.20	0.25	0.30
h	0.20	0.25	0.30
Ne	1.60 BSC		
Nd	1.60 BSC		

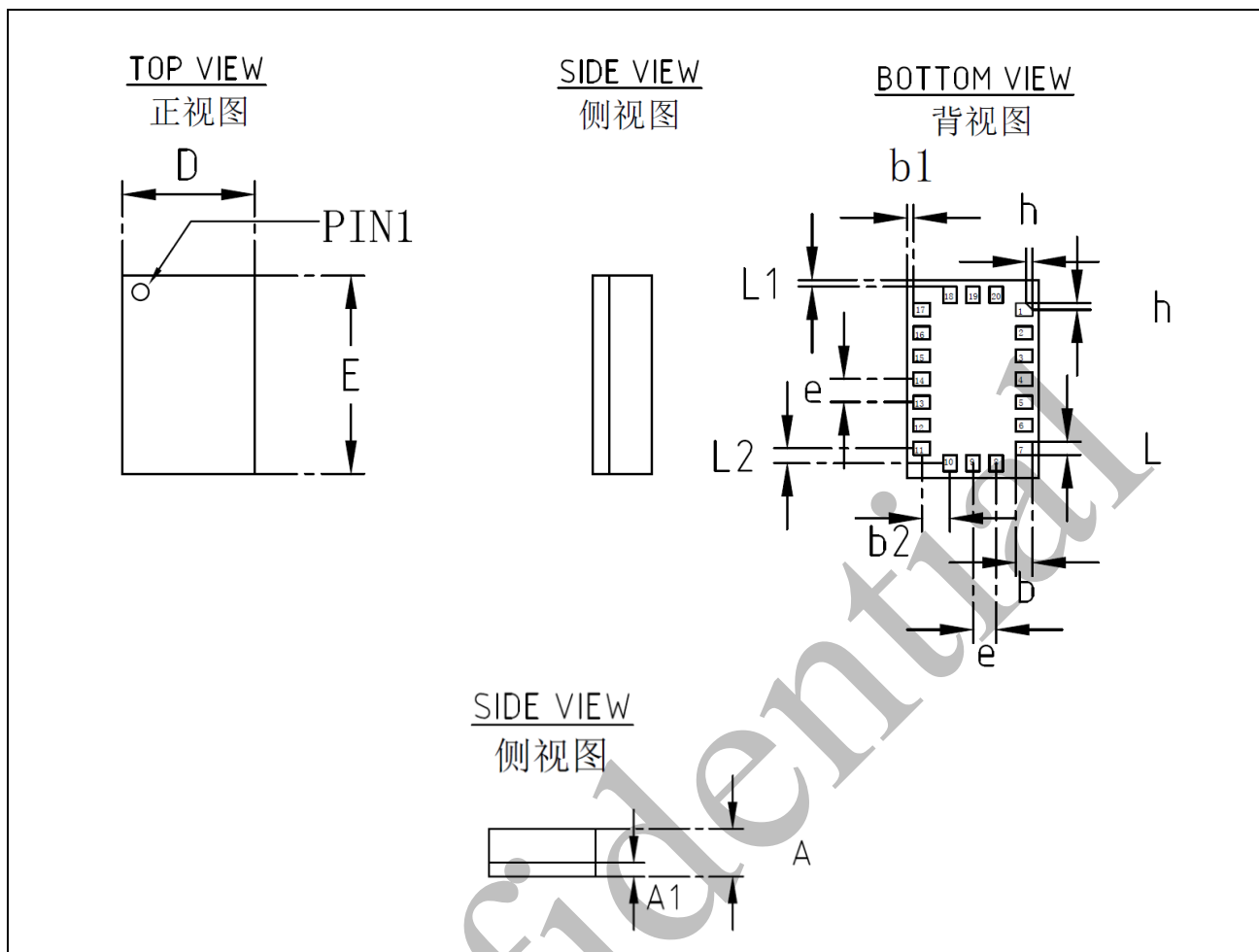


图 7-4 LGA20 封装图

表 7-4 LGA20 封装尺寸

SYMBOL	MIN (mm)	NOM (mm)	MAX (mm)
A	0.825	0.900	0.975
A1	0.230	0.260	0.290
b	0.200	0.250	0.300
D	1.925	2.000	2.075
e	0.350BSC		
L1	0.100REF		
L2	0.225BSC		
b1	0.100REF		
b2	0.425BSC		
h	0.100REF		
E	2.925	3.000	3.075
L	0.150	0.200	0.250

缩略语

ACK	应答信号	MM	带电机器的放电模式
ADC	模数转换器	MOSI	主出从入
bandgap	带隙基准	PLL	锁相环
BLE	低功耗蓝牙	POR	上电复位
BOD	掉电检测	PWM	脉冲宽度调制
BQB	蓝牙认证	RAM	随机存取存储器
Cache	高速缓冲存储器	RC	电阻电容晶振
CDM	带电器件模型	RF	射频
CS	片选	RSSI	接收信号强度
CTS	接收请求	RX	接收
DCDC	降压式直流变换器	SDA	数据信号线
DMA	直接内存访问	SoC	片上系统
DPLL	数字锁相环	SPI	串行外设接口
eFuse	一次性可编程存储器	SRAM	静态随机存取存储器
ESD	静电释放	SWD	串行线调试
ext	外部 IO 口	TEMP	温度传感器
ETSI	欧洲电信标准化协会	TX	发射
FCC	美国联邦通信委员会	RTS	发送请求
FMC	flash 控制器	UART	通用异步接收器/发送器
GPIO	通用 I/O.	USB	通用串行总线
HBM	带电的人体的放电模式	WDT	看门狗定时器
HLDO	强驱动低压差线性稳压器	WWDT	串口看门狗定时器
I2C	两线式串行总线	XTAL	外部晶振
IAP	应用编程		
Keyscan	按键扫描		
Latch-up	闩锁效应		
LDO	低压差稳压器		
LED	发光二极管		
LVR	低电压复位		
MCU	微控制器单元		
MISO	主入从出		

修订历史

Version	Date	Content
1.0	Oct. 2023	初版发布
1.1	Nov. 2023	增加参考原理图。修正引脚图中 pin12 和 pin13 的笔误。更正引脚图中 pin31 的引脚名。
1.2	Dec. 2023	更新引脚信息。
1.3	Jan. 2024	增加 PAN1070UAEC。
1.4	Mar. 2024	补充电气特性。
1.5	Apr. 2024	更新主要特性。
1.6	May. 2024	更新电气特性，更新 QFN20 的引脚图。
1.7	Nov. 2024	更新 QFN32 的封装信息，更新参考原理图，更新表 5-7，更新 MCU 电流特性中 standby m1 的 typ 值。
1.8	Dec. 2024	更新引脚说明，更新表 5-7。
1.9	Mar. 2025	增加 QFN40 和 LGA20 封装。
2.0	May. 2025	更新表 5-16。

内部版本，仅供参考。

文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

商标

磐启是磐启微电子公司的商标。本文档中提及的其他名称是其各自所有者的商标/注册商标。

免责声明

本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，磐启微电子公司对本文档内容不做任何明示或暗示的声明或保证。

联系方式



上海磐启微电子有限公司

张江高科技园区盛夏路 666 号 D 栋 302 室
上海市浦东新区



021-50802371

<http://www.panchip.com>

