



苏州华芯微电子股份有限公司



HuaXin Micro-electronics Co., Ltd

---

HS16F3211 单片机

用户手册

V1.6



# 目 录

1. 概述.....	5
2. 特征.....	5
3. 管脚信息.....	6
3.1 管脚图.....	6
3.2 管脚说明.....	7
4. 系统框图.....	10
5. 存储器结构.....	11
5.1 程序存储器.....	11
5.2 EEPROM 数据存储区.....	11
5.3 RAM 数据存储区.....	11
6. 操作寄存器.....	16
6.1 工作寄存器.....	16
6.1.1 INDF(间接寻址寄存器).....	16
6.1.2 TMR0(定时计数器).....	16
6.1.3 PCL(程序计数器的低字节)和 Stack.....	16
6.1.4 STATUS(状态寄存器).....	18
6.1.5 FSR(间接寻址指针).....	19
6.1.6 PORTA 和 PORTB(端口数据寄存器).....	19
6.1.7 PCON(芯片控制寄存器).....	19
6.1.8 WUCON(PORB 输入状态变化中断/唤醒控制寄存器).....	20
6.1.9 PCLATH(PC 高位缓冲器).....	20
6.1.10 PDCON(内部下拉控制寄存器).....	20
6.1.11 ODCON(漏极开路控制寄存器).....	20
6.1.12 PHCON(PB 内部上拉控制寄存器).....	20
6.1.13 PAHCON(PA 内部上拉控制寄存器).....	20
6.1.14 PADCON(PA 内部下拉控制寄存器).....	21
6.1.15 PAIC0(PA 口驱动选择寄存器 0).....	21
6.1.16 PBIC0(PB 口驱动选择寄存器 0).....	21
6.1.17 INTEN(中断屏蔽寄存器).....	21
6.1.18 INTFLAG(中断状态寄存器).....	22
6.1.19 INTEN1(中断屏蔽寄存器 1).....	22
6.1.20 INTFLAG1(中断状态寄存器 1).....	22
6.1.21 ACC(累加器).....	23
6.1.22 OPTION_REG 寄存器.....	23
6.1.23 TRISA 和 TRISB(I/O 口控制寄存器).....	24
6.1.24 OSCM (模式控制寄存器).....	24
6.2 FLASH.....	25
6.2.1 FLCON1 (FL 控制寄存器 1).....	25
6.2.2 FLCON2 (FL 控制寄存器 2).....	25
6.2.3 FLADRH/L (FL 地址高低位).....	25
6.2.4 FLDATH/L (FL 数据高低位).....	26
6.2.5 FL_errf (FLASH 操作异常标志位).....	26



6.2.6	FLASH 操作示例.....	26
6.3	EEPROM.....	28
6.3.1	EECON1 (EE 控制寄存器) .....	28
6.3.2	EEADRL (EE 地址低位) .....	28
6.3.3	EEDATL (EE 数据低位) .....	28
6.3.4	EEPEOM 操作示例.....	29
6.4	TC0 (16 定时/计数器寄存器) .....	30
6.4.1	概述.....	30
6.4.2	TC0L.....	30
6.4.3	TC0M.....	30
6.4.4	TC0R.....	31
6.4.5	TC0H.....	32
6.4.6	PWMCON.....	32
6.4.7	TC 时钟频率输出 (蜂鸣器输出) .....	33
6.4.8	PWM 波形.....	34
6.5	带死区互补的 12 位 PWMX0(TP0 定时器).....	35
6.5.1	PWM 特性.....	35
6.5.2	PWM 输出模式.....	35
6.5.2.1	PWM 互补输出模式.....	35
6.5.2.2	PWM 独立输出模式.....	35
6.5.3	PWM 相关寄存器.....	35
6.5.3.1	PWM0 使能寄存器 PWM0EN.....	35
6.5.3.2	PWM0 控制寄存器 PWM0C.....	36
6.5.3.3	PWM0 周期寄存器 PWM0PL、PWM0PH.....	36
6.5.3.4	PWM0 占空比寄存器 PWM0DL、PWM0DH.....	37
6.5.3.5	PWM0 死区时间寄存器 PWM0DTL、PWM0DTH.....	37
6.5.3.6	PWM1 占空比寄存器 PWM1DL、PWM1DH.....	37
6.5.3.7	PWM0 计数器/定时器时间寄存器 PWM0TL、PWM0TH.....	37
6.5.3.8	PWM0 输出端口选择寄存器.....	38
6.6	端口比较器.....	39
6.6.1	相关寄存器.....	39
6.6.1.1	CMPCON(比较器控制寄存器).....	39
6.6.1.2	CMPM(比较器负端输入选择寄存器).....	39
6.6.2	比较器应用示意图.....	41
6.7	I/O 口.....	42
6.8	Timer0/WDT 和预分频器.....	44
6.8.1	Timer0.....	44
6.8.1.1	内部指令时钟作为时钟源: 定时模式.....	44
6.8.1.2	外部时钟源: 计数模式.....	44
6.8.2	WDT(看门狗定时器).....	44
6.8.3	预分频器.....	44
6.9	中断.....	46
6.9.1	外部中断.....	46
6.9.2	Timer0 中断.....	46



6.9.3 PORTB 输入改变中断.....	46
6.9.4 TC0 中断.....	47
6.9.5 TP0 溢出中断.....	47
6.9.6 端口比较器中断.....	47
6.10 SLEEP(睡眠模式).....	47
6.10.1 睡眠唤醒.....	47
6.11 绿色模式.....	47
6.11.1 绿色唤醒.....	47
6.12 复位 RESET.....	48
6.12.1 上电延时定时器 PWRT.....	48
6.12.2 振荡器起振定时器 OST.....	48
6.12.3 复位顺序.....	49
6.13 振荡配置.....	52
7. 指令集.....	53
8. 配置说明.....	56
9. 电气特性.....	58
9.1 绝对最大额定值.....	58
9.2 操作条件.....	58
9.3 直流特性.....	58
10. 封装及尺寸.....	60
10.1 SOP14 封装图及尺寸.....	60
10.1.1 SOP14 封装图.....	60
10.1.2 SOP14 封装尺寸.....	60
10.2 SOP8 封装图及尺寸.....	61
10.2.1 SOP8 封装图.....	61
10.2.2 SOP8 封装尺寸.....	61
10.3 SOP16 封装图及尺寸.....	62
10.3.1 SOP16 封装图.....	62
10.3.2 SOP16 封装尺寸.....	62
11. 修正记录.....	63



# HS16F3211

## 用户手册

**Ver 1.6**

## 1. 概述

HS16F3211 是采用低耗高速 CMOS 工艺制造的 8 位单片机，它内建了 2K\*16-bit 的 FLASH、128 Byte 的 EEPROM、128Byte 的 SRAM，包含 3 个 12 位 PWM 及 3 个 8 位 PWM，同时包含了可配置的端口比较器模块。

## 2. 特征

- ◆ 42 条 RISC 指令，除了跳转指令是两个周期，所有的指令都是单周期
- ◆ 14 位宽指令，8 位宽数据路径，5 级深度硬件堆栈
- ◆ 支持 GOTO 指令全 ROM 跳转、支持全 ROM 子程序调用
- ◆ 2K×14 的程序存储器
- ◆ 128×8 位 EEPROM 数据存储区，128×8 位通用寄存器
- ◆ 直接、间接寻址方式
- ◆ 拥有 1 个可编程预分频器的 8 位实时时钟/计数器（TMR0）
- ◆ 拥有 1 个可编程预分频器的 12 位实时时钟/计数器（TP0）
- ◆ 拥有 1 个可编程预分频器的 16 位实时时钟/计数器（TC0）
- ◆ 3 路由 TC0 控制的 8 位 PWM 及 BUZ
- ◆ 1 组带死区的 12 位 PWM，可配置为 3 路 12 位 PWM
- ◆ 可配置的端口比较器资源
- ◆ 内部上电复位电路（POR）、内置欠压复位（BOR）
- ◆ 上电复位定时器（PWRT）和振荡器启动定时器（OST）
- ◆ 看门狗定时器（WDT）使用内部晶振可靠性高，由软件使能或禁止
- ◆ 2 组 I/O 口，可配置上拉、下拉和开漏等状态
- ◆ 4 种工作模式可任意切换：正常模式、低速模式、睡眠模式、绿色模式
- ◆ 唤醒睡眠：INT/INT1 管脚中断、IOB 的输入状态改变、TC0 溢出唤醒、COMP 唤醒
- ◆ 唤醒绿色：INT/INT1 管脚中断、IOB 的输入状态改变、TC0 溢出唤醒、COMP 唤醒、TP0 溢出唤醒
- ◆ 省电休眠模式，可编程代码保护
- ◆ 可选的振荡器选项：内部高速振荡器、内部低速振荡器、外部低速晶体振荡器
- ◆ 7 种可用中断：TMR0 溢出中断、TC0 溢出中断、IOB 端口变化中断、INT/INT1 中断、TP0 溢出中断、COMP 比较中断
- ◆ 宽工作电压范围：2.2V 至 5.5V



### 3. 管脚信息

#### 3.1 管脚图

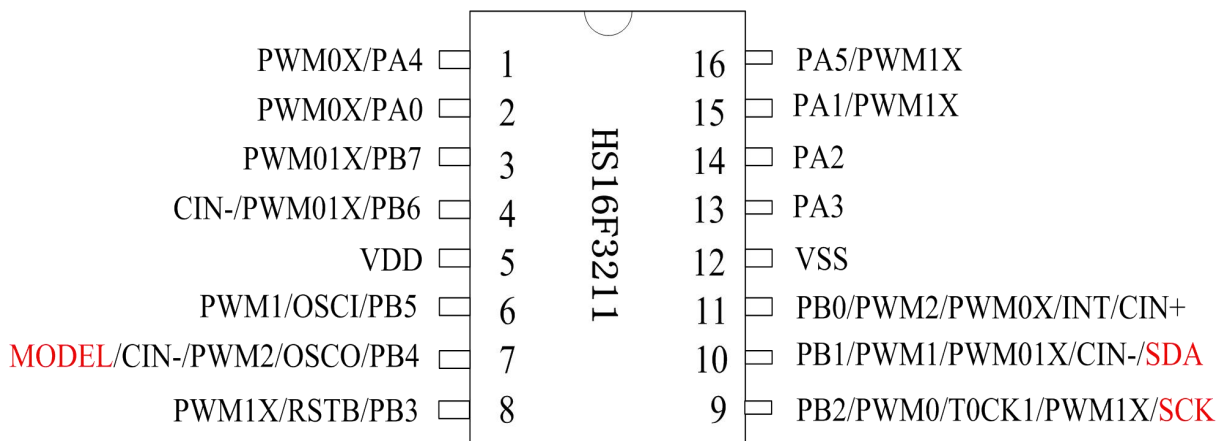


图 3.1 管脚信息（16PIN）

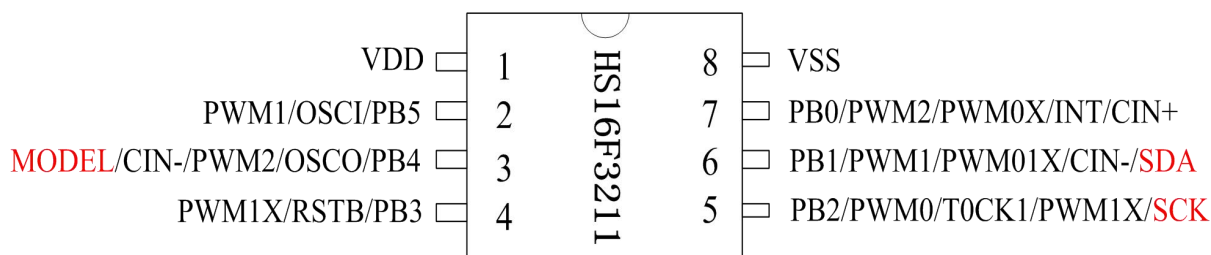


图 3.2 管脚信息（8PIN）

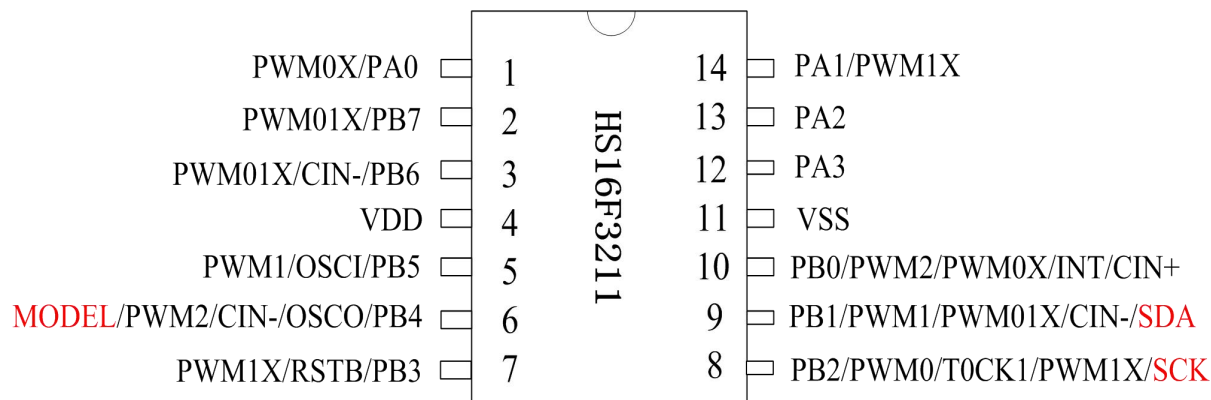


图 3.3 管脚信息（14PIN）



### 3.2 管脚说明

名称	类型	说明
PA0	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选 可配置为 PWM0X 输出口
PA1	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选 可配置为 PWM1X 输出口
PA2	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选
PA3	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选
PA4	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选 可配置为 PWM0X 输出口
PA5	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选 可配置为 PWM1X 输出口
PB0	I/O	可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM0X 输出口 可配置为 PWM2 输出口 可配置为比较器输入正端 端口变化可唤醒功能 外部中断产生(边沿可选择)



PB1	I/O	可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM01X 输出口 可配置为 PWM1 输出口 可配置为比较器输入负端 端口变化可唤醒功能 烧写 SDA 脚
PB2	I/O	可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM1X 输出口 可配置为 PWM0 输出口 端口变化可唤醒功能 可配置为定时器输入脚 烧写 SCK 脚
PB3	I/O	可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM1X 输出口 端口变化可唤醒功能 外部复位脚
PB4	I/O	可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM2 输出口 可配置为比较器输入负端 端口变化可唤醒功能 晶振输出脚 烧写 MODEL 脚
PB5	I/O	可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM1 输出口 端口变化可唤醒功能 晶振输入脚



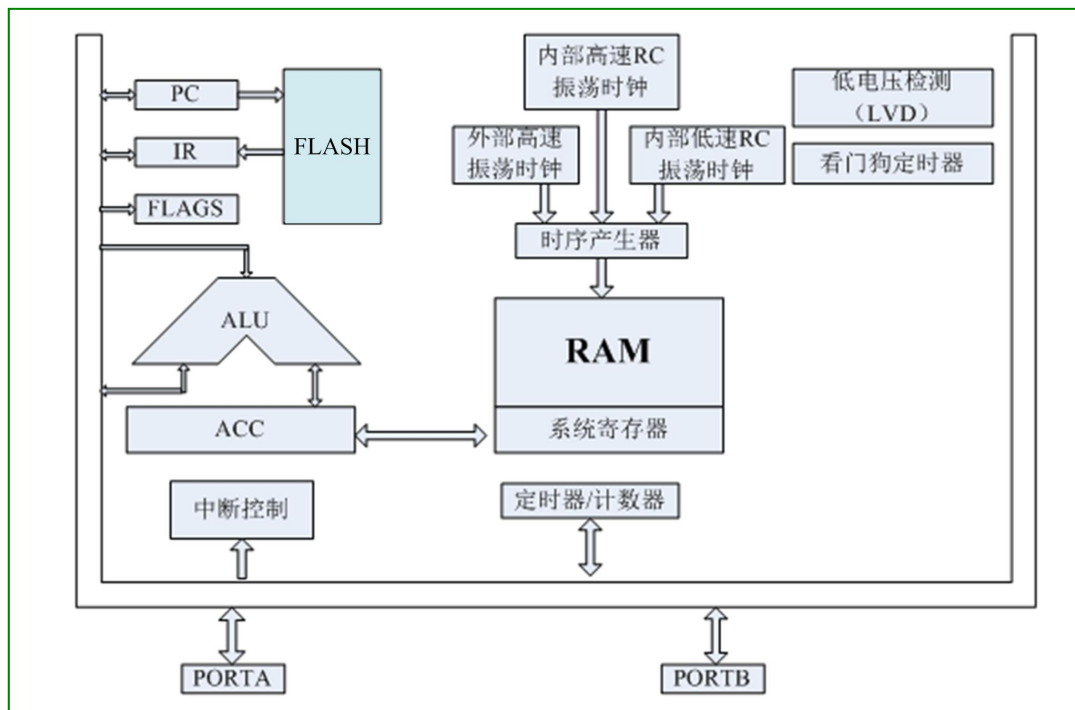


PB6	I/O	可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM01X 输出口 可配置为比较器输入负端 端口变化可唤醒功能
PB7	I/O	可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM01X 输出口 端口变化可唤醒功能
VDD	P	系统电源输入
VSS	P	系统接地输入

注： I： 输出； O： 输入； P： 电源



#### 4. 系统框图





## 5. 存储器结构

### 5.1 程序存储器

- 1、HS16F3211 有 11 位 PC，2K\*14bit 的程序存储器
- 2、复位地址 000H；
- 3、软件中断地址 002H；
- 3、硬件中断地址 004H；
- 5、GOTO、CALL 指令可以全地址跳转。

程序存取器和堆栈结构如下图所示：

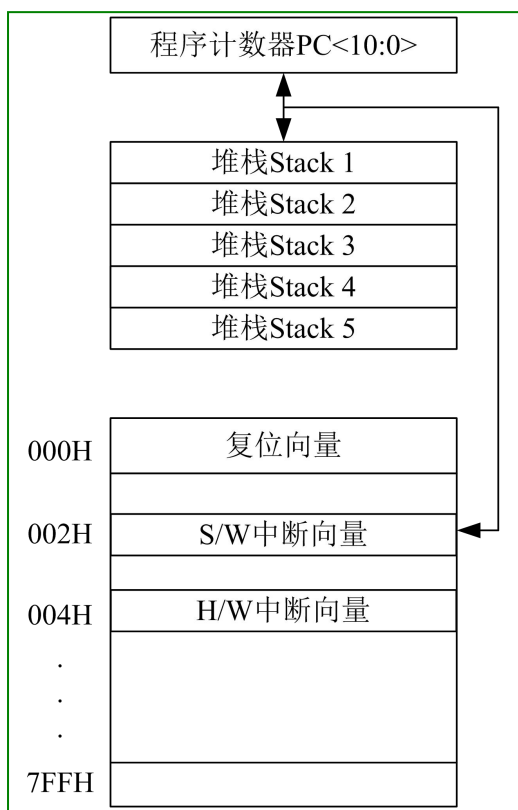


表 5-1 程序存取器地址分布

### 5.2 EEPROM 数据存储区

该单片机内建了 128\*8 的 EEPROM 数据存储区，可程序控制该数据区的操作，也可系统控制该数据区的操作。

### 5.3 RAM 数据存储器

该单片机数据存储器由特殊功能寄存器 SFR 和通用寄存器组成。通用寄存器可直接寻址，也可通过 IRP 以及 FSR 寄存器实现间接寻址。

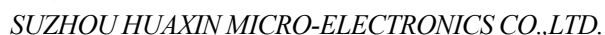


表 5-2: 数据存取器结构

Ver 1.6



通用 寄存器 48 字节	40h						
	6Fh						
通用 寄存器 16 字节	70h	访问 70h~7Fh	F0h	访问 70h~7Fh	170h	访问 70h~7Fh	1F0h
	7Fh		FFh		17Fh		1FFh

表 5-3：特殊功能寄存器地址

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
<b>所有 BANK 区共用</b>									
00H(r/w)	INDF	使用 FSR 的内容寻址数据寄存器（非物理寄存器）							
02H(r/w)	PCL	PC 的低 8 位							
03H(r/w)	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C
04H(r/w)	FSR	FSR.7	间接寻址指针						
0AH(r/w)	PCLATH	-	-	-	-	-	PCH2	PCH1	PCH0
0BH(r/w)	INTEN	GIE	-	INT1IE	TP0IE	TC0IE	INTIE	PBIE	TOIE
0CH(r/w)	INTFLAG	-	-	INT1IF	TP0IF	TC0IF	INTIF	PBIF	TOIF
<b>BANK0</b>									
01H(r/w)	TMR0	8 位实时定时计数器							
05H(r/w)	PORTA	-	-	IOA5	IOA4	IOA3	IOA2	IOA1	IOA0
06H(r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
0DH(r/w)	INTFLAG1	-	-	-	-	-	-	COMINTF	-
0EH(r/w)	PDCON	/PDB3	/PDB2	/PDB1	/PDB0	/PDA3	/PDA2	/PDA1	/PDA0
0FH(r/w)	ODCON	ODB7	ODB6	ODB5	ODB4	ODB3	ODB2	ODB1	ODB0
10H(r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4	/PHB3	/PHB2	/PHB1	/PHB0
11H(r/w)	TC0L	TC0 计数器低 8 位							
12H(r/w)	TC0M	TC0 模式寄存器							
13H(r/w)	TC0R	自动重载寄存器							
14H(r/w)	TC0H	TC0 计数器高 8 位/PWM0 高电平占空比寄存器							
15H(r/w)	TC0D1	PWM1 高电平占空比寄存器							
16H(r/w)	TC0D2	PWM2 高电平占空比寄存器							
17H(r/w)	PWMCON	PWM2 XR1	PWM2 XR0	PWM1 XR1	PWM1 XR0	PWM2S	PWM1S	PWM2EN	PWM1EN
<b>BANK1</b>									
01H(r/w)	OPTION_R EG	INT1E DGE	INTE DGE	T0CS	T0SE	PSA	PS2	PS1	PS0
05H(r/w)	TRISA	Port A 输入输出控制寄存器							



SOLAR HUBWIN MICRO ELECTRONICS CO.,LTD. R51615211									
06H(r/w)	TRISB	Port B 输入输出控制寄存器							
0DH(r/w)	INTEN1	-	-	-	-	-	-	COMINTEN	-
0EH(r/w)	PCON	WDTE	EIS	LVDTE	*	*	*	*	*
0FH(r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0
10H(r/w)	PAIC0	PA 端口驱动选择寄存器							
11H(r/w)	PBIC0	PB 端口驱动选择寄存器							
12H(r/w)	PAHCON	*	*	PA 口上拉控制寄存器					
13H(r/w)	PADCON	*	*	PADC5	PADC4	*	*	*	*
14H(r/w)	OSCM	*	WAKE MODE	GREEN EN	SLT0C	SLCON	XTSEL	STPHX	CLKMD
BANK2									
01H(r/w)	TMR0	8 位实时定时计数器							
05H(r/w)	PORTA	-	-	IOA5	IOA4	IOA3	IOA2	IOA1	IOA0
06H(r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
0DH(r/w)	EEADRL	EE 地址低位							
0EH(r/w)	EEDATL	EE 数据低位							
10H(r/w)	EECON1	-	TIMEE	-	-	ERSAL LEE	ERASEEE	PROGEE	READE E
11H(r/w)	PWM0EN	TPEN	-	TPSEL 8	PWM1 OEN	PWM0 M	PWM01 OEN	PWM0 OEN	PWM0 EN
12H(r/w)	PWM0C	CK0[3]	CK0[2]	-	-	PWM0S[1:0]		CK0[1:0]	
13H(r/w)	PWM0TL	PWM0X 定时器低 8 位							
14H(r/w)	PWM0TH	-	-	-	-	PWM0X 定时器高 4 位			
15H(r/w)	PWM0PL	PWM0XPL[7:0]							
16H(r/w)	PWM0PH	-	-	-	-	PWM0XPH[3:0]			
17H(r/w)	PWM0DL	PWM0XDL[7:0]							
18H(r/w)	PWM0DH	-	-	-	-	PWM0XDH[3:0]			
19H(r/w)	PWM0DTL	PWM0XDTL[7:0]							
1AH(r/w)	PWM0DTH	-	-	-	-	PWM0XDTH[3:0]			
1BH(r/w)	PWMPSCON	-	-	PWM1S<1:0>		PWM01S<1:0>		PWM0S<1:0>	
1CH(r/w)	PWM1DL	PWM1XDL[7:0]							
1DH(r/w)	PWM1DH	-	-	-	-	PWM1XDH[3:0]			
BANK3									
01H(r/w)	OPTION_R EG	INT1E DGE	INTED GE	T0CS	T0SE	PSA	PS2	PS1	PS0
05H(r/w)	TRISA	Port A 输入输出控制寄存器							
06H(r/w)	TRISB	Port B 输入输出控制寄存器							
0EH(r/w)	FLCON1	CEFL	TIMEL	-	-	-	ERASEL	PROGL	READL
0FH(r/w)	FLCON2	FL 控制寄存器 2							
10H(r/w)	FLADRH	FL 地址高位							
11H(r/w)	FLADRL	FL 地址低位							



12H(r/w)	FLDATH	FL 数据高位							
13H(r/w)	FLDATL	FL 数据低位							
14H(r/w)	FL_errf	-	-	-	-	-	-	-	FOV
1EH(r/w)	CMPC	CMPEN	CMPIF	FTCKS	CODEB	CPEN+	CVEN+	COPOL	-
1FH(r/w)	CMPM		CPINS1	CPINS0	XRVSEL	VRS3	VRS2	VRS1	VRS0

说明：“-”未使用，读操作返回‘0’；\* 读操作返回‘1’



## 6. 操作寄存器

### 6.1 工作寄存器

#### 6.1.1 INDF(间接寻址寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00H(r/w)	INDF	使用 FSR 的内容寻址数据寄存器（非物理寄存器）							

INDF 寄存器不是真正的物理寄存器,任何使用 INDF 寄存器的指令实际上访问的是由指针寄存器 (FSR) 所指向的寄存器。若使用间接寻址方式对 INDF 寄存器进行读操作 (FSR= '0'), 读的结果为 00H; 而使用间接寻址对 INDF 寄存器进行写操作, 实际执行的是空操作, 但有可能影响标志位。FSR 寄存器的位<6:0>可以用来选择 128 个寄存器 (地址: 00H~7FH)。

例 6.1: 间接寻址

- ◆ 寄存器 28 里值为 10H
- ◆ 寄存器 29 里的值为 0AH
- ◆ 把 28 放入 FSR 寄存器
- ◆ 读 INDF 寄存器将返回 10H
- ◆ FSR 寄存器的值加 1
- ◆ 读 INDF 寄存器将返回 0AH

#### 6.1.2 TMR0(定时计数器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
01H(r/w)	TMR0	8 位实时定时计数器							

TMR0 是一个 8 位定时计数器。TMR0 的时钟源可为指令时钟或者外部时钟, 如何选择由 T0CS (OPTION\_REG<5>) 控制。如果选择外部时钟 (T0CKI 引脚), TMR0 将会在时钟的上升/下降沿 (由 T0SE(OPTION\_REG<4>)控制) 加 1。通过清除 PSA 位 (OPTION\_REG<3>), 可以将预分频器分配给 TMR0 模块, 在此情况下, 任何对 TMR0 的写操作都将清除预分频寄存器。

#### 6.1.3 PCL(程序计数器的低字节)和 Stack

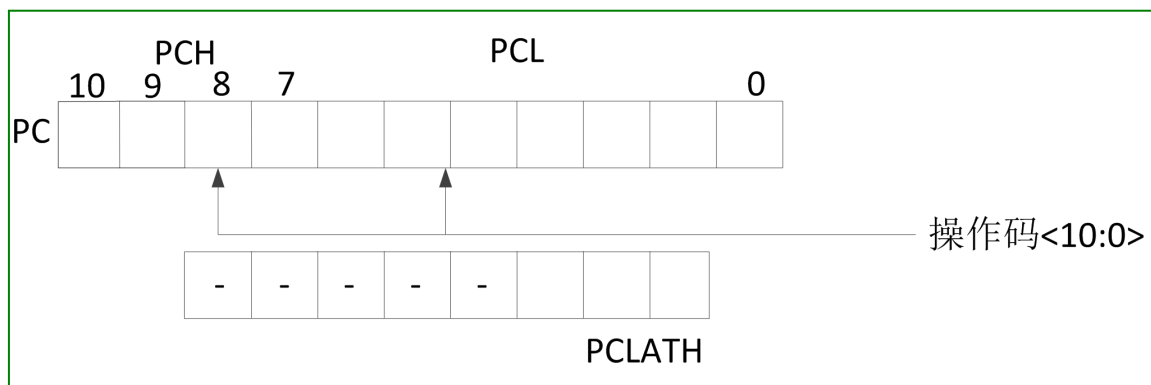
地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
02H(r/w)	PCL	程序计数器的低字节							

HS16F3211 有一个 11 位程序计数器 PC 和 5 级深度硬件堆栈 Stack。PC 的低 8 位是 PCL (PC<7:0>), 即可读也可写; 高 3 位是 PCH (PC<10:8>), 不能直接读写, PCH 的改变是通过 PCLATH 寄存器来实现的。当程序执行的时候, PC 里装载的是下一条将要执行程序地址。每个指令周期, PC 值将增加 1, 除非有指令改变 PC 的值。

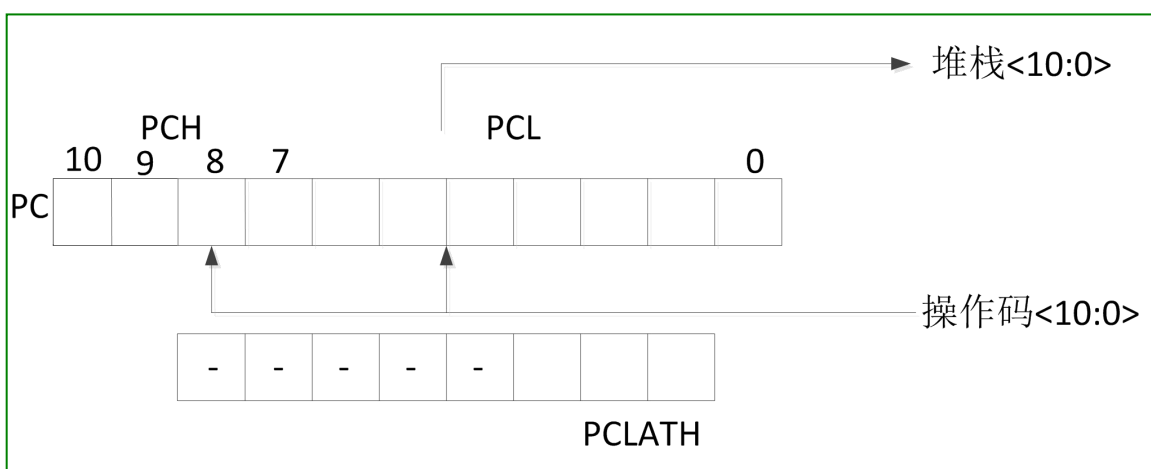




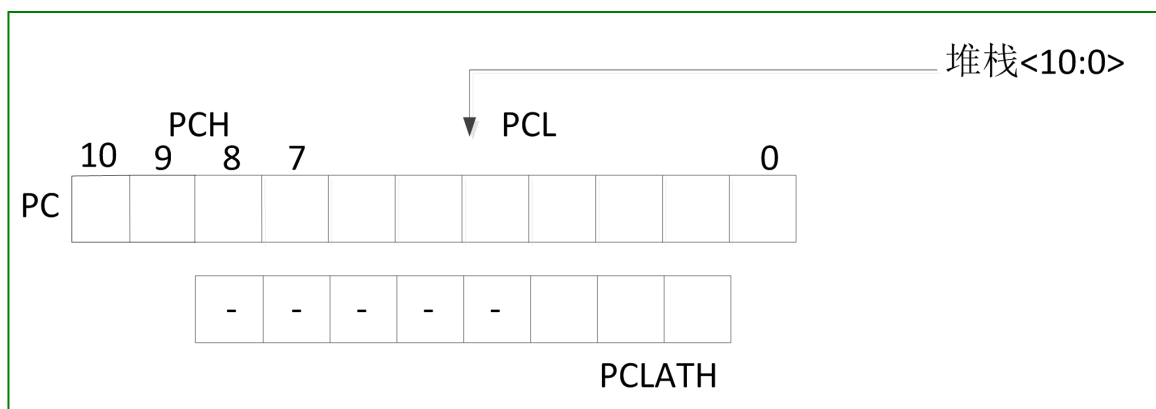
如图 6.1 所示为装载 PC 值的四种情况。情况 1：执行 GOTO 指令



情况 2：执行 CALL 指令

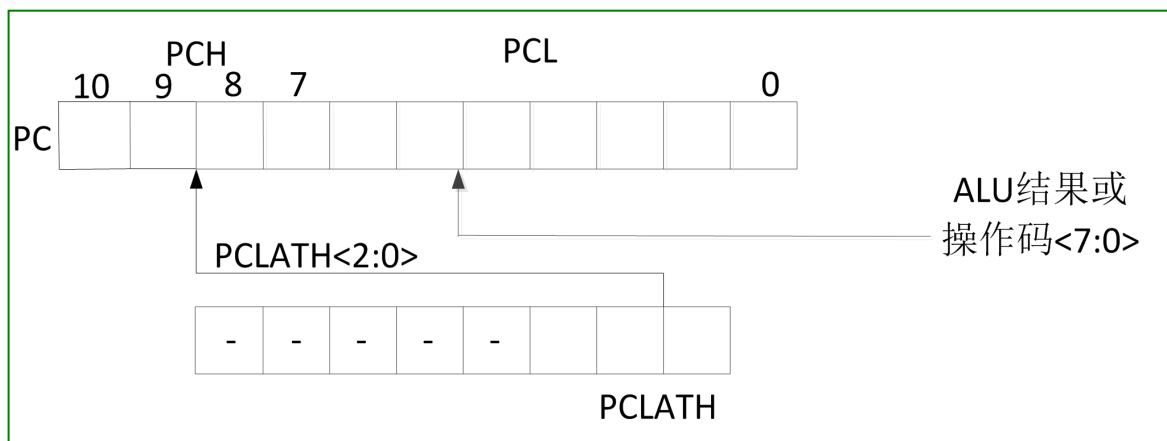


情况 3：执行 RETIA、RETFIE 或者 RETURN 指令





情况 4: 写 PCL 时



注 1: PCLATH 只有在 PCL 内容是目标地址才有效

2: PCLATH 不会随 PCH 的改变而改变

### 6.1.4 STATUS(状态寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
03H(r/w)	STATUS	IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C

状态寄存器 STATUS 反映运算器运算及复位后的状态。如果 STATUS 是某一指令的目标寄存器，且该指令将影响标志位 Z、DC 或者 C，那么对此三位的写操作是禁止的。Bit4 和 Bit3 是不可写的。清状态寄存器 STATUS 将出现下面结果 000uu1uu（u 表示未改变）。

C: 进位/ 借位位

1 = 有进位或无借位

0 = 无进位或有借位

注： 借位时极性相反。执行减法是通过加上第二个操作数的补码来完成的。对于移位指令（RRR, RLR），源寄存器的最高位或最低位移入此位。

DC: 半进位/ 借位位（ADDAR, ADDIA, SUBIA, SUBAR 指令）

1 = 有第 3 位向第 4 位进位或无第 3 位向第 4 位借位

0 = 无第 3 位向第 4 位进位或有第 3 位向第 4 位借位

Z: 零位

1 = 运算或逻辑运算的结果是零

0 = 运算或逻辑结果的结果非零

 $\overline{\text{PD}}$ :掉电标志位

1= 上电或者执行 CLRWDT 指令

0= 执行 SLEEP 指令

 $\overline{\text{TO}}$ : 定时器溢出标志位

1= 上电或者执行 CLRWDT 或 SLEEP 指令



0= 看门狗定时器溢出

RP1:RP0: BANK 区选择

00 = 选择 BANK0 区

01 = 选择 BANK1 区

10 = 选择 BANK2 区

11 = 选择 BANK3 区

IRP: 间接寻址 BANK 选择位, 与 FSR.7 共同控制间接寻址 BANK

### 6.1.5 FSR(间接寻址指针)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
04H(r/w)	FSR	FSR.7	间接寻址指针						

Bit6:Bit0 : 选择间接寻址寄存器地址, 可寻址 00~7Fh 内寄存器或 RAM;

Bit7: 间接寻址 BANK 选择位, 与 IRP 共同控制间接寻址 BANK

IRP:FSR.7:

00 = BANK0 区间接寻址

01 = BANK1 区间接寻址

10 = BANK2 区间接寻址

11 = BANK3 区间接寻址

### 6.1.6 PORTA 和 PORTB(端口数据寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
05H(r/w)	PORTA	-	-	IOA5	IOA4	IOA3	IOA2	IOA1	IOA0
06H(r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0

读端口操作是读的引脚的状态, 和引脚模式无关。

### 6.1.7 PCON(芯片控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
8EH(r/w)	PCON	WDTE	EIS	LVDTE	-	-	-	-	-

LVDTE: LVDT (低电压检测) 使能位

1 = 使能 LVDT

0 = 禁止 LVDT

EIS: IOB0/INT 引脚定义位

1 = INT (外部中断输入脚), 在这种模式下, TRISB 必须置“1”。IOB0 的输入功能被硬件屏蔽, 读取 INT 管脚信息的与读 PORTB 方式相同

0 = IOB0 引脚被选择, 屏蔽 INT 功能



WDTE: WDT（看门狗定时器）使能位

1 = 使能 WDT

0 = 禁止 WDT

### 6.1.8 WUCON(PORB 输入状态变化中断/唤醒控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
8FH(r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0

1: 使能中断/唤醒功能

0: 关闭中断/唤醒功能

### 6.1.9 PCLATH(PC 高位缓冲器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0AH(r/w)	PCLATH	-	-	-	-	-	PCH2	PCH1	PCH0

低 3 位有效，详见 6.1.3

### 6.1.10 PDCON(内部下拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0EH(r/w)	PDCON	/PDB3	/PDB2	/PDB1	/PDB0	/PDA3	/PDA2	/PDA1	/PDA0

1: 禁止相应引脚内部下拉

0: 使能相应引脚内部下拉

### 6.1.11 ODCON(漏极开路控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0FH(r/w)	ODCON	ODB7	ODB6	ODB5	ODB4	ODB3	ODB2	ODB1	ODB0

1: 相应引脚 NMOS 漏极开路输出使能

0: 相应引脚 NMOS 漏极开路输出禁止

### 6.1.12 PHCON(PB 内部上拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
10H(r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4	/PHB3	/PHB2	/PHB1	/PHB0

1: 禁止相应引脚内部上拉

0: 使能相应引脚内部上拉

### 6.1.13 PAHCON(PA 内部上拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
92H(r/w)	PAHCON	-	-	/PHA5	/PHA4	/PHA3	/PHA2	/PHA1	/PHA0



1: 禁止相应引脚内部上拉

0: 使能相应引脚内部上拉

#### 6.1.14 PADCON(PA 内部下拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
93H(r/w)	PADCON	-	-	/PDA5	/PDA4	-	-	-	-

1: 禁止相应引脚内部下拉

0: 使能相应引脚内部下拉

#### 6.1.15 PAIC0(PA 口驱动选择寄存器 0)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
90H(r/w)	PAIC0	-	-	PAIC0<5:0>					

0: 驱动无效

1: 驱动有效

#### 6.1.16 PBIC0(PB 口驱动选择寄存器 0)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
91H(r/w)	PBIC0	PBIC0<7:0>							

0: 驱动无效

1: 驱动有效

#### 6.1.17 INTEN(中断屏蔽寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0B(r/w)	INTEN	GIE	-	INT1IE	TP0IE	TC0IE	INTIE	PBIE	TOIE

TOIE: Timer0 溢出中断使能位

1 = 使能 Timer0 溢出中断

0 = 禁止 Timer0 溢出中断

PBIE: Port B 输入状态变化中断使能位

1 = 使能 Port B 输入状态变化中断

0 = 禁止 Port B 输入状态变化中断

INTIE: 外部中断使能位 (PB0)

1 = 使能外部中断

0 = 禁止外部中断

TC0IE: TC0 溢出中断使能位

1 = 使能 TC0 溢出中断



0 = 禁止 TC0 溢出中断

TP0IE: TP0 溢出中断使能位

1 = 使能 TP0 溢出中断

0 = 禁止 TP0 溢出中断

INT1IE: 外部中断 1 使能位 (PB1)

1 = 使能外部中断

0 = 禁止外部中断

GIE: 全局中断使能位

1 = 使能所有为屏蔽的中断, 对于睡眠模式中的中断唤醒, MCU 将跳到中断地址 004H

0 = 禁止所有中断, 对于睡眠模式中点中断唤醒, MCU 将执行 SLEEP 后的指令

注: 在中断事件发生时, GIE 被硬件清零并禁止一切中断。执行 RETFIE 指令退出中断程序并重新设置 GIE =1 允许中断。

### 6.1.18 INTFLAG(中断状态寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0C(r/w)	INTFLAG	-	-	INT1IF	TP0IF	TC0IF	INTIF	PBIF	T0IF

T0IF: Timer0 溢出中断标志位, Timer0 溢出时被置位, 软件复位。

PBIF: Port B 输入状态变化中断标志位, Port B 输入状态改变时被置位, 软件复位。

INTIF: 外部中断标志位, INT 引脚上升沿/下降沿 (由 INTEDG 位 OPTION\_REG<6>配置), 软件复位。

INT1IF: 外部中断标志位, INT1 引脚上升沿/下降沿 (由 INT1EDG 位 OPTION\_REG<7>配置), 软件复位。

TC0IF: TC0 溢出中断标志位, TC0 溢出时被置位, 软件复位。

TP0IF: TP0 溢出中断标志位, TP0 溢出时被置位, 软件复位。

### 6.1.19 INTEN1(中断屏蔽寄存器 1)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
8D(r/w)	INTEN1	-	-	-	-	-	-	COMINTEN	-

COMINTEN: 端口比较器中断使能位

1 = 使能端口比较器中断

0 = 禁止端口比较器中断

### 6.1.20 INTFLAG1(中断状态寄存器 1)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0D(r/w)	INTFLAG1	-	-	-	-	-	-	COMINTF	-

COMINTF: 端口比较器翻转标志位, 软件复位。

**6.1.21 ACC(累加器)**

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A(r/w)	ACC	累加器							

累加器是一个内部数据传送、指令操作数存储单元，没有被编址。

**6.1.22 OPTION\_REG 寄存器**

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
81(r/w)	OPTION_REG	INT1EDG	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0

PS2:PS0: 预分频比率选择位

PS2:PS0	TMR0 比率	WDT 比率
0 0 0	1:2	1:1
0 0 1	1:4	1:2
0 1 0	1:8	1:4
0 1 1	1:16	1:8
1 0 0	1:32	1:16
1 0 1	1:64	1:32
1 1 0	1:128	1:64
1 1 1	1:256	1:128

PSA: 预分频分配位

1= 预分频器分配给 WDT

0= 预分频器分配给 TMR0

T0SE: TMR0 时钟源边沿选择位

1= T0CKI 引脚上升沿触发计数

0= T0CKI 引脚下降沿触发计数

T0CS: TMR0 时钟源选择位

1= 外部 T0CKI 引脚。即使 TRISB.2="0", IOB2/T0CKI 也会被强制设置为输入

0= 内部指令时钟

INTEDG: 外部中断触发方式选择位 (PB0)

1= INT 引脚上升沿触发中断

0= INT 引脚下降沿触发中断

INT1EDG: 外部中断 1 触发方式选择位 (PB1)

1= INT1 引脚上升沿触发中断

0= INT1 引脚下降沿触发中断

**6.1.23 TRISA 和 TRISB(I/O 口控制寄存器)**

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
85H(w)	TRISA	-	-	PORTA I/O 控制寄存器					
86H(w)	TRISB	PORTB I/O 控制寄存器							

TRISA/B 寄存器为 1，端口为输入模式，TRISA/B 寄存器为 0，端口为输出模式。

**6.1.24 OSCM（模式控制寄存器）**

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
94(r/w)	OSCM	-	WAKEMODE	GREENEN	SLT0CON	SLCON	XTSEL	STPHX	CLKMD

CLKMD：系统时钟模式控制位

0：普通模式，高速时钟作为系统时钟

1：低速模式，低速时钟作为系统时钟

STPHX：内部高速振荡器控制位

0：运行

1：停止，内部低速 RC 振荡器仍然运行

XTSEL：内外低速选择位

0：选择内部低速 RC

1：选择外部低速晶振

SLCON：内外低速时钟控制位

0：开启内外低速时钟

1：关闭内外低速时钟（同时 SLEEP 需使能）

SLT0CON：TC0 低速时钟控制位（用于唤醒睡眠、绿色）

0：选择高速 RC（TCKS 决定）作为时钟

1：选择内外低速作为时钟（前提 TCKS=0）

GREENEN：绿色模式使能位

0：普通模式

1：绿色模式

WAKEMODE：睡眠唤醒后系统时钟选择位

0：选择内外低速作为系统时钟

1：选择高速 RC 作为系统时钟

注：STPHX 为内部高速 RC 振荡器的控制位，当 STPHX=0 时内部高速 RC 振荡器正常运行，当 STPHX=1 时内部高速 RC 振荡器停止运行。从高速模式切换到低速模式时，需先进低速，再关高速。若 WDT 使能，则 SLCON 无效，内部低速重新开始运行，外部低速保持关闭。低速模式进睡眠模式，唤醒后的系统时钟通过 WAKEMODE 位选择。低速模式进绿色模式，唤醒后仍为低速模式。





## 6.2 FLASH

### 6.2.1 FLCON1 (FL 控制寄存器 1)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
18EH(r/w)	FLCON1	CEFL	TIMEL	-	-	-	ERASEL	PROGL	READL

CEFL: FLASH 操作总使能。

0 = 禁止 FLASH 操作

1 = 使能 FLASH 操作

TIMEL: FLASH 操作时长选择位。

0 = FLASH 操作为默认时长

1 = FLASH 操作为默认时长 2 倍

ERASEL: ERASE (页擦) 操作使能。

0 = 禁止 ERASE 操作

1 = 使能 ERASE 操作

PROGL: PROG 操作使能。

0 = 禁止 PROG 操作

1 = 使能 PROG 操作

READL: READ 操作使能。

0 = 禁止 READ 操作

1 = 使能 READ 操作

注: 使能读、写、擦除后需要判断使能位变为低了再执行下条程序, 否则容易出错。每次执行完读、写、擦操作后, 使能位会自动清零, 无需软件清零, 若需继续执行读、写、擦操作需重新使能。

### 6.2.2 FLCON2 (FL 控制寄存器 2)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
18FH(r/w)	FLCON2	FL 控制寄存器 2							

注: FLCON2 为 FLASH 控制寄存器 2, 若想对 FLASH 进行操作, 需将 FLCON2 寄存器固定设为 5AH。

### 6.2.3 FLADRH/L (FL 地址高低位)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
190H(r/w)	FLADRH	FL 地址高位							



191H(r/w)	FLADRL	FL 地址低位
-----------	--------	---------

注：对 FLASH 页擦时（128\*16），FLADRH<2:0>,FLADRL<7>控制页擦地址。

## 6.2.4 FLDATH/L（FL 数据高低位）

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
192H(r/w)	FLDATH	FL 数据高位							
193H(r/w)	FLDATL	FL 数据低位							

## 6.2.5 FL\_errf（FLASH 操作异常标志位）

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
194H(r/w)	FLerrf	-	-	-	-	-	-	-	FOV

FOV：FLASH 操作异常标志位。

1 = FLASH 操作异常

0 = FLASH 操作正常

注：若FLASH读、写或者擦除出错，则16.4ms后强行退出FLASH操作，继续执行下条程序，FOV标志位置1，所有使能位清0。

## 6.2.6 FLASH 操作示例

### 6.2.6.1 写、读：

```

MOVIA    001H
MOVAR    FLDATH
MOVIA    023H
MOVAR    FLDATL
MOVIA    002H
MOVAR    FLADRH
MOVIA    027H
MOVAR    FLADRL
BSR      FLCON1,7      ;ENABLE
BSR      FLCON1,1      ;WRITE

LOOP1:
BTRSC    FLCON1,1
GOTO     LOOP1
MOVIA    002H
MOVAR    FLADRH
MOVIA    027H
MOVAR    FLADRL
BSR      FLCON1,7      ;ENABLE
BSR      FLCON1,0      ;READ
MOVR     FLDATH,0

```



MOVR      FLDATL,0

• • •

• • •



## 6.3 EEPROM

### 6.3.1 EECON1 (EE 控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
110H(r/w)	EECON1	-	TIMEEE	-	-	ERSALLEE	ERASEEE	PROGEE	READEE

TIMEEE: EEPROM 操作时长选择位。

0 = EEPROM 操作为默认时长

1 = EEPROM 操作为默认时长 2 倍

ERSALLEE: ERSALL (全擦) 操作使能。

0 = 禁止 ERSALL 操作

1 = 使能 ERSALL 操作

ERASEEE: ERASE (位擦) 操作使能。

0 = 禁止 ERASE 操作

1 = 使能 ERASE 操作

PROGEE: PROG 操作使能。

0 = 禁止 PROG 操作

1 = 使能 PROG 操作

READEE: READ 操作使能。

0 = 禁止 READ 操作

1 = 使能 READ 操作

注：每次执行完读、写、擦操作后，使能位会自动清零，无需软件清零，若需继续执行读、写、擦操作需重新使能。执行全擦操作时，需先使能 ERSALLEE，再使能 ERASEEE。

### 6.3.2 EEADRL (EE 地址低位)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
10DH(r/w)	EEADRL	EE 地址低位							

### 6.3.3 EEDATL (EE 数据低位)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
10EH(r/w)	EEDATL	EE 数据低位							



### 6.3.4 EEPEOM 操作示例

#### 6.3.4.1 两次写、两次读：

```
        MOVIA    023H
        MOVAR    EEDATL
        MOVIA    015H
        MOVAR    EEADRL
        BSR      EECON1,1      ;WRITE
LOOP1:
        BTRSC    EECON1,1
        GOTO     LOOP1
        MOVIA    045H
        MOVAR    EEDATL
        MOVIA    027H
        MOVAR    EEADRL
        BSR      EECON1,1      ;WRITE
LOOP2:
        BTRSC    EECON1,1
        GOTO     LOOP2
        MOVIA    015H
        MOVAR    EEADRL
        BSR      EECON1,0      ;READ
        MOVR     EEDATL,0
        MOVIA    027H
        MOVAR    EEADRL
        BSR      EECON1,0      ;READ
        MOVR     EEDATL,0
        . . .
        . . .
```

#### 6.3.4.2 全擦：

```
        MOVIA    03BH
        MOVAR    EEADRL
        BSR      EECON1,3      ;ERASE ALL
        BSR      EECON1,2      ;ERASE
LOOP2:
        BTRSC    EECON1,2
        GOTO     LOOP2
        MOVIA    05FH
        MOVAR    EEADRL
        BSR      EECON1,0      ;READ
        MOVR     EEDATL,0
        . . .
        . . .
```



## 6.4 TC0（16 定时/计数器寄存器）

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
11H(r/w)	TC0L	定时器 TC0 低 8 位							
12H(r/w)	TC0M	模式选择							
13H(r/w)	TC0R	自动重装载寄存器							
14H(r/w)	TC0H	PWM0 高电平占空比选择/定时器高 8 位							
15H(r/w)	TC0D1	PWM1 高电平占空比选择							
16H(r/w)	TC0D2	PWM2 高电平占空比选择							
17H(r/w)	PWMCON	PWM 控制							

### 6.4.1 概述

定时/计数器 TC0 具有多时钟源，可根据实际需要选择 Fcpu 或者 Fosc，寄存器 TC0M 控制时钟源的选择。当 TC0C 从 FFFFH 溢出到 0000H 时，TC0C 在继续计数的同时产生一个溢出信号 TC0IF，TC0IE=1，触发 TC0 中断请求。

TC0 的主要作用如下：

- 16 位可编程定时器：根据选定的时钟频率在特定时间产生中断信号(非 PWM 模式)；
- 蜂鸣器输出（TC0 为 8 位）；
- PWM 输出（TC0 为 8 位）。

### 6.4.2 TC0L

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
11H(r/w)	TC0L	TC0 的定时寄存器的低 8 位							

### 6.4.3 TC0M

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
12H(r/w)	TC0M	TC0TR	TC0S2	TC0S1	TC0S0	TCCKS	T16SEL	BUZ	PWM0

PWM0:

- 0: 禁止 PWM 输出；
- 1: 使能 PWM 输出；相应端口 IOB2 自动变为输出（前提 T0CS=0）。

BUZ:

- 0: 禁止 BUZ 输出；
- 1: 使能 BUZ 输出；相应端口 IOB2 自动变为输出（前提 T0CS=0）。



注：当 PWMOUT 和 BUZOUT 都无效时，TC0 为 16 位定时/计数器。TC0H 为高 8 位，TC0L 为低 8 位。

T16SEL：8/16 位溢出位选择。仅当所有 PWMEN = 0 且 BUZ=0 时有效。

0 = 8 位为溢出位

1 = 16 位为溢出位

TCCKS：TC0 时钟信号控制位。

0 = Fcpu

1 = Fosc

TC0S[2:0]：TC0 分频选择位。

TC0S[2:0]	选择Fcpu (TCCKS=0) 时	选择Fosc (TCCKS=1) 时
000	Fcpu / 256	Fosc / 128
001	Fcpu / 128	Fosc / 64
010	Fcpu / 64	Fosc / 32
011	Fcpu / 32	Fosc / 16
100	Fcpu / 16	Fosc / 8
101	Fcpu / 8	Fosc / 4
110	Fcpu / 4	Fosc / 2
111	Fcpu / 2	Fosc / 1

TC0TR：TC0 启动控制位。

0 = 禁止 TC0 定时器；

1 = 开启 TC0 定时器。

注：使用 TC0 溢出唤醒睡眠时，时钟需选择 Fcpu，并通过 Slow\_T0con 选择低速时钟，TC0S[2:0] 分频有效。

使用 TC0 溢出唤醒绿色时，若选用高速时钟唤醒则必须选择 Fosc，TC0S[2:0]分频有效。

若 TC0 使用 RTC 模式，则需将 OSCM.2、OSCM.4 置 1，TC0M.3 置 0，并且配置字时钟选择 IRC&RTC。此时 TC0 时钟参与分频，Fcpu 频率为 32.768K/2，如选择 Fcpu/2，则 TC0 时钟频率为 (32.768K/2) / 2。

#### 6.4.4 TC0R

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
13H(r/w)	TC0R	自动重装载寄存器							

当 TC0 溢出时，TC0R 的值自动装入 TC0 中。这样，用户在使用的过程中就不需要在中断中重新赋值。TC 为双重缓存器结构。若程序对 TC0R 进行了修改，那么修改后的 TC0R 值先被暂存在 TC0R 的第一个缓存器中，直到当前 TC0 溢出后，才被真正存入 TC0R 缓存器中，从而避免 TC 中断时间出错以及 PWM 和蜂鸣器误动作。

TC0R 初始值计算公式如下：



TC0R 初始值 = N - (TC 中断间隔时间 \* 输入时钟)

上式中，N 为 TC 的最大计数范围 256。

例：TC 中断间隔时间设置为 10ms，时钟源选 Fcpu (TnCKS = 0)，使能 PWM 输出 (PWMEN = 1)，高速时钟为 4MHz，Fcpu = Fosc/4，TPS = 010 (Fcpu/64)。

TC0R 初始值 = N - (TC 中断间隔时间 \* 输入时钟源)

= 256 - (10ms \* 4MHz / 4 / 64)

= 256 - (10-2 \* 4 \* 106 / 4 / 64) = 100 = 64H

注：只有在 PWM、BUZ 模式下，系统自动开启自动装载功能。

#### 6.4.5 TC0H

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
14H(r/w)	TC0H	PWM 高电平占空比控制寄存器							

TC0R 控制 PWM 的周期及分辨率，TC0H 控制 PWM 高电平占空比，当 TC0C=TC0H 时，PWM 翻转为低，完成高电平的占空比。

TC0H 初始值计算公式如下：

TC0H 初始值 = TC0R + (高电平周期 \* 输入时钟)

例：为了获得 1/3 占空比的 PWM 信号，时钟源选 Fcpu=8M/2, TC0rate=111(Fcpu/2)

TCOR=CAH, PWM 周期为 26.5us (38K), 高电平宽度为 8.8us

TC0H 初始值 = CAH + (8.8us \* 8MHz / 2 / 2)

= CAH+12H

= DCH

例：为了获得 1/3 占空比的 PWM 信号，时钟源选 Fcpu=8M/1, TC0rate=111(Fcpu/2)

TCOR=97H, PWM 周期为 26.5us (38K), 高电平宽度为 8.8us

TC0H 初始值 = 97H + (8.8us \* 8MHz / 1 / 2)

= 97H+23H

= BAH

#### 6.4.6 PWMCON

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
17H(r/w)	PWMCON	PWM2XR1	PWM2XR0	PWM1XR0	PWM1XR0	PWM2S	PWM1S	PWM2EN	PWM1EN

PWM1EN: PWM1 使能位

1 = 允许 PWM1 输出

0 = 禁止 PWM1 输出，相应端口变成 IO 口

PWM2EN: PWM2 使能位

1 = 允许 PWM2 输出





0 = 禁止 PWM2 输出，相应端口变成 IO 口

PWM1S: PWM1 端口选择位

1 = 选择 IOB5 作为 PWM1 输出口 (PWM1EN=1)

0 = 选择 IOB1 作为 PWM1 输出口 (PWM1EN=1)

PWM2S: PWM2 端口选择位

1 = 选择 IOB4 作为 PWM2 输出口 (PWM2EN=1)

0 = 选择 IOB0 作为 PWM2 输出口 (PWM2EN=1)

PWM1XR1: PWM1XR0:

0 0 : PWM1 不变

0 1 : PWM1 取反

1 0 : PWM1=PWM1 XOR PWM0 (异或)

1 1 : PWM1=PWM1 XNOR PWM0 (同或)

PWM2XR1: PWM2XR0:

0 0 : PWM2 不变

0 1 : PWM2 取反

1 0 : PWM2=PWM2 XOR PWM1 (异或)

1 1 : PWM2=PWM2 XNOR PWM1 (同或)

注：各种运算输出都以原始波形运算得来的，即PWM2的输出不受PWM1运算的影响。

建议初始化PWM流程如下：

1.赋值TC0D0，TC0D1，TC0D2；

2.赋值TC0R；

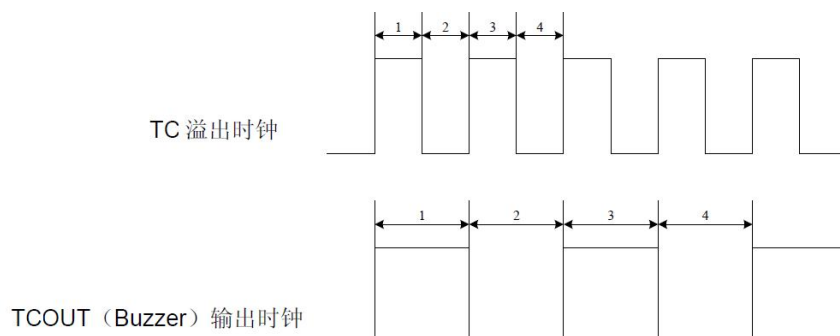
3.赋值PWMCON；

4.赋值TC0M；

5.开启TC0定时器；

#### 6.4.7 TC 时钟频率输出（蜂鸣器输出）

对TC时钟频率进行适当设置可得到特定频率的蜂鸣器输出（TCOUT），并通过PWM引脚输出。单片机内部设置TC的溢出频率经过2分频后作为TCOUT 的频率，即TC每溢出2次TCOUT输出一个完整的脉冲，此时，I/O功能自动被禁止。TCOUT 输出波形如下：

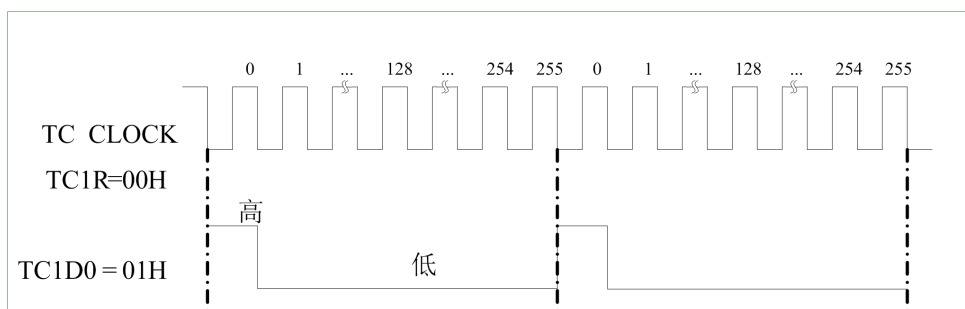




若时钟选择4MHz，系统时钟源采用外部时钟Fosc/4，程序中设置TPS = 110，TC= TC0R = 131，则TC的溢出频率为2KHz，TCOUT的输出频率为1KHz。

#### 6.4.8 PWM 波形

PWM信号靠TC0C,TC0R,TC0H的比较产生，当TC0溢出时，PWM输出高电平，为PWM的初始态，此时TC0C重新载入TC0R寄存器的值，TC0R决定PWM的周期及分辨率。TC0开始计数后，当TC0L等于TC0D时，PWM翻转为低电平，TC0继续计数，当TC0溢出时，一个PWM周期完成，PWM重新自动载入TC0R的值并且输出高电平，开始下一个周期。TC0R决定了PWM的分辨率，如果TC0R为0x00,则分辨率为1/256,如果TC0R为0x80,则分辨率为1/128,可参看下图示。



注：如果 TC0D0 小于 TC0R，则 PWM 一直输出高电平。



## 6.5 带死区互补的 12 位 PWMX0(TP0 定时器)

### 6.5.1 PWM 特性

- 1 组带死区互补 PWM 或 3 路独立 PWM 输出
- 提供每个 PWM 周期溢出中断，但中断共用同一个向量入口
- 输出极性可选择
- PWM 工作时钟源可设定时钟分频比
- PWM 可做定时器/计数器使用

### 6.5.2 PWM 输出模式

PWMX0 模块包含 1 个独立的波形发生模块，对应的 3 个 PWM 输出为 PWM0X、PWM01X、PWM1X 通过控制相关寄存器可使没对 PWM 输出配置成互补模式或独立输出模式。

#### 6.5.2.1 PWM 互补输出模式

当 PWM0M 置 0：PWMX0 将工作在互补输出模式，互补模式时，通常使能 PWM0X&PWM01X 输出，此时可以控制对应的周期寄存器、占空比寄存器及死区时间寄存器，从而控制互补波形的输出。互补输出时可选择 PWM0X &PWM01X 输出极性，方便用户各种电平驱动需求。

#### 6.5.2.2 PWM 独立输出模式

当 PWM0M 置 1：PWMX0 将工作在独立输出模式，独立输出模式时，可以控制相关寄存器使能对应 PWM 端口单一输出或同时输出，同时让 PWM0X&PWM01X 输出时，其周期相同但占空比可单独设置。当为独立模式时占空比寄存器将控制 PWM0X 的占空比，死区时间控制寄存器将控制 PWM01X 的占空比，独立输出时也可控制 PWM0X&PWM01X 输出极性，方便用户各种电平驱动需求。

### 6.5.3 PWM 相关寄存器

#### 6.5.3.1 PWM0 使能寄存器 PWM0EN

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
111H(r/w)	PWM0EN	TP0EN	-	TP0SEL8	PWM1_OEN	PWM0_M	PWM01_OEN	PWM0_OEN	PWM0_EN

TP0EN：TP0 定时器总使能

0：禁止

1：使能

TP0SEL8：8/ 12 位定时器选择位（定时器时 PWM0\_EN 必须无效）

0：8 位

1：12 位

PWM1\_OEN：PWM1X 输出控制位

0：禁止 PWM1X 输出

1：允许 PWM1X 输出

PWM0M：PWMX0 工作模式选择位



0: PWM0X&PWM01X 工作于互补输出模式

1: PWM0X&PWM01X 工作于独立输出模式

PWM01\_OEN: PWM01X 输出控制位

0: 禁止 PWM01X 输出

1: 允许 PWM01X 输出

PWM0\_OEN: PWM0X 输出控制位

0: 禁止 PWM0X 输出

1: 允许 PWM0X 输出

注: PWM0X 允许输出, 必须在 PWM0\_EN 置 1 下才有效, 否则为 PWM0X 输出关闭状态 (输出时对应端口必须设为输出模式); 即使都禁止输出, 只有 PWM0\_EN 位被使能, PWMX0 可以溢出中断, 即此时 PWMX0 可以作为定时器使用, 此控制位修改立即生效。

PWM0\_EN: PWMX0 模块使能控制位

0: 关闭 PWMX0 模块

1: 打开 PWMX0 模块 (重新计数)

注: 关闭时, PWMX0 计数停止, 输出立即关闭。打开时, PWMX0 计数器都重新从 1 开始计数, 输出受 PWM0\_OEN 和 PWM01\_OEN 控制。修改 PWMX0 工作模式时建议先关闭 PWMX0 模块。

### 6.5.3.2 PWM0 控制寄存器 PWM0C

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
112H(r/w)	PWM0C	CK0[3]	CK0[2]	-	-	PWM0S[1:0]		CK0[1]	CK0[0]

CK0[3:2]: PWMX0 时钟源选择位 (高 2 位)

PWM0S[1:0]: PWM0X 和 PWM01X 输出模式选择位

00: PWM0X 和 PWM01X 均为低有效

01: PWM0X 为低有效, PWM01X 为高有效

10: PWM0X 为高有效, PWM01X 为低有效

11: PWM0X 和 PWM01X 均为高有效

注: 对于独立模式, 输出模式选择位同样有效, 但与互补模式不同的是: 有效期间为占空比期间; 而互补模式中对于 PWM0X 的有效期间为占空比期间, PWM01X 的有效期间为占空比的互补期间。

CK0[1:0]: PWMX0 时钟源选择位 (低 2 位)

CK0[2:0]	CK0[3]=0	CK0[3]=1
111	Fcpu/2	Fosc/1
110	Fcpu/4	Fosc/2
101	Fcpu/8	Fosc/4
100	Fcpu/16	Fosc/8
011	Fcpu/32	Fosc/16
010	Fcpu/64	Fosc/32
001	Fcpu/128	Fosc/64
000	Fcpu/256	Fosc/128

### 6.5.3.3 PWM0 周期寄存器 PWM0PL、PWM0PH

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
----	----	----	----	----	----	----	----	----	----



115H(r/w)	PWM0PL	PWM0PL[7:0]				
116H(r/w)	PWM0PH	-	-	-	-	PWM0PH[3:0]

PWMX0 周期=[0XFFF-PWM0PH:PWM0PL]\*PWMX0 工作时钟源周期。

注：修改 PWMX0 周期寄存器，须先修改高位后修改低位，且修改都在下一个周期才有效。

#### 6.5.3.4 PWM0 占空比寄存器 PWM0DL、PWM0DH

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
117H(r/w)	PWM0DL	PWM0DL[7:0]							
118H(r/w)	PWM0DH	-	-	-	-	PWM0DH[3:0]			

注：修改 PWM0X 占空比寄存器，操作类似修改 PWM0X 周期寄存器，都是必须先修改高位后修改低位，且修改都在下一个周期才有效。

PWM0X 占空比=[0XFFF-PWM0DH:PWM0DL]\*PWMX0 工作时钟源周期

#### 6.5.3.5 PWM0 死区时间寄存器 PWM0DTL、PWM0DTH

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
119H(r/w)	PWM0DTL	PWM0DTL[7:0]							
11AH(r/w)	PWM0DTH	-	-	-	-	PWM0DTH[3:0]			

当 PWM0M=1 时，PWMX0 工作在 2 路独立模式，此时的死区时间寄存器被用来那工作 PWM01X 的占空比寄存器，即独立模式的 PWMX0 可以产生 2 路周期相同，但占空比可以不同的 PWM 波形。

互补模式下：PWM0X 死区时间=[PWM0DTH:PWM0DTL]\*PWMX0 工作时钟源周期。

互补模式下：死区时间必须小于占空比时间，死区时间与占空比时间的和必须小于 PWMX0 周期。

独立模式下：PWM01X 占空比时间=[0XFFF-PWM0DTH:PWM0DTL]\*PWMX0 工作时钟源周期。

#### 6.5.3.6 PWM1 占空比寄存器 PWM1DL、PWM1DH

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
11CH(r/w)	PWM1DL	PWM1DL[7:0]							
11DH(r/w)	PWM1DH	-	-	-	-	PWM1DH[3:0]			

注：修改 PWM1X 占空比寄存器，操作类似修改 PWM0X 周期寄存器，都是必须先修改高位后修改低位，且修改都在下一个周期才有效。

PWM1X 占空比=[0XFFF-PWM1DH:PWM1DL]\*PWMX0 工作时钟源周期

#### 6.5.3.7 PWM0 计数器/定时器时间寄存器 PWM0TL、PWM0TH

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
113H(r/w)	PWM0TL	PWM0TL[7:0]							
114H(r/w)	PWM0TH	-	-	-	-	PWM0TH[3:0]			

PWMX0 模块也可以做定时器（TP0），无自动装载功能，配置 TP0SEL8（PWM0EN.5）位：清 0 可选择 8 位计数器模式；置 1 可选 12 位计数器模式。做计数器模式下，需要把 PWMX0 模块使能控制位 PWM0\_EN（PWM0EN.0）清零。



## 6.5.3.8 PWM0 输出端口选择寄存器

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
11BH(r/w)	PWMPSCON	-	-	PWM1S[1:0]		PWM01S[1:0]		PWM0S[1:0]	

PWM0S[1:0]: PWM0X 输出端口选择

00: PB0 输出 PWM0X

01: PA0 输出 PWM0X

10: PA4 输出 PWM0X

11: 无输出

PWM01S[1:0]: PWM01X 输出端口选择

00: PB1 输出 PWM01X

01: PB6 输出 PWM01X

10: PB7 输出 PWM01X

11: 无输出

PWM1S[1:0]: PWM1X 输出端口选择

00: PB2 输出 PWM1X

01: PA1 输出 PWM1X

10: PA5 输出 PWM1X

11: PB3 输出 PWM1X



## 6.6 端口比较器

### 6.6.1 相关寄存器

#### 6.6.1.1 CMPCON(比较器控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
19EH(r/w)	CMPCON	CMPEN	CMPIF	FTCKS	CODEB	CPEN+	CVEN+	COPOL	-

CMPEN: CMP 使能位

1 = 使能

0 = 禁止

COMIF: 比较器转换标志

1 = 比较输出 1

0 = 比较输出 0

FTCKS: 输出使能滤波时钟选择

1 = 低速时钟（需要强制开启）

0 = 系统时钟

CODEB: 输出滤波

1 = 使能，3 个时钟延迟

0 = 禁止

CPEN+: 比较器+端

1 = 使能，接 PB0 端口

0 = 禁止

CVEN+: 比较器+端

1 = 使能，接内部基准 1.25v（已校准）

0 = 禁止

COPOL: 比较器输出极性选择

1 = 取反

0 = 不取反

#### 6.6.1.2 CMPM(比较器负端输入选择寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
19FH(r/w)	CMPM	-	CPINS1	CPINS0	XRVSEL	VRS3	VRS2	VRS1	VRS0

CPIINS[1:0]: 比较器负端输入选择

00	VDD
01	PB4



10	PB6
11	PB1

注：如果比较器正端选择 PB0 端口，则比较器负端只能选择 PB6 或者 VDD。

如果比较器正端选择内部基准 1.25v，则负端所有端口都可以选择。

比较器的使用说明：

下表是选择正端比较电压为内部基准 1.25V 时各个档位的负端的比较电压：

负端电压档位选择	比较的电压点	
VRS<3:0>	XRVSEL=0	XRVSEL=1
0	5.63	4.69
1	5.29	4.41
2	5.00	4.17
3	4.74	3.95
4	4.50	3.75
5	4.29	3.57
6	4.09	3.41
7	3.91	3.26
8	3.75	3.13
9	3.46	2.88
10	3.00	2.50
11	2.65	2.21
12	2.37	1.97
13	1.96	1.63
14	1.73	1.44
15	1.50	1.25

当正端电压使用端口提供时，可根据下面公式进行换算负端档位电压：

$$V_{-} = \frac{V_{+}}{V_{1.25}} * V_{sel}$$

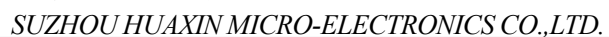
例如，当正端由 PB0 输入电压为 1.10V 时，负端选择第 0 档位时，则负端比较电压为：

$$V_{-} = \frac{V_{+}}{V_{1.25}} * V_{sel} = \frac{1.1}{1.25} * 5.63 = 4.95V$$

当正端输入电压为 1.10V 时，负端输入电压的选择：

负端电压档位选择	比较的电压点	
VRS<3:0>	XRVSEL=0	XRVSEL=1
0	4.95	4.13
1	4.66	3.88
2	4.40	3.67
3	4.17	3.48
4	3.96	3.30





SUZHOU HUAJIN MICRO-ELECTRONICS CO., LTD.			HS
5	3.78	3.14	
6	3.60	3.00	
7	3.44	2.87	
8	3.30	2.75	
9	3.04	2.53	
10	2.64	2.20	
11	2.33	1.94	
12	2.09	1.73	
13	1.72	1.43	
14	1.52	1.27	
15	1.32	1.10	



## 6.7 I/O 口

PORTA 和 PORTB 是双向三态输入/输出端口。PORTA 为 6 脚 I/O 口；PORTB 为 8 脚 I/O 口。

除了 IOB2 需要通过 OPTION\_REG 寄存器的 T0CS ((OPTION\_REG<5>)) 位控制外，所有的 I/O 引脚都有一个直接控制寄存器 (TRISA/B)，用于配置端口的输入输出状态。

IOB 输入状态变化能够唤醒芯片，通过 WUCON 寄存器配置相应的引脚的唤醒功能。

IOA/B 有相应的上、下拉控制位来设置使能内部上、下拉，如果设置为输出模式，内部上、下拉功能会自动关闭。

IOB<7:0>有相应的漏极开路控制位(ODCON 寄存器)，当这些引脚被设置为输出模式时，可通过 ODCON 寄存器来使能漏极开路输出。

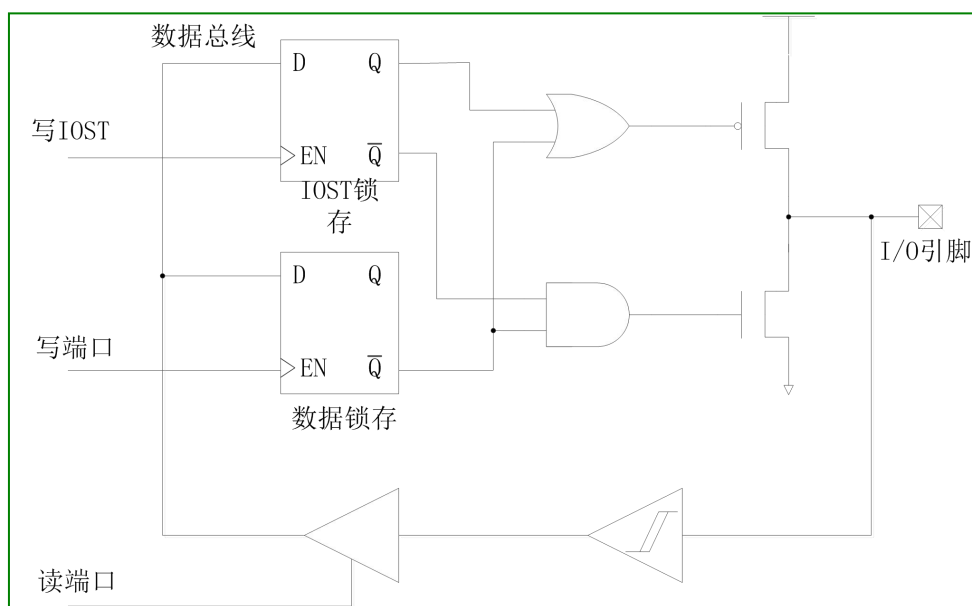
IOB<7:0> 有输入改变中断/唤醒功能。它的每个管脚是否具有该功能通过取决于 WUCON 寄存器的相应位。

当 EIS(PCON<6>)=1 时，IOB0 作为外部中断输入脚，在该模式下 IOB0 输入改变中断/唤醒功能被硬件屏蔽，即使软件已经设置为中断/唤醒功能可用也不可启用该功能。

CONFIGURATION 配置字能交替设置 I/O 口的不同功能，功能交替设置完以后，读的 I/O 的值为 0。

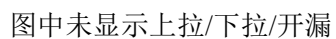
I/O 口引脚框图如下：

IOA0~IOA5：

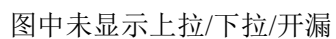


图中未显示下拉

IOB1~IOB7：



IOB0/INT:





## 6.8 Timer0/WDT 和预分频器

### 6.8.1 Timer0

Timer0 是一个 8 位定时计数器，可选内部指令时钟或外部时钟源（T0CKI 引脚）。

#### 6.8.1.1 内部指令时钟作为时钟源：定时模式

通过清 T0CS 位选择定时模式。定时模式下每条指令周期 TMR0 加 1（没有预分频的情况下）。如果写 TMR0 寄存器，那么 TMR0 将在两个指令周期后才会开始加 1。

#### 6.8.1.2 外部时钟源：计数模式

通过置位 T0CS 选择计数模式。计数模式下 TMR0 在 T0CKI 引脚的上升沿或下降沿加 1，到底是上升沿还是下降沿由 T0SE 控制。

未使用预分频时，外部时钟同样可以作为预分频器输出。T0CKI 与内部相位时钟的同步是通过在相位时钟的 T2 和 T4 时对预分频器的输出进行采样来实现的。因此，要求 T0CKI 的信号高、低电平分别至少保持  $2T_{osc}$ 。

当使用预分频时，外部时钟信号要先经过异步脉动计数器预分频器的分频。为了使外部时钟满足采样要求，必须将脉动计数器考虑在内。因此，要求外部时钟至少保持  $4T_{osc}$  供预分频器分频。

### 6.8.2 WDT(看门狗定时器)

看门狗定时器（WDT）是一个运行在片内的 RC 振荡器，它不需要任何的外接元件。该 RC 振荡器独立于 OSCI/OSCO 引脚上的 RC 振荡器。这样，即使器件的 OSCI 和 OSO 引脚上的时钟停振（例如睡眠模式），WDT 仍将正常工作。在正常运行或睡眠模式下，WDT 溢出将导致器件复位，TO 将被清 0。有一个器件配置位 WDTE 是控制看门狗定时器（WDT）的使能/关闭。

没有预分频的情况下，看门狗溢出时间约为 18ms，4.5ms，288ms 或者 72ms。这个时间可通过 SUT<1:0> 设置。如果需要更长的溢出时间，可以使用预分频器，所以看门狗溢出的最长时间约为 36.8s。

CLRWDT 指令用来清 WDT 和与分频器，如果 WDT 使能，那么该指令可以防止看门狗溢出而使芯片复位。

SLEEP 指令将复位 WDT 和与分频器，如果 WDT 使能。在看门狗复位以前，这将提供最长的睡眠时间。

### 6.8.3 预分频器

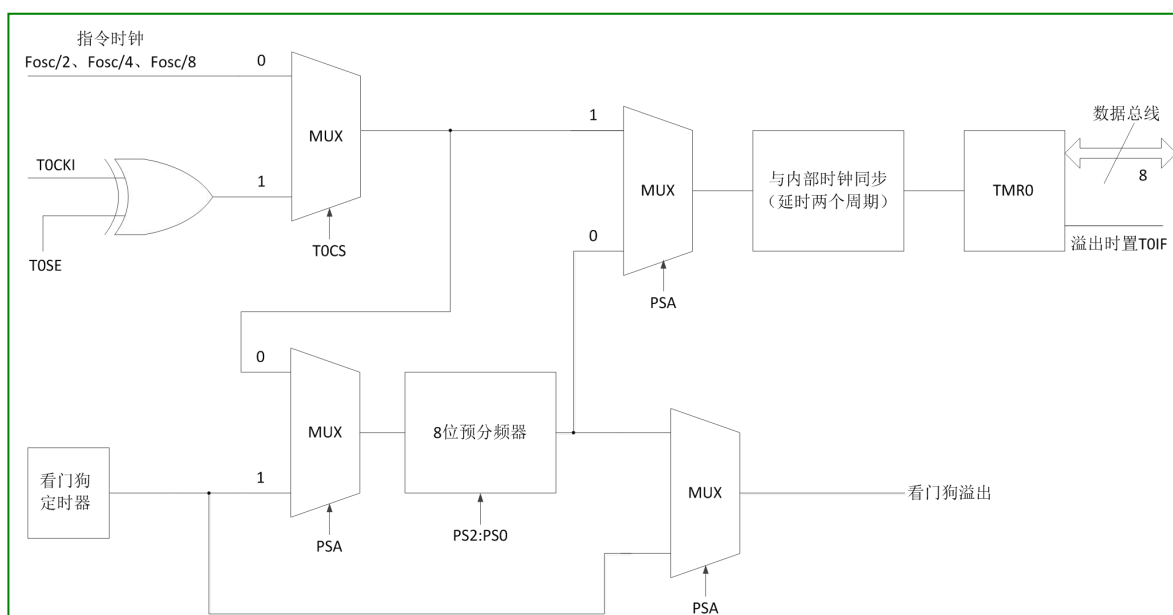
预分频器（8 位向下计数）可以用于 Timer0 或 WDT，但不能同时使用。PSA (OPTION\_REG<3>) 位决定预分频器分配给 Timer0 还是 WDT，PS<2:0> (OPTION\_REG<2:0>) 决定分频比率。

当预分频分配给 Timer0 时，对 TMR0 的写操作将清掉预分频器。当预分频器分配给 WDT 时，CLRWDT 将清掉预分频器和 WDT。预分频器不可读也不可写。复位后，预分频内容为全 1。

为避免不必要的复位，当改变预分频器如何分配时，CLRWDT 指令或者 CLRR TMR0 指令必



需被执行。



预分频器结构框图



## 6.9 中断

HS16F3211 有 6 种中断方式:

- 1、INT/INT1 管脚的外部中断
- 2、TMR0 溢出中断
- 3、PORTB 输入状态改变中断
- 4、TC0 溢出中断
- 5、TP0 溢出中断
- 6、COMP 比较中断

INTFLAG 为中断标志寄存器。全局中断使能位 GIE (INTEN<7>), 置位时可以使能所有未被屏蔽的中断, 清零时将关闭所有中断。

中断发生时 GIE 位 (在中断发生前 GIE 位和该中断相关的中断屏蔽位置 1) 被硬件清零从而禁止进一步中断, 同时下条指令跳到 004h 后开始执行。中断标志位在 GIE 重新置 1 的前由软件清零以防止重复中断。

执行 RETFIE 指令将退出中断, 并且会使 GIE 重新置位

一个中断标志位 (PBIF 除外的) 会被它的中断事件置 1, 而不管与它相关的中断使能位是否启用。读 INTFLAG 寄存器将返回 INTFLAG 和 INTEN 与的结果。

当通过 INT 指令发生软中断时, 下条指令跳到 002H 后开始执行。

### 6.9.1 外部中断

外部中断 INT 管脚上升沿还是下降沿触发由 INTEDG 位 (OPTION\_REG<6>)决定), 当一个有效的跳变发生时标志位 INTIF 置 1, 若 INTIE 位 (INTEN<2>)清零, 该中断被屏蔽。

外部中断 INT1 管脚上升沿还是下降沿触发由 INT1EDG 位 (OPTION\_REG<7>)决定), 当一个有效的跳变发生时标志位 INT1IF 置 1, 若 INT1IE 位 (INTEN<5>)清零, 该中断被屏蔽。

如果在睡眠之前 INTIE/INT1IE 位已被置 1, INT/INT1 中断可以将系统从睡眠唤醒。如果在 GIE 位已被置 1, 机器唤醒以后会执行中断服务程序, 否则会运行睡眠以后的下一条指令。

### 6.9.2 Timer0 中断

TMR0 发生溢出 (FFH -00H)时 T0IF 标志位置 1 (INTFLAG<0>)。若 T0IE 位 (INTEN<0>)清零, 该中断被屏蔽。

### 6.9.3 PORTB 输入改变中断

IOB<7:0>输入改变中断触发时, PBIF 标志位置 1 (INTFLAG<1>)。若 PBIE 位 (INTEN<1>)清零, 该中断被屏蔽。

在输入改变中断发生之前, 必须读取 portB 信息。与 PortB 的管脚相对应的 WUBn 位 (WUCON<7:0>) 清零或设置为输出或 IOB0 脚设置为外部中断输入脚 INT 时, 将不具备该功能。

如果在睡眠之前 PBIE 位已被置 1, PORTB 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠



之前 GIE 位已被置 1，MCU 唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。

### 6.9.4 TC0 中断

TC0 发生溢出时 TC0IF 标志位置 1 (INTFLAG<3>)。禁止 PWM、BUZ 时，可选择 8 位或者 16 位溢出。若 TC0IE 位(INTEN<3>)清零，该中断被屏蔽。

### 6.9.5 TP0 溢出中断

TP0 发生溢出时 TP0IF 标志位置 1 (INTFLAG<4>)。禁止 PWM0X/PWM01X 时，可选择 8 位或者 12 位溢出。若 TP0IE 位(INTEN<4>)清零，该中断被屏蔽。

### 6.9.6 端口比较器中断

端口比较器输出为 1，则中断标志位 COMINTF 置 1，若中断使能，则进入中断。若 COMINTEN 位(INTEN1<1>)清零，该中断被屏蔽。

## 6.10 SLEEP(睡眠模式)

执行 SLEEP 指令进入睡眠模式。 $\overline{PD}$ 被清， $\overline{TO}$ 被置位，看门狗定时器也被清 0 但仍然保持运行状态，外部时钟关闭；所有 I/O 引脚保持睡眠前的状态。

### 6.10.1 睡眠唤醒

以下事件的发生将会将芯片从睡眠模式唤醒：

- 1、RSTB 管脚复位
- 2、WDT 溢出（如果 WDT 使能）
- 3、IOB0/INT 管脚中断，或者 PORTB 输入状态改变（需使能中断）
- 4、TC0 溢出（TC0 选择低速时钟，需使能中断）
- 5、COMP 唤醒

外部的 RSTB 管脚和看门狗溢出都能使机器复位。上电复位或者执行 SLEEP 指令时/ $\overline{PD}$ 位置 1，看门狗溢出复位时/ $\overline{TO}$ 位清零用于。

机器要想通过中断唤醒，该中断使能位必须置 1，不管 GIE 是否置 1。当 GIE 位被清零，机器唤醒以后执行 SLEEP 指令以后的指令；当 GIE 位被置 1，机器唤醒以后跳转到中断复位地址 004H。

机器唤醒延迟时间为  $18 \times F_{CPU}$ 。

## 6.11 绿色模式

将 OSCM.5(GREENEN)置 1 则进入绿色模式。

### 6.11.1 绿色唤醒

以下事件的发生将会将芯片从绿色模式唤醒：

- 1、RSTB 管脚复位



- 2、WDT 溢出（如果 WDT 使能）
- 3、IOB0/INT 管脚中断，或者 PORTB 输入状态改变（需使能中断）
- 4、TC0 溢出（TC0 时钟选高低速皆可，但高速必须选择 Fosc，需使能中断）
- 5、COMP 唤醒
- 6、TP0 溢出唤醒（需选择 Fosc）

机器要想通过中断唤醒，该中断使能位必须置 1，不管 GIE 是否置 1。当 GIE 位被清零，机器唤醒以后执行 GREENEN 置 1 以后的指令；当 GIE 位被置 1，机器唤醒以后跳转到中断复位地址 004H，无唤醒延迟时间。

## 6.12 复位 RESET

以下事件发生将导致 HS16F3211 复位：

- 1、上电复位（POR）
- 2、欠压复位（BOR）
- 3、WDT 溢出复位
- 4、RSTB 引脚复位

一些寄存器在一些复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知或者未改变的。在上电复位，RSTB 管脚复位，看门狗 WDT 溢出复位后大多数寄存器会回到复位状态。

当检测到 Vdd 上升信号后，芯片将产生一个上电复位脉冲信号。要使用这个特点，用户需要把 RSTB 管脚连接到 Vdd。

当 Vdd 低于某一固定值时，将会使芯片复位，这样能保证芯片只能在正常电压范围内工作。欠压复位（BOR）复位作为应用主要用在 AC 或重载交换的应用上。

注：BOR 复位点可通过上位机软件选择，档位可选择 disable（1.65v）、2.0v、2.2v、2.4v、2.6v。

### 6.12.1 上电延时定时器 PWRT

任何一种情况复位后，上电延时定时器提供一个 18/4.5/288/72ms 的延时时间（该延时时间由 SUT<1:0>设置）。此间芯片将维持在复位状态。这段时间会由于电压、温度、工艺的不同而有所不同。

表 6.1 PWRT 时间

振荡类型	上电复位 欠压复位	RSTB 复位 WDT 溢出复位
IRC	18/4.5/288/72ms	640μs

### 6.12.2 振荡器起振定时器 OST

在 HF 或 LF 模式下，当 PWRT 延时结束后，起振定时器（OST）提供了一个 16 个振荡器周期的延时（从 OSCI 输入）。这是为了保证晶体或陶瓷谐振器起振并建立稳定的振荡。这段时间内，只要 OST 工作，MCU 会一直保持在复位状态。

只有振荡信号的幅值达到振荡器的输入阈值时，起振定时器才进行加记数。





### 6.12.3 复位顺序

检测到 POR, BOR 或 WDT 溢出信号后, 按以下顺序复位

- 1、复位锁存器置位, 清 PWRT 和 OST;
- 2、POR, BOR 或者 WDT 溢出复位脉冲结束后, PWRT 开始计数;
- 3、PWRT 溢出后, OST 开始计数
- 4、OST 结束后, 清复位锁存器, 复位结束。

POR, BOR 复位延迟时间为 18/4.5/288/72ms; RSTB、WDT 溢出复位延迟时间为 640 $\mu$ s。

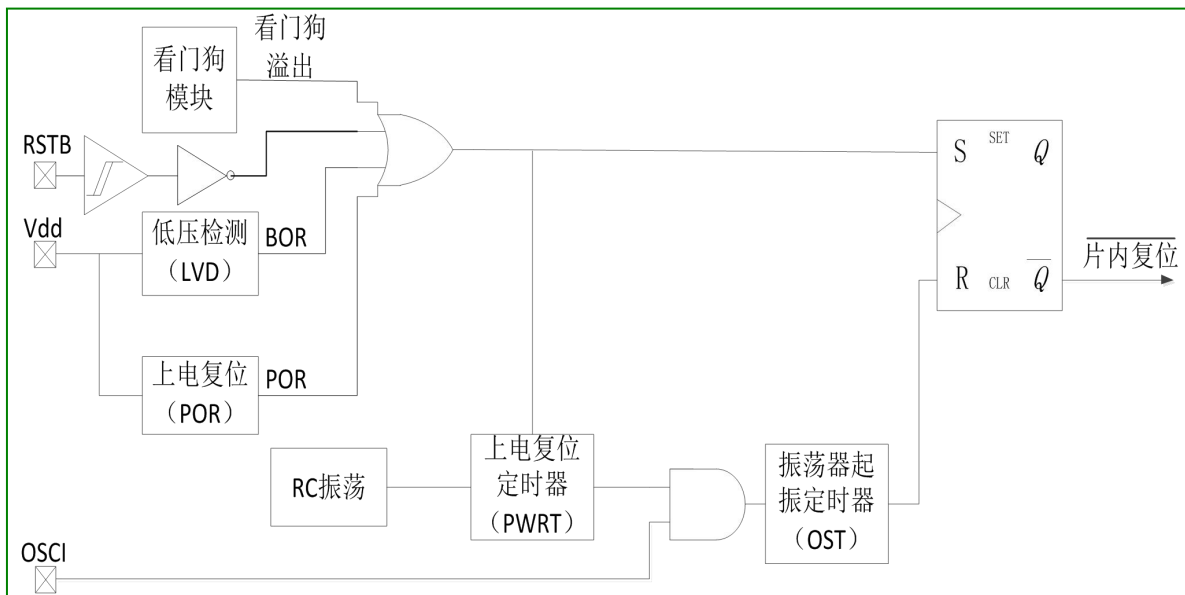


图 6.5 复位电路简图



表 6.2 寄存器复位状态

寄存器	地址	POR 或 BOR	RSTB 或 WDT 复位
ACC	N/A	xxxx xxxx	uuuu uuuu
INDF	00H	xxxx xxxx	uuuu uuuu
TMR0	01H	xxxx xxxx	xxxx xxxx
PCL	02H	1111 1111	1111 1111
STATUS	03H	0001 1xxx	000# #uuu
FSR	04H	1xxx xxxx	1uuu uuuu
PORTA	05H	00xx xxxx	00uu uuuu
PORTB	06H	xxxx xxxx	uuuu uuuu
PCLATH	0AH	0000 0000	0000 0000
INTEN	0BH	00000000	00000000
INTFLAG	0CH	00000000	00000000
INTFLAG1	0DH	00000000	00000000
PDCON	0EH	1111 1111	1111 1111
ODCON	0FH	0000 0000	0000 0000
PHCON	10H	1111 1111	1111 1111
TC0L	11H	00000000	00000000
TC0M	12H	00000000	00000000
TC0R	13H	00000000	00000000
TC0H	14H	00000000	00000000
TC0D1	15H	00000000	00000000
TC0D2	16H	00000000	00000000
PWMCON	17H	00000000	00000000
OPTION_REG	81H	0011 1111	0011 1111
TRISA	85H	0011 1111	0011 1111
TRISB	86H	1111 1111	1111 1111
INTEN1	8DH	00000000	00000000
PCON	8EH	1011 1111	1011 1111
WUCON	8FH	0000 0000	0000 0000
PAIC0	90H	00000000	00000000
PBIC0	91H	00000000	00000000
PAHCON	92H	11111111	11111111
PADCON	93H	11111111	11111111
OSCM	94H	10000000	10000000



<b>EEADRL</b>	10DH	00000000	00000000
<b>EEDATL</b>	10EH	00000000	00000000
<b>EECON1</b>	110H	00000000	00000000
<b>PWM0EN</b>	111H	00000000	00000000
<b>PWM0C</b>	112H	00000000	00000000
<b>PWM0TL</b>	113H	00000000	00000000
<b>PWM0TH</b>	114H	00000000	00000000
<b>PWM0PL</b>	115H	00000000	00000000
<b>PWM0PH</b>	116H	00000000	00000000
<b>PWM0DL</b>	117H	00000000	00000000
<b>PWM0DH</b>	118H	00000000	00000000
<b>PWM0DTL</b>	119H	00000000	00000000
<b>PWM0DTH</b>	11AH	00000000	00000000
<b>PWMPSCON</b>	11BH	00000000	00000000
<b>PWM1DL</b>	11CH	00000000	00000000
<b>PWM1DH</b>	11DH	00000000	00000000
<b>FLCON1</b>	18EH	00000000	00000000
<b>FLCON2</b>	18FH	00000000	00000000
<b>FLADRH</b>	190H	00000000	00000000
<b>FLADRL</b>	191H	00000000	00000000
<b>FLDATH</b>	192H	00000000	00000000
<b>FLDATL</b>	193H	00000000	00000000
<b>FLerrf</b>	194H	00000000	00000000
<b>CMPC</b>	19EH	00000000	00000000
<b>CMPM</b>	19FH	00000000	00000000

说明：u = 未改变；x = 未知；- = 未使用；# = 参考下表

表 6.3 影响  $\overline{TO}/\overline{PD}$  的事件

事件	$\overline{TO}$	$\overline{PD}$
上电	1	1
WDT 溢出	0	u
执行 SLEEP 指令	1	0
执行 CLRWDT 指令	1	1

说明：u = 未改变



## 6.13 振荡配置

HS16F3211 有 3 种不同的振荡模式，通过配置选择不同的模式：

- 1、IHRC：内部高速电阻内部电容振荡器
- 2、ILRC：内部低速电阻内部电容振荡器（32KHZ），系统时钟 8KHZ。
- 3、XT：外部低速振荡器（外部 32.768KHZ 晶振）

使用 IHRC 振荡模式为成本节省，在精度要求不高的场合也可应用，MCU 提供 5 种不同的 RC 振荡频率：16MHz，8MHz，4MHz，1MHz 和 455KHz，通过配置字来选择。

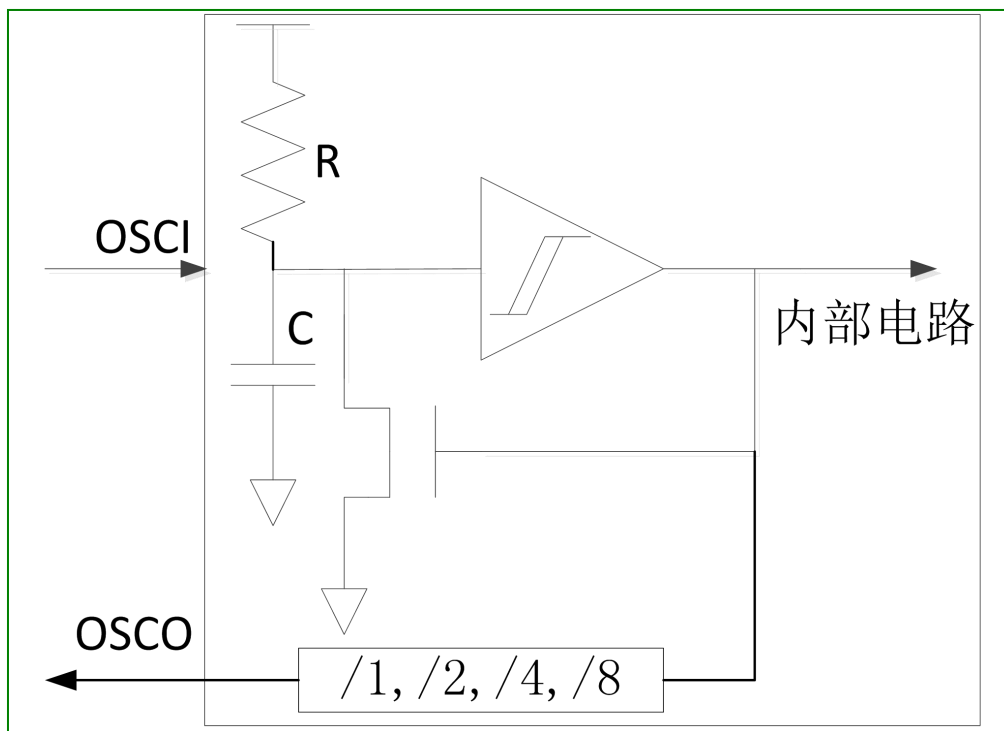


图 6.6： IHRC 模式



## 7. 指令集

指令格式（汇编）	指令格式（兼容 PIC）	指令说明	影响的状态位	周期
BCR      R, bit	BCF      f, b	$R<b>\leftarrow 0$ $f<b>\leftarrow 0$	-	1
BSR      R, bit	BSF      f, b	$R<b>\leftarrow 1$ $f<b>\leftarrow 1$	-	1
BTRSC    R, bit	BTFSC    f, b	若 $R<b>=0$ , 则跳过下一条指令 若 $f<b>=0$ , 则跳过下一条指令	-	1+S
BTRSS    R, bit	BTFSS    f, b	若 $R<b>=1$ , 则跳过下一条指令 若 $f<b>=1$ , 则跳过下一条指令	-	1+S
NOP	NOP	空操作指令	-	1
CLRWDT	CLRWDT	清看门狗定时器 $WDT\leftarrow 00H$ WDT 预分频寄存器 $\leftarrow 00H$	$\overline{TO}, \overline{PD}$	1
SLEEP	SLEEP	进入睡眠模式 $WDT\leftarrow 00H$ WDT 预分频寄存器 $\leftarrow 00H$	$\overline{TO}, \overline{PD}$	1
DAA		加法运算后的十进制转换 $ACC(十进制)\leftarrow ACC(十六进制)$	C	1
DAS		减法运算后的十进制转换 $ACC(十进制)\leftarrow ACC(十六进制)$	-	1
INT		S/W 中断 $Stack\leftarrow PC+1$ $PC\leftarrow 002H$	-	2
RETURN	RETURN	子程序返回指令, $PC\leftarrow STACK$	-	2
RETFIE	RETFIE	中断返回, GIE 置 1	-	2
CLRA	CLRW	清 ACC, $ACC\leftarrow 00H$ 清 W, $W\leftarrow 00H$	Z	1
CLRR    R	CLRF    f	清寄存器 R, $R\leftarrow 00H$ 清寄存器 f, $f\leftarrow 00H$	Z	1
MOVAR   R	MOVWF   f	$R\leftarrow ACC$ $f\leftarrow W$	-	1
MOVR    R,d	MOVF    f, d	$dest\leftarrow R$ $dest\leftarrow f$	Z	1
DECR    R,d	DECF    f, d	$dest\leftarrow R-1$ $dest\leftarrow f-1$	Z	1
DECRSZ   R,d	DECFSZ   f, d	$dest\leftarrow R-1$ $dest\leftarrow f-1$ 如果结果为 0, 则跳过下一条指令	-	1+S
INCR    R,d	INCF    f, d	$dest\leftarrow R+1$ $dest\leftarrow f+1$	Z	1



INCRSZ	R,d	INCFSZ	f, d	dest←R+1 dest←f+1 如果结果为0, 则跳过下一条指令	-	1+S
ADDAR	R,d	ADDWF	f, d	dest←R+ACC dest←f+W	C,DC,Z	1
SUBAR	R,d	SUBWF	f, d	dest←R-ACC dest←f-W	C,DC,Z	1
ADCAR	R,d			dest←R+ACC+C	C,DC,Z	1
SBCAR	R,d			dest←R-ACC+C	C,DC,Z	1
ANDAR	R,d	ANDWF	f, d	dest←R 与 ACC dest←f 与 W	Z	1
IORAR	R,d	IORWF	f, d	dest←R 或 ACC dest←f 或 W	Z	1
XORAR	R,d	XORWF	f, d	dest←R 异或 ACC dest←f 异或 W	Z	1
COMR	R,d	COMF	f, d	dest←R 取反 dest←f 取反	Z	1
RLR	R,d	RLF	f, d	带进位循环左移 dest.(b+1) ←R.b; (b=0~6) dest.0←C C←R.7 带进位循环左移 dest.(b+1) ←f.b; (b=0~6) dest.0←C C←f.7	C	1
RRR	R,d	RRF	f, d	带进位循环右移 dest.b ←R. (b+1); (b=0~6) dest.7←C C←R.0 dest.b ←f. (b+1); (b=0~6) dest.7←C C←f.0	C	1
SWAPR	R,d	SWAPF	f, d	R<3:0>→dest <7:4> R<7:4>→dest <3:0> f<3:0>→dest <7:4> f<7:4>→dest <3:0>	-	1
MOVIA	I	MOVLW	k	ACC ←I W ←k	-	1
ADDIA	I	ADDLW	k	ACC ←I+ACC W ←k+W	C,DC,Z	1
SUBIA	I	SUBLW	k	ACC ←I-ACC W ←k-W	C,DC,Z	1
ANDIA	I	ANDLW	k	ACC ←I 与 ACC	Z	1



			$W \leftarrow k$ 与 $W$		
IORIA	I	IORLW	k	ACC $\leftarrow I$ 或 ACC $W \leftarrow k$ 或 $W$	Z 1
XORIA	I	XORLW	k	ACC $\leftarrow I$ 异或 ACC $W \leftarrow k$ 异或 $W$	Z 1
RETIA	I	RETLW	k	子程序返回, 同时把立即数 I 赋给累加器 ACC $\leftarrow I$ PC $\leftarrow$ Stack 子程序返回, 同时把立即数 k 赋给累加器 $W \leftarrow k$ PC $\leftarrow$ Stack	- 2
CALL	I	CALL	k	子程序调用 Stack $\leftarrow$ PC+1 PC $\leftarrow I$ Stack $\leftarrow$ PC+1 PC $\leftarrow k$	- 2
GOTO	I	GOTO	k	跳转指令 PC $\leftarrow I$ PC $\leftarrow k$	- 2

注 1. bit: 寄存器的位地址 (0~7)

2. R: 汇编指令寄存器 R

3. I: 汇编指令立即数

4. ACC: 汇编指令累加器

5. F: PIC 指令寄存器 f

6. k: PIC 指令立即数

7. W: PIC 指令累加器

8. d: 目标寄存器选择 (指定操作结果存放位置)

0 = 将结果存放入 ACC (汇编) /W (PIC);

1 = 将结果存放入 R (汇编) /f (PIC);

9. dest: 目标寄存器

10. 如果判断条件为真, S=1, 否则, S=0;



## 8. 配置说明

PB3	0	as RESET pin	PB3 可选择作为 IO 口或者复位脚
	1	as IO	
OSCO	0	as IO	PB4 做 OSCO 时, 输出内置 RC 的分频方波 Fcpu。
	1	as OSCO	
PWRT<2:0>	PWRT<2:0>=000	WDT=18ms	PWRT=WDT
	PWRT<2:0>=001	WDT=4.5ms	
	PWRT<2:0>=010	WDT=288ms	
	PWRT<2:0>=011	WDT=72ms	
	PWRT<2:0>=100	WDT=18ms	PWRT=1.5ms
	PWRT<2:0>=101	WDT=4.5ms	
	PWRT<2:0>=110	WDT=288ms	
	PWRT<2:0>=111	WDT=72ms	
FIRC<1:0>	FIRC<1:0>=00	4M	选择内置 RC 振荡频率
	FIRC<1:0>=01	8M	
	FIRC<1:0>=10	1M	
	FIRC<1:0>=11	455K	
LVD<2:0>	LVD<2:0>=000	Disable	选择芯片复位点
	LVD<2:0>=001	2.0v	
	LVD<2:0>=010	2.2v	
	LVD<2:0>=011	2.4v	
	LVD<2:0>=100	2.6v	
	LVD<2:0>=101	2.6v	
	LVD<2:0>=110	2.6v	
	LVD<2:0>=111	2.6v	
时钟选择	0	选择 IRC	=1, 内部高速与外部晶振共同运行
	1	IRC&RTC (ERC)	





BOR 滤波	0	滤波使能	默认滤波
	1	滤波无效	
SPDUP_32K	0	不变	外部 32K 晶振增强选择位
	1	增强	
Rotp<2:0>	Rotp<2:0>=000	全周期	读周期选择 当主频小于 1M 时，可选择低功耗模式。
	Rotp<2:0>=100	半周期	
	Rotp<2:0>=110	1/4 周期	
	Rotp<2:0>=1x1	低功耗模式	
SMT	0	有	管脚是否是施密特输入
	1	无	
PORT RD	0	From REGISTER	指端口为输出时，读 port 口，从哪读入的
	1	From PINS	
Fsys	Fsys<1:0>=00	4 分频	系统分频
	Fsys<1:0>=01		
	Fsys<1:0>=10	2 分频	
	Fsys<1:0>=11	8 分频	
security	0	disable	是否加密
	1	enable	
WDT	0	disable	看门狗使能
	1	enable	



## 9. 电气特性

### 9.1 绝对最大额定值

电源电压: 0V~6.0V

输入电压: VSS-0.3V~VDD+0.3V

存储温度: -50℃~125℃

工作温度: -40℃~85℃

### 9.2 操作条件

DC 供电电压: +2.2V~5.5V

### 9.3 直流特性

工作温度: -40℃~85℃(除非特殊说明 WDT 和 LVDT 禁止)

符号	描述	条件	最小	典型	最大	单位
F <sub>IRC</sub>	IRC	IRC 模式, Vdd=5V	0.455		16	MHz
		IRC 模式, Vdd=3	0.455		16	
V <sub>IH</sub>	输入高电压	I/O 端口, Vdd=5V	2.0			V
		RSTB, T0CKI 引脚, Vdd=5V	2.0			
		I/O 端口, Vdd=3V	1.5			
		RSTB, T0CKI 引脚, Vdd=3V	1.5			
V <sub>IL</sub>	输入低电压	I/O 端口, Vdd=5V			1.0	V
		RSTB, T0CKI 引脚, Vdd=5V			1.0	
		I/O 端口, Vdd=3V			0.6	
		RSTB, T0CKI 引脚, Vdd=3V			0.6	
V <sub>OH</sub>	输出高电压	Vdd=5V, I <sub>OH</sub> =-5.4mA	3.6			V
V <sub>OL</sub>	输出低电压	Vdd=5V, I <sub>OL</sub> =8.7mA			0.6	V
I <sub>PH</sub>	上拉电阻电流	管脚接地, Vdd=5V		-65		μA
I <sub>PD</sub>	下拉电阻电流	管脚接 Vdd, Vdd=5V		45		μA
I <sub>WDT</sub>	WDT 电流	Vdd=5V		9	12	μA
		Vdd=3V		2	4	
T <sub>WDT</sub>	WDT 周期	Vdd=5V		16.2		ms
		Vdd=4V		17.9		
		Vdd=3V		20.4		



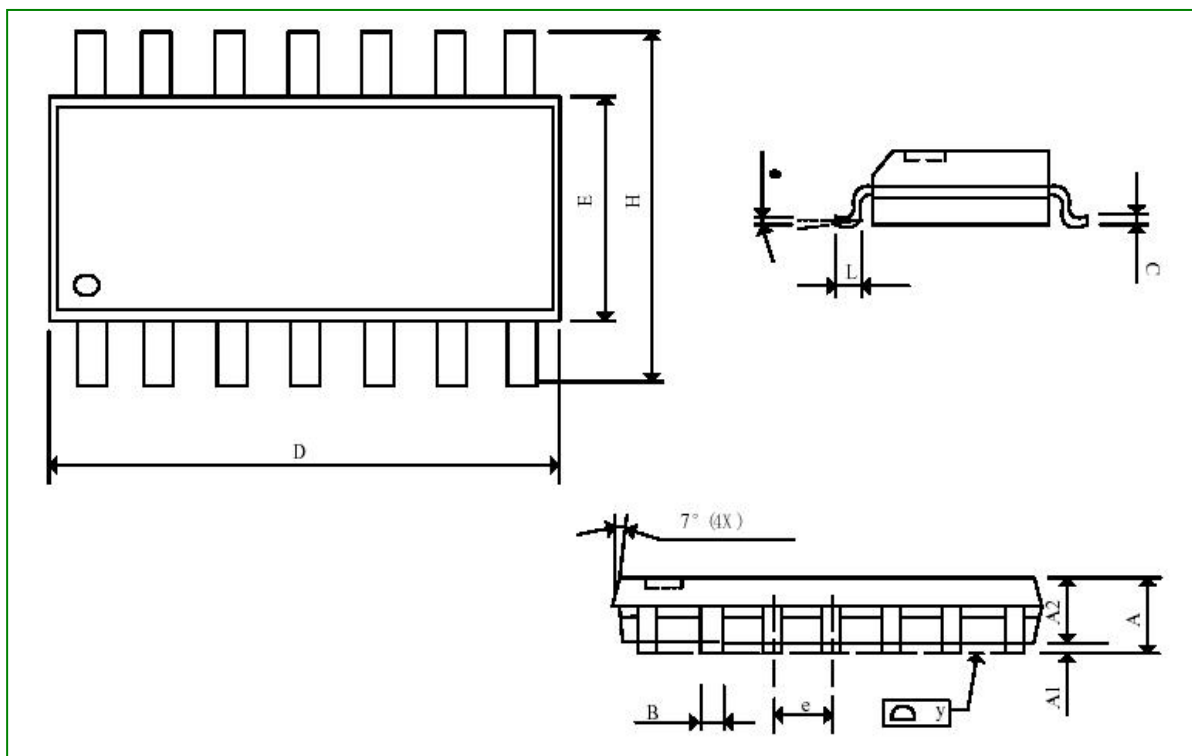
I <sub>LVDT</sub>	LVDT 电流	Vdd=5V, LVDT=3.6V		30	40	μA
		Vdd=5V, LVDT=2V		23	30	
		Vdd=3V, LVDT=2V		6.8	8.0	
I <sub>SB</sub>	睡眠模式电流	睡眠模式, Vdd=5V , WDT 使能		20		μA
		睡眠模式, Vdd=5V , WDT 禁止		3		
		睡眠模式, Vdd=3V , WDT 使能		2.5		
		睡眠模式, Vdd=3V , WDT 禁止		1.1		



## 10. 封装及尺寸

### 10.1 SOP14 封装图及尺寸

#### 10.1.1 SOP14 封装图



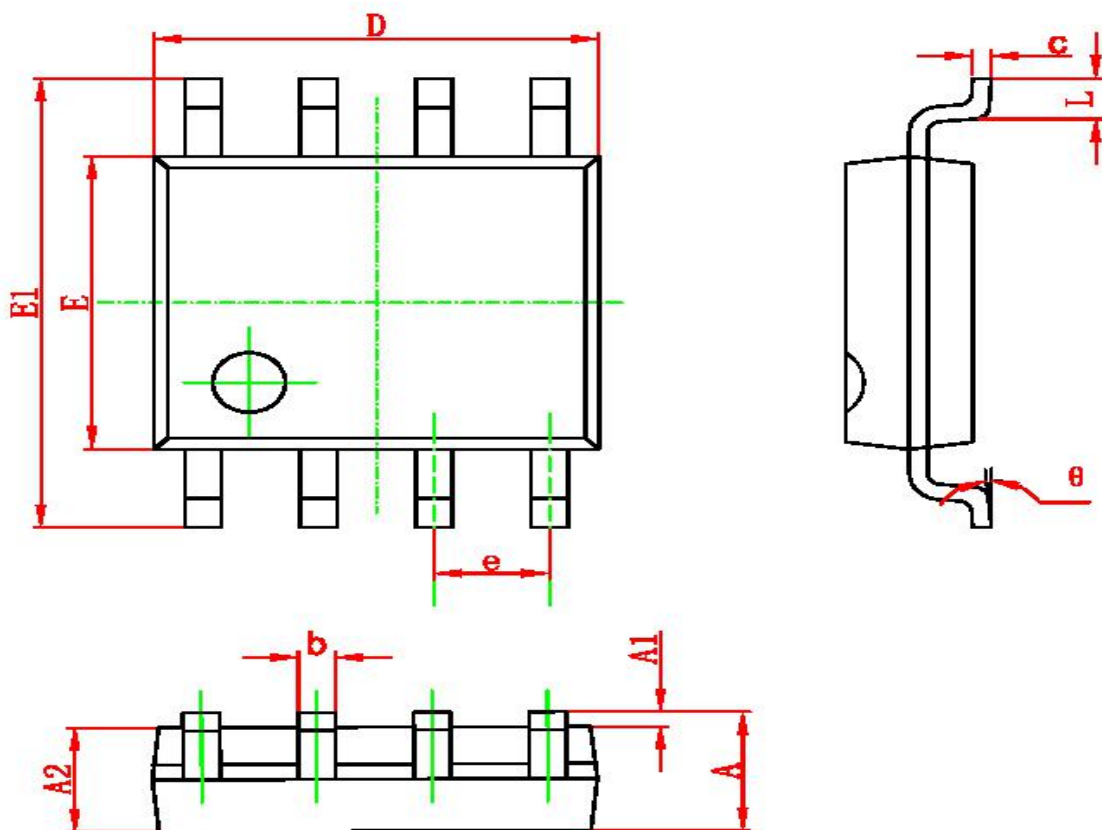
#### 10.1.2 SOP14 封装尺寸

Symbol	Dimensions In Millimeters			Dimensions In Inches		
	Min	Typ	Max	Min	Typ	Max
A	1.35	1.60	1.75	0.053	0.063	0.069
A1	0.1	-	0.25	0.004	-	0.01
A2	-	1.45	-	-	0.057	-
B	0.33	-	0.51	0.013	-	0.02
C	0.19	-	0.25	0.007	-	0.010
D	8.55	-	8.75	0.337	-	0.344
E	3.8	-	4	0.150	-	0.157
e	-	1.27	-	-	0.05	-
H	5.8	-	6.2	0.228	-	0.244
L	0.4	-	1.27	0.016	-	0.05
Y	-	-	0.10	-	-	0.004



## 10.2 SOP8 封装图及尺寸

### 10.2.1 SOP8 封装图



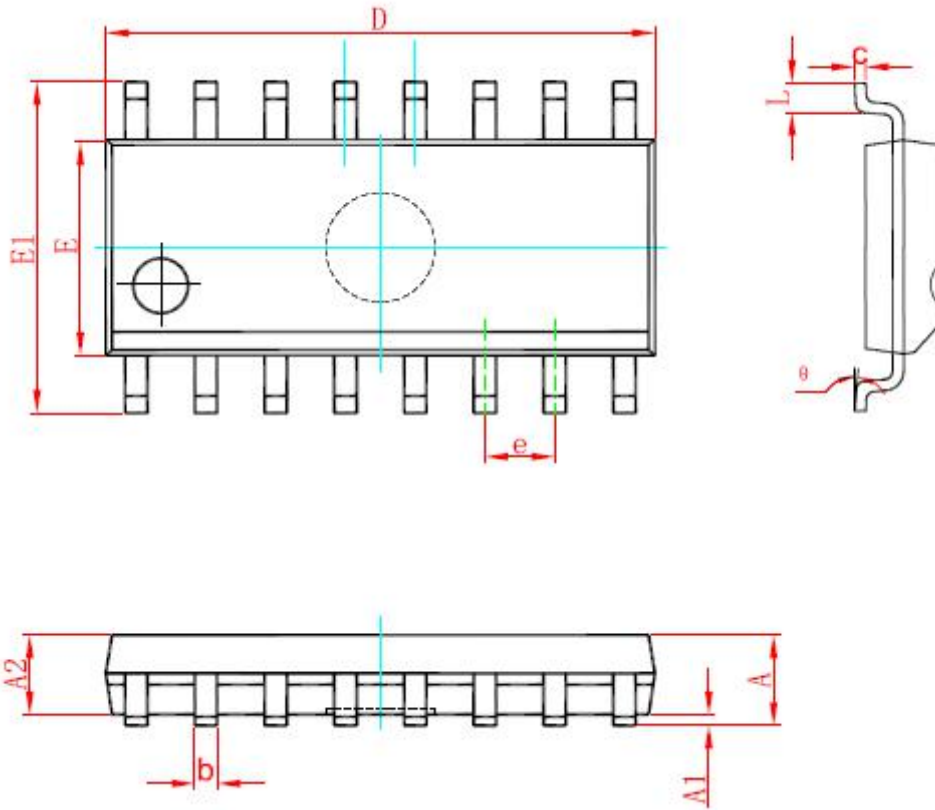
### 10.2.2 SOP8 封装尺寸

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
C	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
E	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
H	0.250(TYP)		0.01(TYP)	



## 10.3 SOP16 封装图及尺寸

### 10.3.1 SOP16 封装图



### 10.3.2 SOP16 封装尺寸

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°



## 11. 修正记录

版本	时间	内容
V1.0	2020.12.24	初版
V1.1	2021.01.20	添加 BOR 复位选择档位以及内部低速 RC 频率信息
V1.2	2021.02.22	完善指令集信息
V1.3	2021.03.12	添加修改比较器注意事项
V1.4	2021.04.29	修改 TC0D2 寄存器描述
V1.5	2021.06.29	添加 RTC 模式说明
V1.6	2021.09.14	添加配置字描述

Information furnished is believed to be accurate and reliable. However, HuaXin Micro-electronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. The actual part delivered may not completely agree with the description written here and it is user's responsibility to make wise judgment on the performance. HuaXin Micro-electronics assumes no responsibility for the mismatch occurred. No license is granted by implication or otherwise under any patent or patent rights of HuaXin Micro-electronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. HuaXin Micro-electronics products are not authorized for use as critical components in life support devices or systems without express written approval of HuaXin Micro-electronics.