



Panchip Microelectronics Co., Ltd.

PAN3031 硬件设计参考

当前版本: 1.0

发布日期: 2021.02

上海磐启微电子有限公司

地址: 上海张江高科技园区盛夏路 666 号 D 栋 302 室

联系电话: 021-50802371

网址: <http://www.panchip.com>

文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

商标

磐启是磐启微电子有限公司的商标。本文档中提及的其他名称是其各自所有者的商标/注册商标。

免责声明

本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，磐启微电子有限公司对本文档内容不做任何明示或暗示的声明或保证。

修订历史

版本	修订时间	描述
V1.0	2021.02	初始版本创建

目 录

1	原理图设计要求	1
1.1	电源设计要求	1
1.2	晶体设计要求	1
1.3	信道选择要求	2
1.4	数字接口设计要求	2
1.5	参考原理图	2
1.5.1	LDO Mode 433MHz	2
1.5.2	LDO Mode 470MHz~510MHz	4
1.5.3	LDO Mode 863MHz~870MHz	5
1.5.4	LDO Mode 902MHz~928MHz	7
1.5.5	DCDC Mode 433MHz	8
1.5.6	DCDC Mode 470MHz~510MHz	10
1.5.7	DCDC Mode 863MHz~870MHz	11
1.5.8	DCDC Mode 902MHz~928MHz	13
2	PCB 设计要求	15
2.1	板材的选择	15
2.2	电源和地线 LAYOUT	15
2.3	晶振相关的 LAYOUT	15
2.4	控制线 LAYOUT	15
2.5	QFN 封装 LAYOUT	16
2.6	射频匹配电路 LAYOUT	17
2.7	PCB LAYOUT 示例	18
3	射频测试	19
3.1	发射单载波测试	19
3.2	接收灵敏度测试	20
3.3	无线通信测试	21
4	应用异常分析参考	22
4.1	芯片管脚特性测试和查看	22
4.2	发射单载波测试和查看	23
4.3	接收 LO 泄露信号的测试和查看	24

1 原理图设计要求

1.1 电源设计要求

PAN3031 典型供电电压为 3.3V，芯片有两种工作模式，可以通过配置芯片的工作模式来选择 LDO 模式和 DC-DC 模式。DC-DC 模式要求供电电压范围为 2-3.6V，LDO 模式要求供电电压范围为 1.8-3.6V。下表列出了芯片电源相关的管脚的连接方式和推荐的外接器件值。

表 1-1 芯片电源相关的管脚的连接方式和推荐的外接器件值

PIN 序号	符号	功能	连接信号		外接器件值
			DC-DC 模式	非 DC-DC 模式	
8	VBAT_IO	数字电源	VCC	VCC	0.1uF
9	DVDD	数字电源 LDO 输出	-	-	1uF
10	VDD1	模拟电源	VFB	VCC	0.1uF
12	VLX	DCDC 输出	-	-	10uH+10uF+10nF
13	VBAT	模拟电源	VCC	VCC	10uF+0.1uF
17	VDD2	模拟电源	VFB	VCC	0.1uF
20	VDD1P8V	低功率 PA LDO 供电	-	-	-
21	VDDPA_LDO	低功率 LDO 输出	-	-	-
27	VBAT2	模拟电源	VCC	VCC	0.1uF
28	VDD3	模拟电源	VFB	VCC	0.1uF

备注 1：DCDC 模式，管脚 VLX 外接的电感和电容值请严格按照要求的 10uH+10uF 设计，如果电感和电容值小了，会导致芯片功耗上升；

1.2 晶体设计要求

对于外部晶体的要求如下：

1、晶体频率 32MHz；

2、ESR 小于 50ohm；

3、晶体负载电容小于等于 12pF（CL=12pF 晶振匹配电容推荐 18pF，CL=9pF 晶振匹配电容推荐 12pF）；

4、晶体频率误差 $\leq \pm 10\text{ppm}$ 。

除了晶体，同时兼容有源晶振，有源晶振具备频率精度高的优势，有源晶振的输出直接接到芯片 XC1 管脚，有源晶振的供电可以用芯片的 GPIO 来提供。

1.3 信道选择要求

- 1、不推荐使用 8 的整数倍以及 8 的整数倍 $\pm 400\text{KHz}$ 以内的信道；
- 2、信道间间隔需要大于 $2 \times \text{BW}$ （带宽），并且不能为 1~1.1MHz 的倍数。

1.4 数字接口设计要求

- 1、SPI 采用 4 线 NSS，SCK，MOSI 和 MISO 接口，最高速率要求低于 10Mbps；
- 2、中断 IRQ，默认是低电平输出，在发射和接收成功时会输出高电平。

1.5 参考原理图

下面给出了 DCDC 和 LDO 两种模式，各 4 个频段 433M，470~510M，863~870M 和 902~928MHz 的参考原理图。同时总结了 6 点原理图的注意事项，请客户在使用时务必关注，不然会出现问题。

- 1、DCDC 模式比 LDO 模式灵敏度差 1~2dB；
- 2、DCDC 模式注意 GNDBAT 需要通过 0 欧姆电阻接地，否则接收灵敏度恶化 2dB；
- 3、L3、C4、L4、C5、L5、C6 为安规滤波匹配，如果不考虑安规可以去掉；
- 4、匹配元器件值需要根据 TR Switch 和 Layout 的不同微调；
- 5、DCDC 模式只推荐在 RX 模式使用，TX 模式 DCDC 打开会影响安规；
- 6、863MHz~870MHz ,902MHz~928MHz 频段如果要过安规，不能使用最大功率档位，推荐

Page1 0x63 配置为 0xE7。

1.5.1 LDO Mode 433MHz

1.5.1.1 参考原理

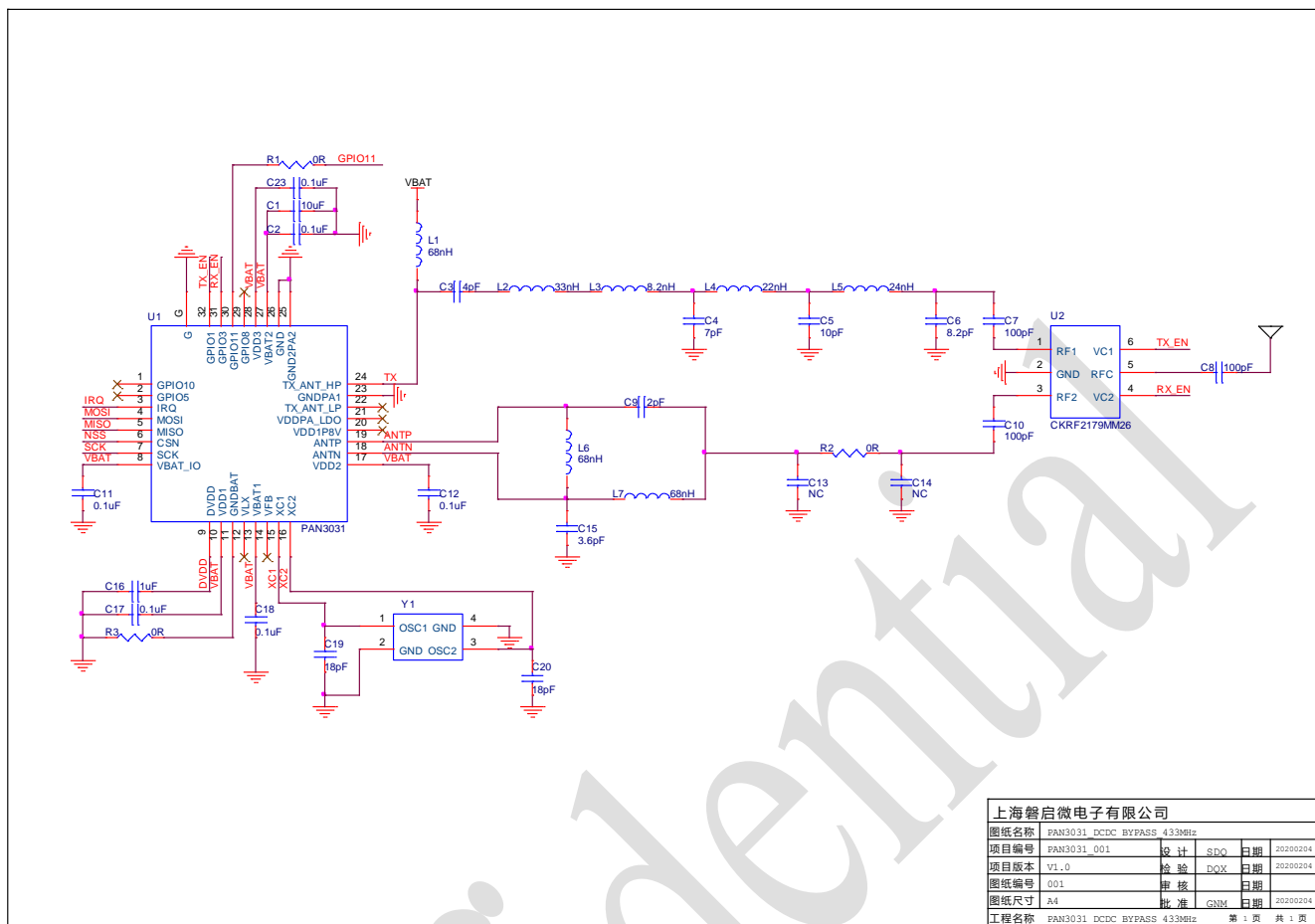


图 1-1 LDO Mode 433MHz 参考原理图

1.5.1.2 参考 BOM

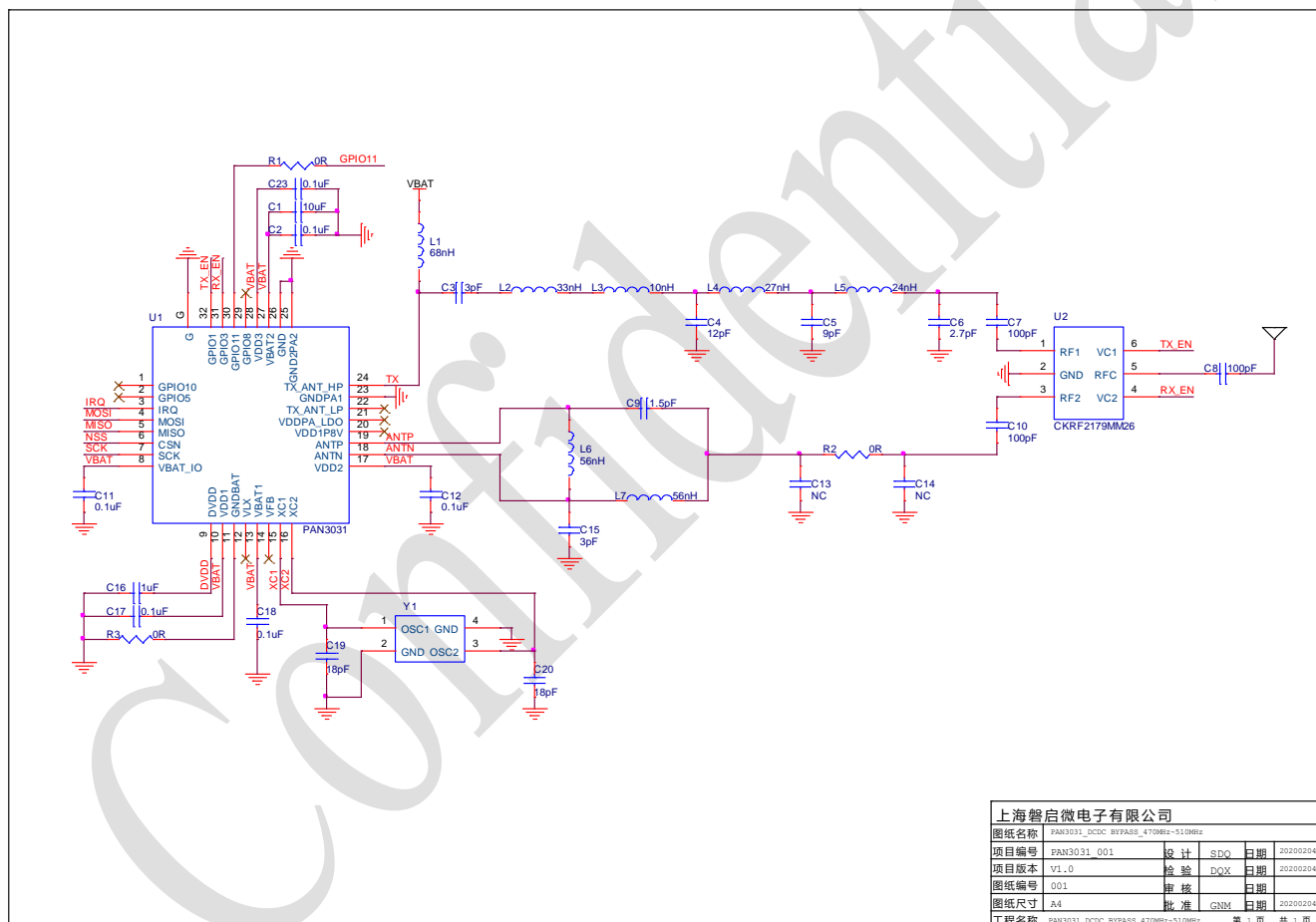
表 1-2 LDO Mode 433MHz 参考 BOM

位号	值	描述	封装
C1	10uF	贴片电容, X7R, ±20%, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, X7R, ±10%, 16V	0402
C3	4pF	贴片电容, NPO, ±0.1pF, 25V	0402
C4	7pF	贴片电容, NPO, ±0.5pF, 50V	0402
C5	10pF	贴片电容, NPO, ±2%, 25V	0402
C6	8.2pF	贴片电容, NPO, ±0.5pF, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, ±5%, 50V	0402
C9	2pF	贴片电容, NPO, ±0.1pF, 25V	0402
C15	3.6pF	贴片电容, NPO, ±5%, 50V	0402
C16	1uF	贴片电容, X7R, ±20%, 10V	0402
C19, C20	18pF	贴片电容, NPO, ±5%, 50V	0402
L1, L6, L7	68nH	LQW15AN68NG00D	0402
L2	33nH	LQW15AN33NG00D	0402

L3	8.2nH	LQW15AN8N2G00D	0402
L4	22nH	LQW15AN22NG00D	0402
L5	24nH	LQW15AN24NG00D	0402
R1, R2, R3	0Ω	贴片电阻, 5%	0402
U1	PAN3031	-	QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF,±10PPM	SMD3225

1.5.2 LDO Mode 470MHz~510MHz

1.5.2.1 参考原理图



1.5.2.2 参考 BOM

表 1-3 LDO Mode 470MHz~510MHz 参考 BOM

位号	值	描述	封装
----	---	----	----

C1	10uF	贴片电容, X7R, $\pm 20\%$, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, X7R, $\pm 10\%$, 16V	0402
C3	3pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C4	12pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C5	9pF	贴片电容, NPO, $\pm 2\%$, 25V	0402
C6	2.7pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
C9	1.5pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C15	3pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C16	1uF	贴片电容, X7R, $\pm 20\%$, 10V	0402
C19, C20	18pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
L1	68nH	LQW15AN68NG00D	0402
L2	33nH	LQW15AN33NG00D	0402
L3	10nH	LQW15AN10NG00D	0402
L4	27nH	LQW15AN27NG00D	0402
L5	24nH	LQW15AN24NG00D	0402
L6, L7	56nH	LQW15AN56NG00D	0402
R1, R2, R3	0 Ω	贴片电阻, 5%	0402
U1	PAN3031	-	QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF, $\pm 10\text{PPM}$	SMD3225

1.5.3 LDO Mode 863MHz~870MHz

1.5.3.1 参考原理图

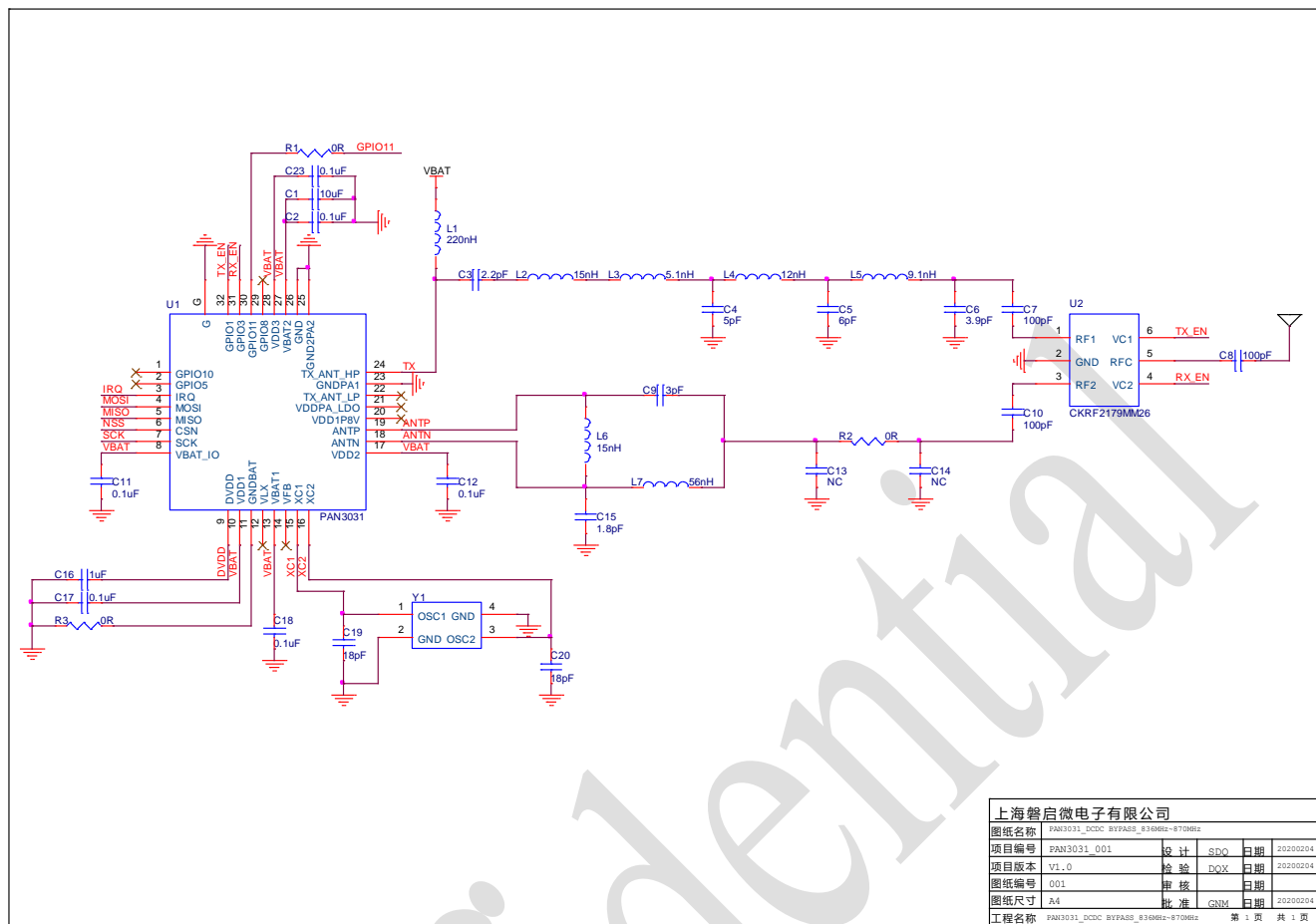


图 1-3 LDO Mode 863MHz~870MHz 参考原理图

1.5.3.2 参考 BOM

表 1-4 LDO Mode 863MHz~870MHz 参考 BOM

位号	值	描述	封装
C1	10uF	贴片电容, NPO, ±20%, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, NPO, ±10%, 16V	0402
C3	2.2pF	贴片电容, NPO, ±0.1pF, 25V	0402
C4	5pF	贴片电容, NPO, ±0.5pF, 50V	0402
C5	6pF	贴片电容, NPO, ±2%, 25V	0402
C6	3.9pF	贴片电容, NPO, ±0.5pF, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, ±5%, 50V	0402
C9	3pF	贴片电容, NPO, ±0.1pF, 25V	0402
C15	1.8pF	贴片电容, NPO, 4±5%, 50V	0402
C16	1uF	贴片电容, NPO, ±20%, 10V	0402
C19, C20	18pF	贴片电容, NPO, ±5%, 50V	0402
L1	220nH	LQW15AN220NG00D	0402
L2, L6	15nH	LQW15AN15NG00D	0402

L3	5.1nH	LQW15AN5N1G00D	0402
L4	12nH	LQW15AN12NG00D	0402
L5	9.1nH	LQW15AN9N1G00D	0402
L7	56nH	LQW15AN56NG00D	0402
R1, R2, R3	0Ω	贴片电阻, 5%	0402
U1	PAN3031		QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF,±10PPM	SMD3225

1.5.4 LDO Mode 902MHz~928MHz

1.5.4.1 参考原理图

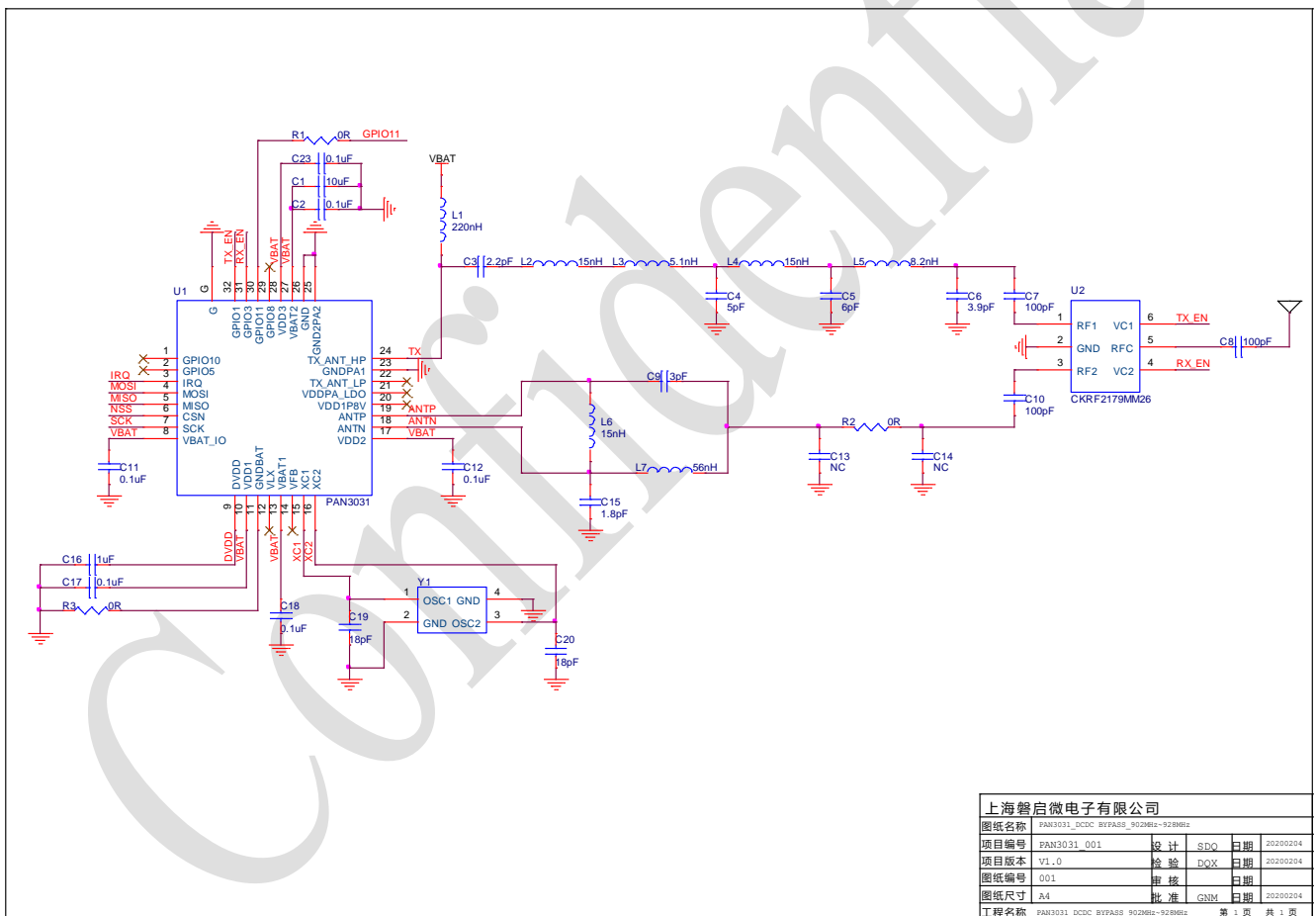


图 1-4 LDO Mode 902MHz~928MHz 参考原理图

1.5.4.2 参考 BOM

表 1-5 LDO Mode 902MHz~928MHz 参考 BOM

位号	值	描述	封装
C1	10uF	贴片电容, NPO, $\pm 20\%$, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, NPO, $\pm 10\%$, 16V	0402
C3	2.2pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C4	5pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C5	6pF	贴片电容, NPO, $\pm 2\%$, 25V	0402
C6	3.9pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
C9	3pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C15	1.8pF	贴片电容, NPO, $4\pm 5\%$, 50V	0402
C16	1uF	贴片电容, NPO, $\pm 20\%$, 10V	0402
C19, C20	18pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
L1	220nH	LQW15AN220NG00D	0402
L2, L4, L6	15nH	LQW15AN15NG00D	0402
L3	5.1nH	LQW15AN5N1G00D	0402
L5	8.2nH	LQW15AN8N2G00D	0402
L7	56nH	LQW15AN56NG00D	0402
R1, R2, R3	0 Ω	贴片电阻, 5%	0402
U1	PAN3031	-	QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF, $\pm 10\text{PPM}$	SMD3225

1.5.5 DCDC Mode 433MHz

1.5.5.1 参考原理图

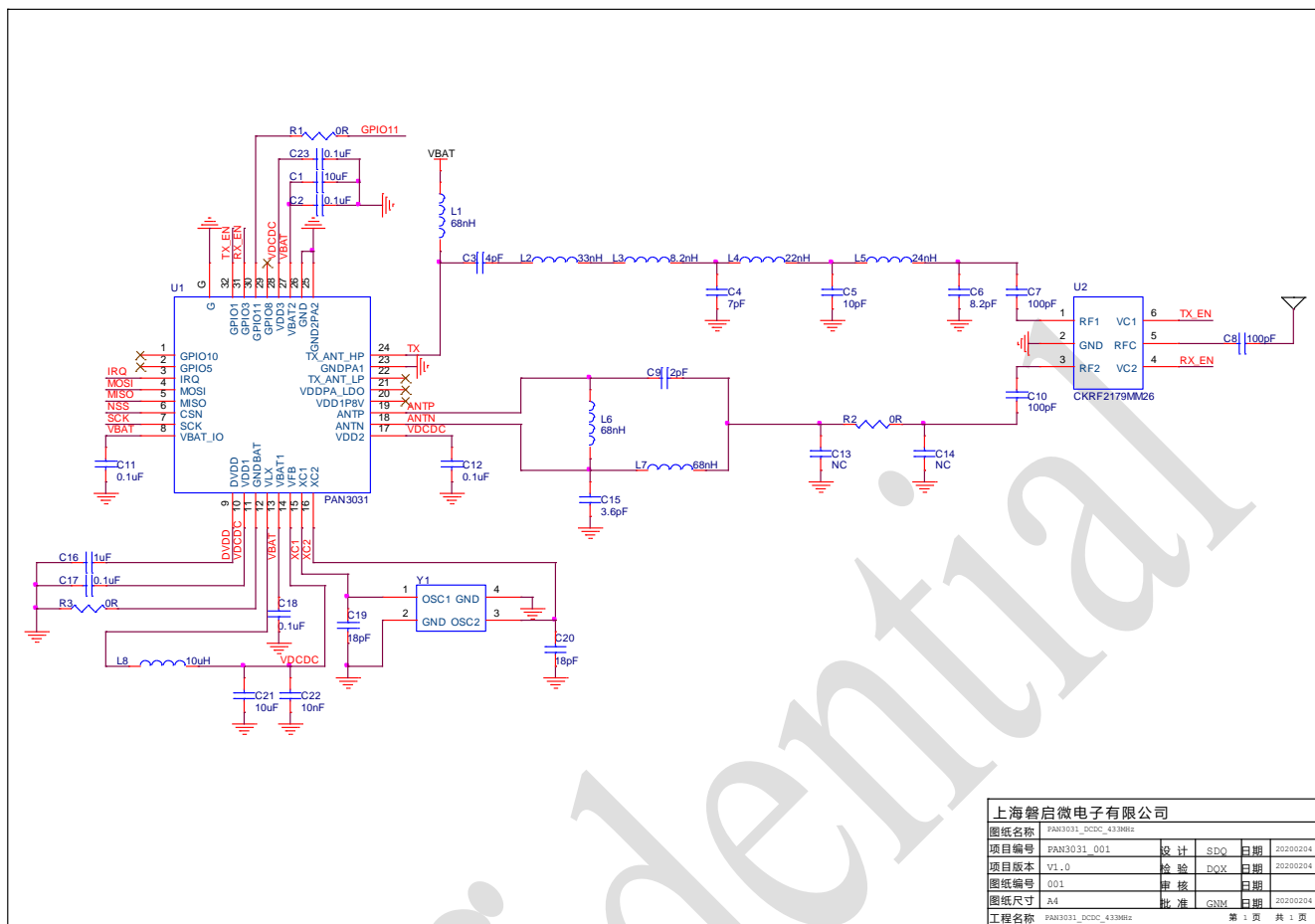


图 1-5 DCDC Mode 433MHz 参考原理图

1.5.5.2 参考 BOM

表 1-6 DCDC Mode 433MHz 参考 BOM

位号	值	描述	封装
C1, C21	10uF	贴片电容, X7R, ±20%, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, X7R, ±10%, 16V	0402
C3	4pF	贴片电容, NPO, ±0.1pF, 25V	0402
C4	7pF	贴片电容, NPO, ±0.5pF, 50V	0402
C5	10pF	贴片电容, NPO, ±2%, 25V	0402
C6	8.2pF	贴片电容, NPO, ±0.5pF, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, ±5%, 50V	0402
C9	2pF	贴片电容, NPO, ±0.1pF, 25V	0402
C15	3.6pF	贴片电容, NPO, ±5%, 50V	0402
C16	1uF	贴片电容, X7R, ±20%, 10V	0402
C19, C20	18pF	贴片电容, NPO, ±5%, 50V	0402
C22	10nF	贴片电容, NPO, ±10%, 16V	0402
L1, L6, L7	68nH	LQW15AN68NG00D	0402

L2	33nH	LQW15AN33NG00D	0402
L3	8.2nH	LQW15AN8N2G00D	0402
L4	22nH	LQW15AN22NG00D	0402
L5	24nH	LQW15AN24NG00D	0402
L8	10uH	CBMF1608T100K	0603
R1, R2, R3	0Ω	贴片电阻, 5%	0402
U1	PAN3031	-	QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF,±10PPM	SMD3225

1.5.6 DCDC Mode 470MHz~510MHz

1.5.6.1 参考原理图

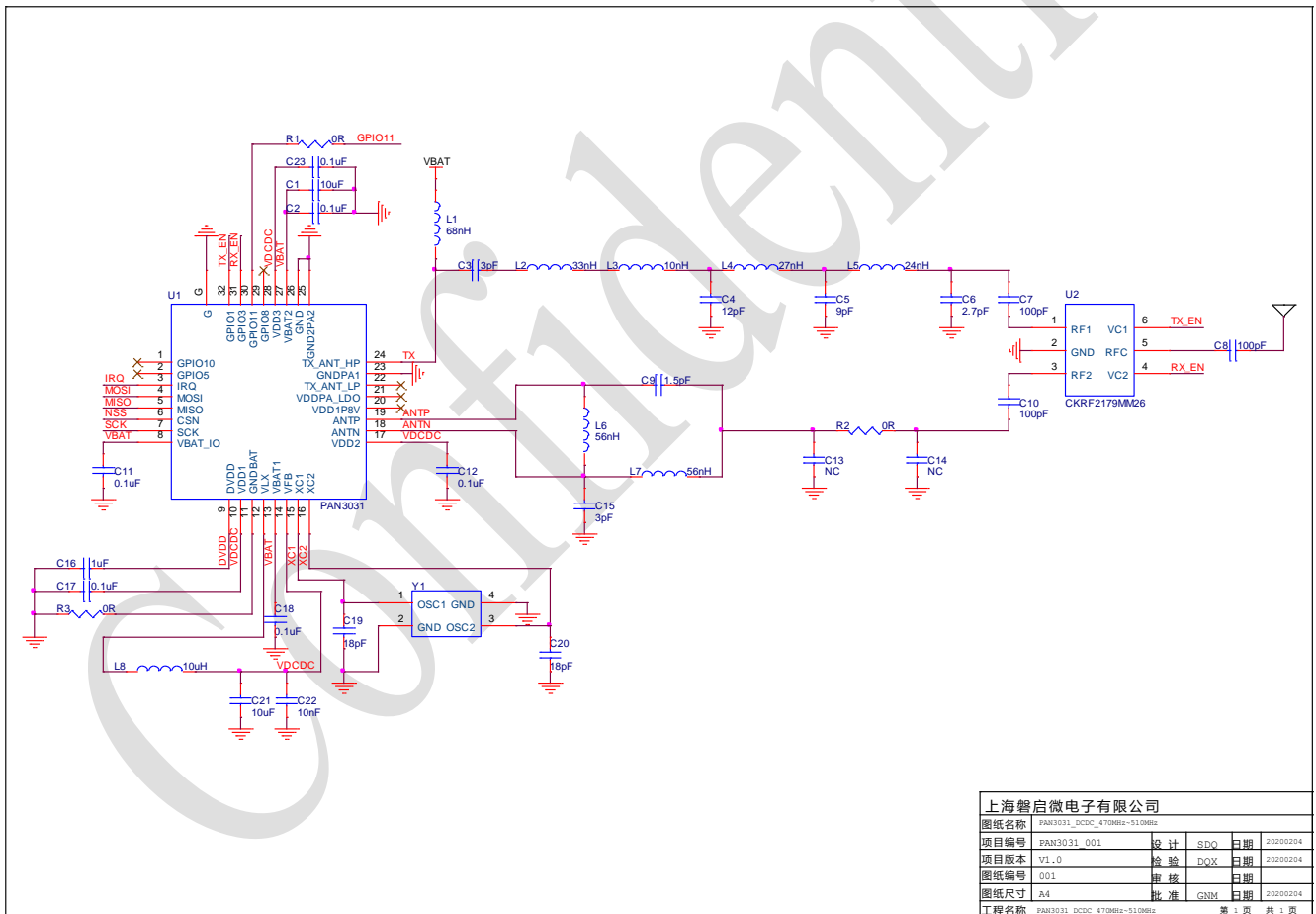


图 1-6 DCDC Mode 470MHz~510MHz 参考原理图

1.5.6.2 参考 BOM

表 1-7 DCDC Mode 470MHz~510MHz 参考 BOM

位号	值	描述	封装
C1, C21	10uF	贴片电容, X7R, $\pm 20\%$, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, X7R, $\pm 10\%$, 16V	0402
C3	3pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C4	12pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C5	9pF	贴片电容, NPO, $\pm 2\%$, 25V	0402
C6	2.7pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
C9	1.5pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C15	3pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C16	1uF	贴片电容, X7R, $\pm 20\%$, 10V	0402
C19, C20	18pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
C22	10nF	贴片电容, NPO, $\pm 10\%$, 16V	0402
L1	68nH	LQW15AN68NG00D	0402
L2	33nH	LQW15AN33NG00D	0402
L3	10nH	LQW15AN10NG00D	0402
L4	27nH	LQW15AN27NG00D	0402
L5	24nH	LQW15AN24NG00D	0402
L6, L7	56nH	LQW15AN56NG00D	0402
L8	10uH	CBMF1608T100K	0603
R1, R2, R3	0 Ω	贴片电阻, 5%	0402
U1	PAN3031	-	QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF, $\pm 10\text{PPM}$	SMD3225

1.5.7 DCDC Mode 863MHz~870MHz

1.5.7.1 参考原理图

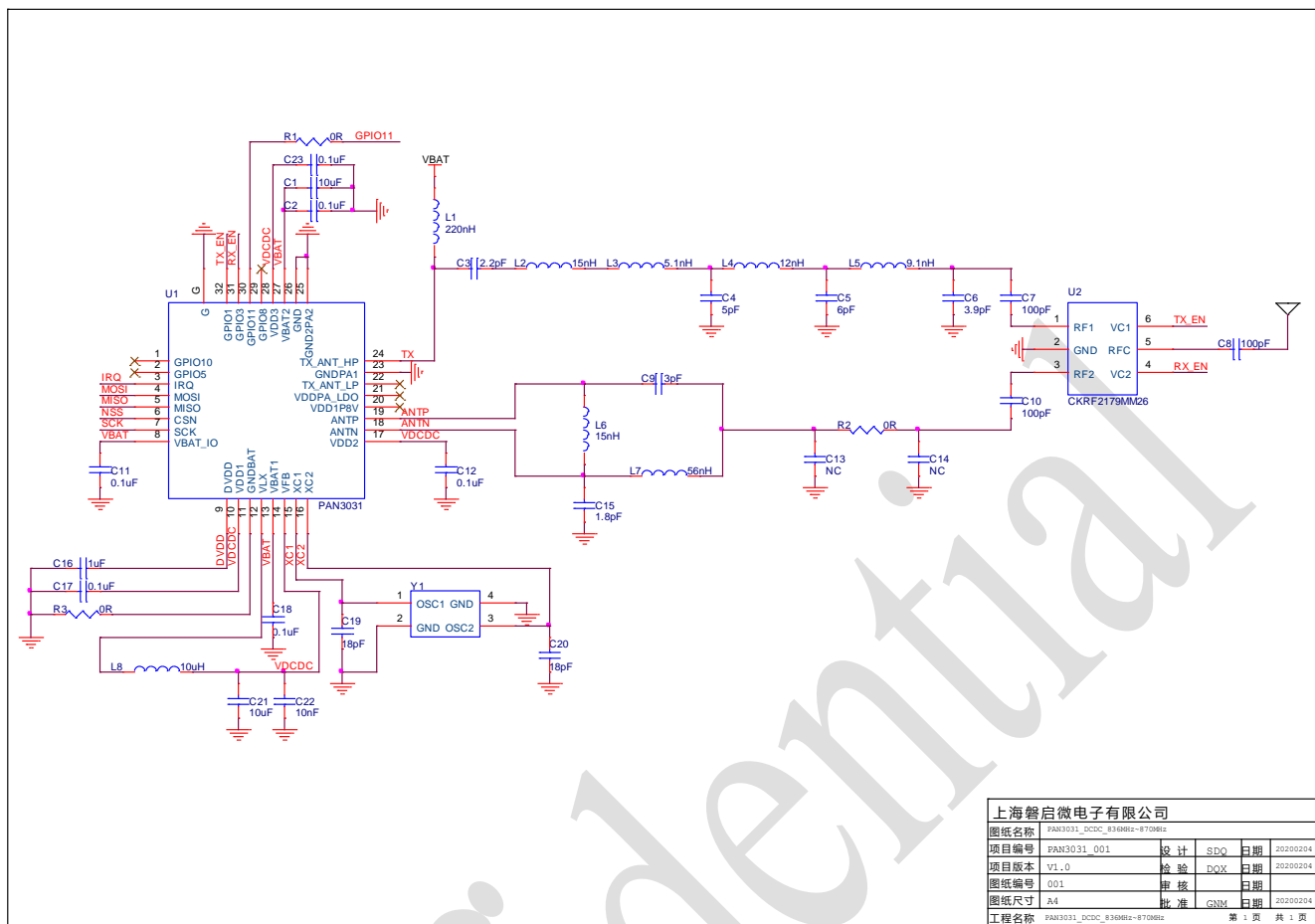


图 1-7 DCDC Mode 863MHz~870MHz 参考原理图

1.5.7.2 参考 BOM

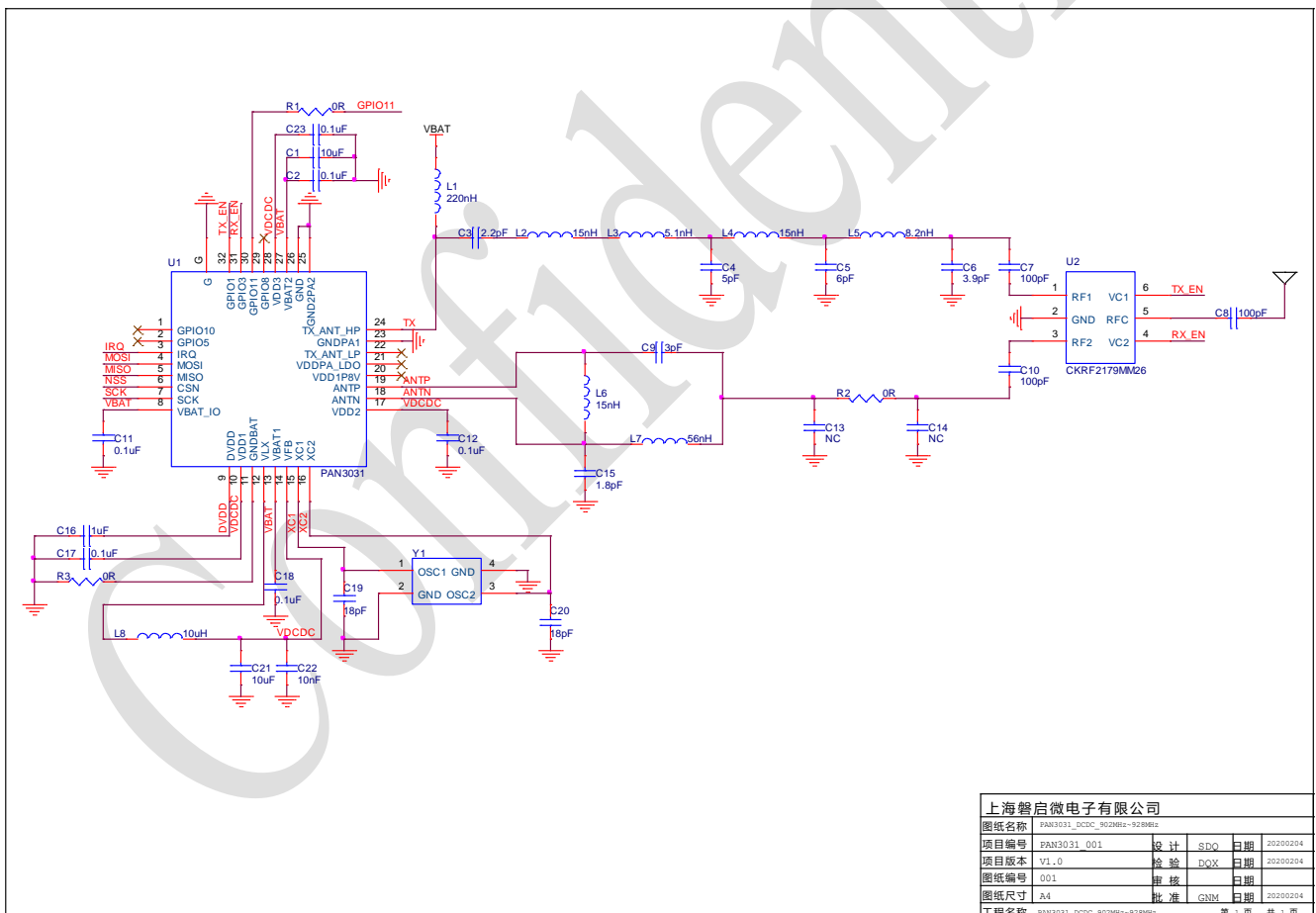
表 1-8 DCDC Mode 863MHz~870MHz 参考 BOM

位号	值	描述	封装
C1, C21	10uF	贴片电容, NPO, ±20%, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, NPO, ±10%, 16V	0402
C3	2.2pF	贴片电容, NPO, ±0.1pF, 25V	0402
C4	5pF	贴片电容, NPO, ±0.5pF, 50V	0402
C5	6pF	贴片电容, NPO, ±2%, 25V	0402
C6	3.9pF	贴片电容, NPO, ±0.5pF, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, ±5%, 50V	0402
C9	3pF	贴片电容, NPO, ±0.1pF, 25V	0402
C15	1.8pF	贴片电容, NPO, 4±5%, 50V	0402
C16	1uF	贴片电容, NPO, ±20%, 10V	0402
C19, C20	18pF	贴片电容, NPO, ±5%, 50V	0402
C22	10nF	贴片电容, NPO, ±10%, 16V	0402
L1	220nH	LQW15AN220NG00D	0402

L2, L6	15nH	LQW15AN15NG00D	0402
L3	5.1nH	LQW15AN5N1G00D	0402
L4	12nH	LQW15AN12NG00D	0402
L5	9.1nH	LQW15AN9N1G00D	0402
L7	56nH	LQW15AN56NG00D	0402
L8	10uH	CBMF1608T100K	0603
R1, R2, R3	0Ω	贴片电阻, 5%	0402
U1	PAN3031	-	QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF,±10PPM	SMD3225

1.5.8 DCDC Mode 902MHz~928MHz

1.5.8.1 参考原理图



1.5.8.2 参考 BOM

表 1-9 DCDC Mode 902MHz~928MHz 参考 BOM

位号	值	描述	封装
C1, C21	10uF	贴片电容, NPO, $\pm 20\%$, 16V	0603
C2, C11, C12, C17, C18, C23	0.1uF	贴片电容, NPO, $\pm 10\%$, 16V	0402
C3	2.2pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C4	5pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C5	6pF	贴片电容, NPO, $\pm 2\%$, 25V	0402
C6	3.9pF	贴片电容, NPO, $\pm 0.5\text{pF}$, 50V	0402
C7, C8, C10	100pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
C9	3pF	贴片电容, NPO, $\pm 0.1\text{pF}$, 25V	0402
C15	1.8pF	贴片电容, NPO, $4\pm 5\%$, 50V	0402
C16	1uF	贴片电容, NPO, $\pm 20\%$, 10V	0402
C19, C20	18pF	贴片电容, NPO, $\pm 5\%$, 50V	0402
C22	10nF	贴片电容, NPO, $\pm 10\%$, 16V	0402
L1	220nH	LQW15AN220NG00D	0402
L2, L4, L6	15nH	LQW15AN15NG00D	0402
L3	5.1nH	LQW15AN5N1G00D	0402
L5	8.2nH	LQW15AN8N2G00D	0402
L7	56nH	LQW15AN56NG00D	0402
L8	10uH	CBMF1608T100K	0603
R1, R2, R3	0 Ω	贴片电阻, 5%	0402
U1	PAN3031	-	QFN32_5*5
U2	CKRF2179MM26	射频开关	SOT-363
Y1	32MHz	贴片无源晶振, CL=12pF, $\pm 10\text{PPM}$	SMD3225

2 PCB设计要求

2.1 板材的选择

建议两层 FR4 板材结构，四层板的安规特性更好。

2.2 电源和地线 LAYOUT

电源线宽度要求能达到 0.5mm 以上，承受 200 毫安的瞬态电流。在靠近芯片电源引脚放置去耦电容，其中小容值电容摆放在更靠近芯片引脚的位置，以便较好地滤除高频噪声。

建议电源线和地线采用放射状的连接方式，单点接电源/地并且单独走线，RF 芯片的电源/地线走线与其它芯片或器件分开来，从总参考电源/地线单独引线，防止受到干扰。如果是从 LDO 或者 DCDC 等器件引出电源线，也需要单独引线并且做好滤波措施。

另外，覆地的地线也建议与噪声较少的地线或者总参考地线连接，不与强信号或者强干扰器件地线电源线相连，可以有效地减少整个印制板的工作噪声。

2.3 晶振相关的 LAYOUT

- 1、为保证晶振都能起振，晶振至芯片相关管脚的走线不宜超过 5mm；
- 2、直插的晶振的焊盘需要保证外径与内径差值有 0.2mm 以上；
- 3、为防止晶振信号干扰到射频信号，印制板上在晶振焊盘和走线的两边需要做覆地处理；
- 4、为避免晶振受到天线的发射功率干扰，印制板上的天线部分与晶振焊盘走线部分之间要用 0.5mm 以上地线作为间隔带，同时晶振的外壳需要离天线 3mm 以上。

2.4 控制线 LAYOUT

控制类的 SPI 线、IRQ 线需要减少走线干扰，布线时走线较短并且走线两边有完整的覆地。

2.5 QFN 封装 LAYOUT

PAN3031(5mm×5mm 的 QFN 封装的芯片)，其芯片底下焊盘需要接地；PCB 做库元件时，在芯片中心需加接地的大 Pad，为保证与双层 PCB 的 Bottom 层的地平面较好连接，Pad 中心至少需要四个过孔，而且手工焊接时需预先在 Pad 加一层薄锡处理。

PAN3031 芯片下面的 PCB 板的 Bottom 层尽量不要有走线和元器件，特别是靠近射频匹配电路的部分，完整的地平面能保证良好的射频性能。

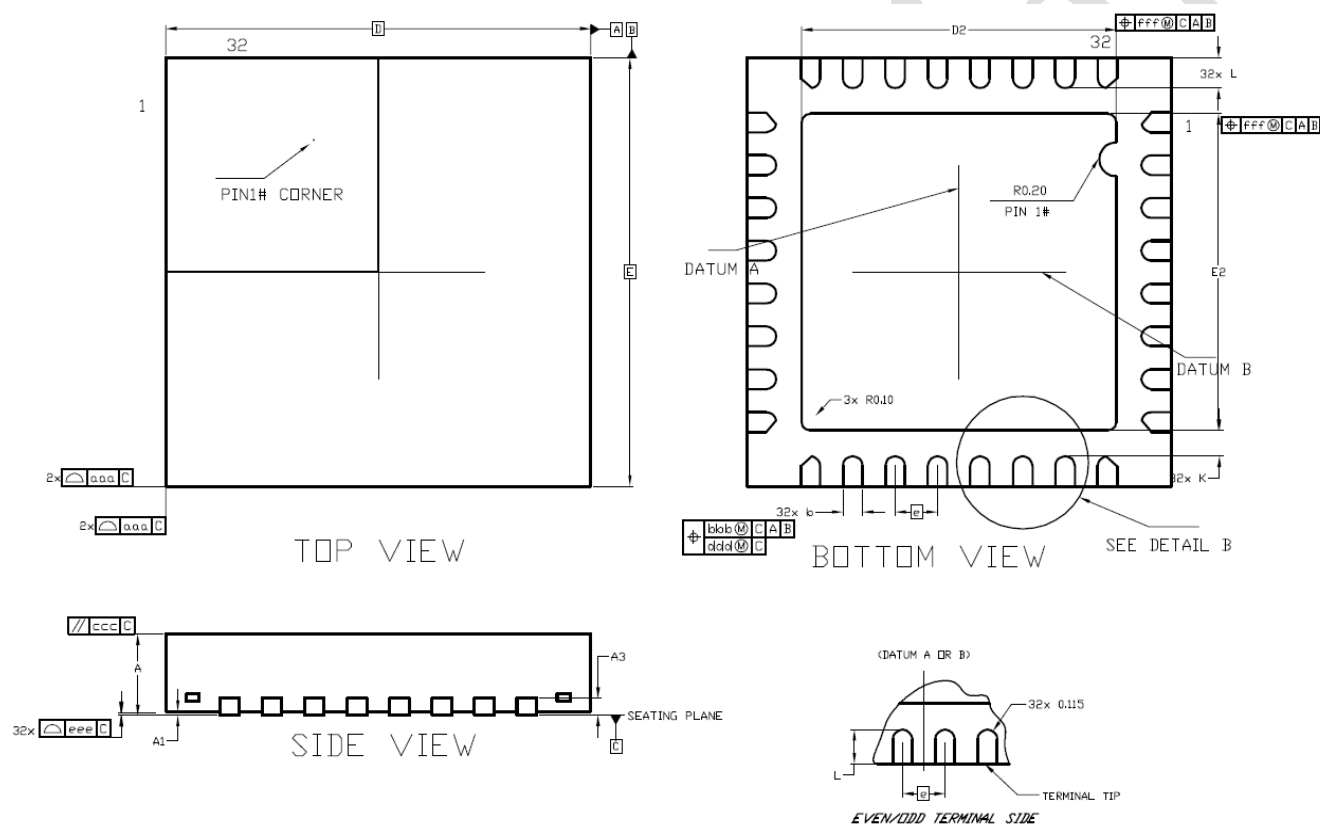


图 2-1 PAN3031 QFN32 5*5 芯片封装尺寸图

表 2-1 PAN3031 QFN32 5*5 芯片封装尺寸表

符号	最小(mm)	典型(mm)	最大(mm)
A	0.70	0.75	0.80
	0.85	0.90	0.95
A1	0	0.02	0.05
A3	-	0.20 REF	-
b	0.18	0.23	0.28
D	5.00BSC		
E	5.00BSC		

D2	3.55	3.65	3.75
E2	3.55	3.65	3.75
e	0.50BSC		
L	0.30	0.35	0.40
K	0.20	-	-
aaa	0.15		
bbb	0.10		
ccc	0.10		
ddd	0.05		
eee	0.08		
fff	0.10		

2.6 射频匹配电路 LAYOUT

射频匹配部分结构要严格按照原理图推荐值来设计，由于布局差异可微调元器件值。射频匹配元器件 layout 原则：

1、为了防止射频前端能量损耗，从管脚 ANT 到天线的走线较短，并且按照 50 欧姆阻抗走线（线宽 0.5mm，与周边铺地间距 0.3mm,背面完整的参考地），射频匹配部分走线周边的铺地要连贯牢固（多打过孔），可以使得发射能量较多地从天线端出去；

2、为了保证阻抗的连续性，射频匹配部分对应的背面参考地要避免放置元器件和走线，需要完整的地平面；

3、覆地建议用实心地；

4、天线旁边的 GND 可以预留露铜，方便焊接调试天线；

5、RF 参考地和 EPAD 需要良好连接；

6、禁止射频线打过孔换层。

2.7 PCB LAYOUT 示例

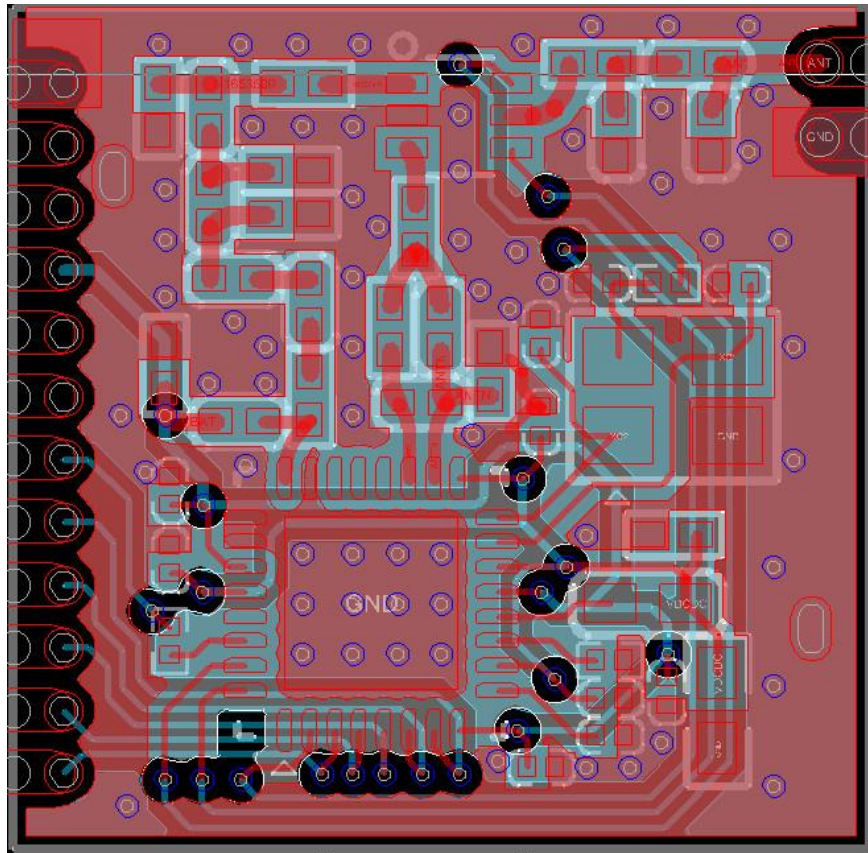


图 2-2 PAN3031 PCB 示例

3 射频测试

本章节给出了 PAN3031 芯片几个重要参数详细测试方法，包括发射功率、发射频率精度、发射谐波和接收灵敏度测试。

准确评估射频芯片的性能测试通常会使用传导测试方式，需要将芯片与印制板天线断开，在馈点焊接开口缆。

射频测试需要以下的线缆和仪器：

- 1、开口缆，带天线模组要进行射频测试需要在射频馈点地方断开天线，然后在射频馈点和地线分别焊接开口缆和其外屏蔽罩线；
- 2、射频线缆，要求用专门的射频线缆，并且需要测试工作频率内的插入损耗，将该值补偿到测试结果；
- 3、频谱分析仪，用于测试发射性能，测试 Sub-1GHz 载波信号，最高频率要求至少 3GHz；
- 4、衰减器和屏蔽箱，用于测试接收灵敏度。

3.1 发射单载波测试

单载波测试环境搭建如图 3.1 所示，在配置成功后，通过频谱仪可以测试到单载波的功率，单载波的频率精度，以及谐波信号功率。

单载波配置流程如下：

- 1、3V 寄存器 0x02 写 0x01；进入 Sleep 模式
- 2、3V 寄存器 0x03 写 0x1B；更改 DVDD 弱 LDO 模式和电压
- 3、3V 寄存器 0x04 写 0x36；打开 DVDD 弱 LDO、打开 3.3V 到 1.5V Levelshift、释放 1.5V 寄存复位
- 4、Page3 寄存器 0x26 写 0x40；晶体内部电容置 0
- 5、3V 寄存器 0x04 写 0xF6；进入测试模式，打开 DVDD 弱 LDO

- 6、3V 寄存器 0x02 写 0x02；进入 STB1 模式
- 7、3V 寄存器 0x02 写 0x03；进入 STB2 模式
- 8、Page3 寄存器 0x24 写 0xE0；打开电源管理、PWR_UP 拉高、打开 DVDD 强 LDO
- 9、3V 寄存器 0x02 写 0x04；进入 STB3 模式
- 10、Page3 寄存器 0x24 写 0xF0；CE_INT 拉高
- 11、Page1 寄存器 0x4A 写 0x8E；配置 VCO 电流
- 12、Page3 寄存器 0x15 写 0x58、0x16 写 0x64、0x17 写 0x00、0x18 写 0x0F；配置频率相关寄存器
- 13、Page1 寄存器 0x65 写 0xF7、0x66 写 0x7F；配置 PA 相关寄存器
- 14、Page1 寄存器 0x17 写 0x18；打开 MAC、打开模组 LDO
- 15、Page1 寄存器 0x18 写 0xA8；打开 TX_DIG、TX_PLL、TX_ANA

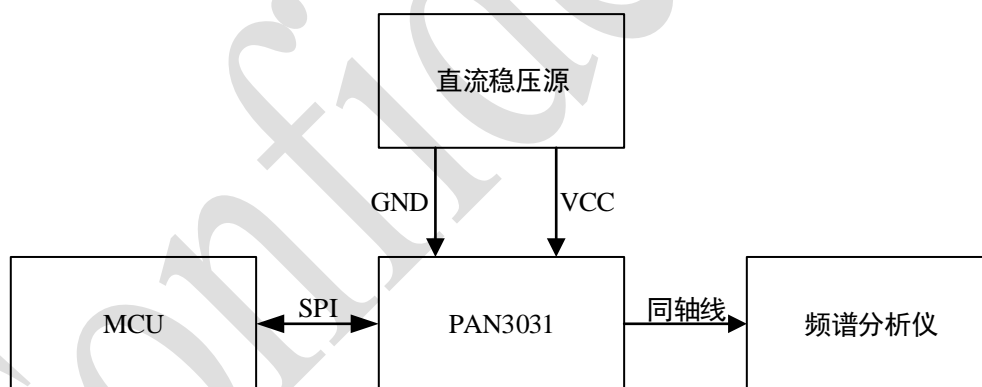


图 3-1 PAN3031 单载波搭建示例

3.2 接收灵敏度测试

接收灵敏度（Sensitivity）是指当接收误比特率（BER: Bit Error Rate）为 0.1% 时最小输入信号功率。接收灵敏度的测试方法主要通过芯片通信来测试如图 3.2 所示，根据发射端的功率，以及发射端和接收端之间的衰减值，计算出达到接收端的信号强度，按照小于 0.1% 的 BER 要求，换算到对应的误帧率要求，得到满足 PER 要求的最低信号输入，即接收灵敏度。

$$PER = 1 - ((1 - BER)^N)$$

公式中的 N 为每个包的总 bit 数，例如每个包的总 bit 数为 500，那么 0.1% 的 BER 对应的 PER 为 39%。

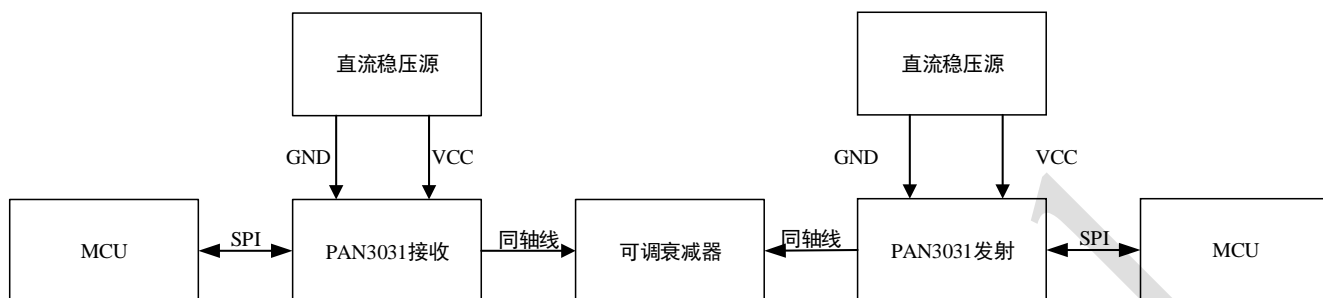


图 3-2 PAN3031 接收灵敏度测试搭建示例

传输线连接的测试步骤：

- 1、接收端配置为接收模式，发送端配置成发送模式，必须保证通信频道、带宽、SF、数据长度、CRC 设置等的设置收发一致；
- 2、每收到并读取一帧数据，需要清除接收中断并清空接收 FIFO；每发送一帧之前需要清空发送 FIFO 并且写入 payload，发出一帧之后需要清除发射中断；
- 3、重复以上步骤，直到完成指定帧数的发送，接收端的 MCU 将收到的有效帧数上报；
- 4、统计接收端收到正确的帧数，去调整可调衰减器的衰减量，在接收到正确的帧数等效于 0.1% BER 时，记录此时的衰减量。

3.3 无线通信测试

基本等同于 4.3 节的测试方法，仅将传输线去除，改为收发两边都用天线方式，测试通信距离代替传输线连接时的衰减器测试。

4 应用异常分析参考

4.1 芯片管脚特性测试和查看

1、通过目测来检查焊接无短路和虚焊。判断短接的方法：用万用表欧姆档测量相邻的管脚是否阻抗小于 100ohm；判断虚焊的方法：用万用表二极管档测量各个管脚对地的二极管特性，地接正极，管脚接负极，正常的值应该在 0.3~0.8，如果虚焊或者 ESD 打坏，显示 OPEN 或超过 1 的值。

2、检查各路电源是否正常，包括电源的直流值和纹波。

3、示波器查看晶振是正常工作。

示波器查看晶振是正常工作，如果晶振不起振时，可以适当减小与晶振连接的并联到地的电容容值。32MHz 晶振特性推荐选用 Q 值较高的、驱动功率较低的、需要并联到地的电容较小的、批量一致性好的、温度变化率低的。Q 值较高、驱动功率较低、需要并联到地的电容较小的晶振，可以使得芯片内部驱动晶振的电流较小，从而更易起振并且晶振谐波信号较低。每一次更换晶振后，与晶振连接的并联到地的电容容值需要微调一下，保证频率准确。 $Q = f_0 / (f_2 - f_1)$ ，由此可见同样频率的晶振，品质因素高、并联电容小的晶振需要的驱动功率较低。

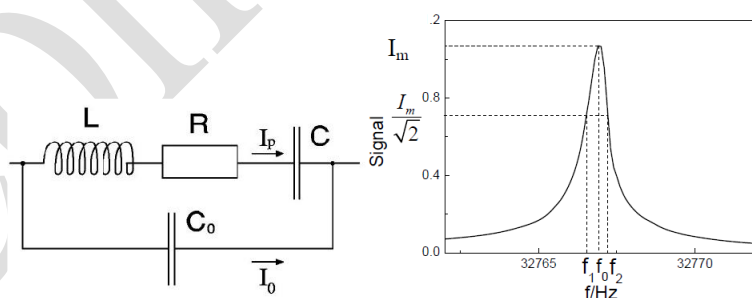


图 4-1 晶振模型和晶振共振曲线示意图

4、查看软件的配置是否正确。

4.2 发射单载波测试和查看

单载波发射是 RF 芯片的一种能够集中反映硬件是否已完备的测试模式，以下是准备进入单载波调试的步骤：

- 1、检查芯片的 SPI 命令读写是否正常；写入可读写的寄存器，然后再读出来，如果写入和读出一致，说明 SPI 读写正常；

- 2、如果 SPI 读写不正常，需要用示波器或逻辑分析仪查看读写寄存器的波形，检查 SPI 四根线的电平转换是否正常，发送命令或者数据的波形是否与代码设想的波形一样；

- 3、部分 MCU 是采用普通 I/O 口的软件模拟 SPI 方式，需要检查 SPI 四线的采样和保持时间是否符合 SPI 规范，MCU 支持单步调试的可以配合 SPI 波形单步跟踪查验代码；

- 4、检查 MCU 初始化配置，尤其是引脚的输入输出定义；

- 5、检查 MCU 软件实现是否正常，与提供的参考代码对比，尤其要关注各寄存器设置是否有差异；

以下是进入发送单载波后的调试步骤：

- 1、以 433M 频段为例，用频谱仪检测频谱上在 400MHz~500MHz 频段是否有大的功率信号出现。如果没有，说明发射通道不通，需要检测焊接和软件等方面的问题；如果在 400MHz~500MHz 频段看到有大功率的信号，说明发射通道基本 Ready；

- 2、检查单载波频谱是否正常锁定，按频谱仪的 PEAK Search 键，并将单载波峰值频率移到频谱仪的中心频率，设置频谱仪的 SPAN 为 1MHz；如果检测到的频率与软件写入的频道基本一致（差异±500KHz 以内），而且频谱就是单一的一根，不会来回抖动或者是很宽乱跳的频谱，说明单载波正常锁定；

- 3、单载波锁定频率精度测试，频谱仪 SPAN 设置为 1MHz，读取此时的载波频率，计算实测频率与理论频率偏差，要求中心频率偏差小于 5KHz，对于 10ppm 的晶体，批量下的最大频率偏差为 $500\text{MHz} \times 10\text{ppm} = 5\text{KHz}$ 。如果是个别调试板出现频率偏差较大，建议更换晶振；如果是大部分量产板都出现中心频率偏差较大，建议更改与晶振连接的两个外围电容的容值，单载波频率偏高时增大电容值，单载波频率偏低时减小电容值；如果以上两种方法操作没有效果，可能需要

更换晶振；

4、可以测试单载波相位噪声（频谱仪需要有测试相位噪声的功能模块），在偏移中心频率 1KHz、10KHz、100KHz 和 1MHz 地方分别要求测试相位噪声低于 -75dBc/Hz、-85dBc/Hz、-85dBc/Hz 和 -115dBc/Hz，如果测试结果比以上数据差较多，需要定位晶振相关的管脚和外围电路是否问题，必要时需要更换另一种晶振；

5、单载波杂散测试，将频谱仪 SPAN 设置为 2MHz，观测单载波的两边的 SPUR 是否都小于 20dBc，小于 20dBc 为正常；异常时需要检查芯片的电源线和地线是否存在纹波或者毛刺杂波；

6、电源线/地线检查，示波器设置成 AC Coupled，参考地线连在待测 PCB 板的总输入地线处，如果电源线或者地线的噪声峰峰值小于 20mV，说明电源线/地线正常；反之异常，需要找到干扰源，一般可以通过稳压源外灌电源或增加滤波电容等方法来分析；

7、检查射频匹配电路和天线是否正常，目测射频匹配电路和天线部分是否与提供的参考电路完全相同，包括元器件值、PCB 版图和走线长度、周围覆地和天线尺寸。测试无线辐射功率或者传导输出功率，如果天线辐射功率和传导输出功率与设定的目标值差异较大的话，需要重新匹配，必要时请依靠网络矢量分析仪测试天线特性。

4.3 接收 LO 泄露信号的测试和查看

接收 LO 泄露信号测试，可以初步判断芯片的射频部分是否有正常进入接收状态。

1、接收本振泄露信号是芯片内部 LO 信号泄露至 RF 端口，用频谱仪可以从 RF 端口测试到 LO 泄露信号，可以通过测试到 LO 泄露信号的频率和幅度来判断芯片射频部分是否工作正常，以 433M 频段为例，接收本振的频率计算按照以下公式为， $F_{lo} = (\text{频道} + 0.5) \times 4$ ；

2、接收本振频率范围为 1400MHz~2400MHz，设置频谱仪的 central Freq=1800MHz，SPAN=600MHz，Atten=0dB，Ref Amplitude=-50dBm，观测频谱仪是否有信号，如果有信号而且频率与上面计算的频率较接近，幅度值差不多，说明接收通道是正常的；同时 PEAK Search 到本振泄露频率，设置为中心频率，SPAN=1MHz，观测到信号频谱是单一且稳定的一根单频载波，说明接收本振锁定；反之接收本振没有锁定，芯片异常；

3、接收本振锁定频率精度测试，PEAK Search 到本振泄露频率，设置为中心频率，

SPAN=1MHz, 测试本振泄漏的频率, 按照晶体 10ppm 的要求, 本振泄漏载波的中心频率偏差不能超过 5KHz。

Confidential