



Panchip Microelectronics Co., Ltd.

PAN2013

技术参考手册

2.4GHz 无线收发 SOC 芯片

当前版本: 1.3

发布日期: 2021.11

上海磐启微电子有限公司

地址: 上海张江高科技园区盛夏路 666 号 D 栋 302 室

联系电话: 021-50802371

网址: <http://www.panchip.com>

文档说明

由于版本升级或存在其他原因，本文档内容会不定期进行更新。除非另有约定，本文档内容仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

商标

磐启是磐启微电子有限公司的商标。本文档中提及的其他名称是其各自所有者的商标/注册商标。

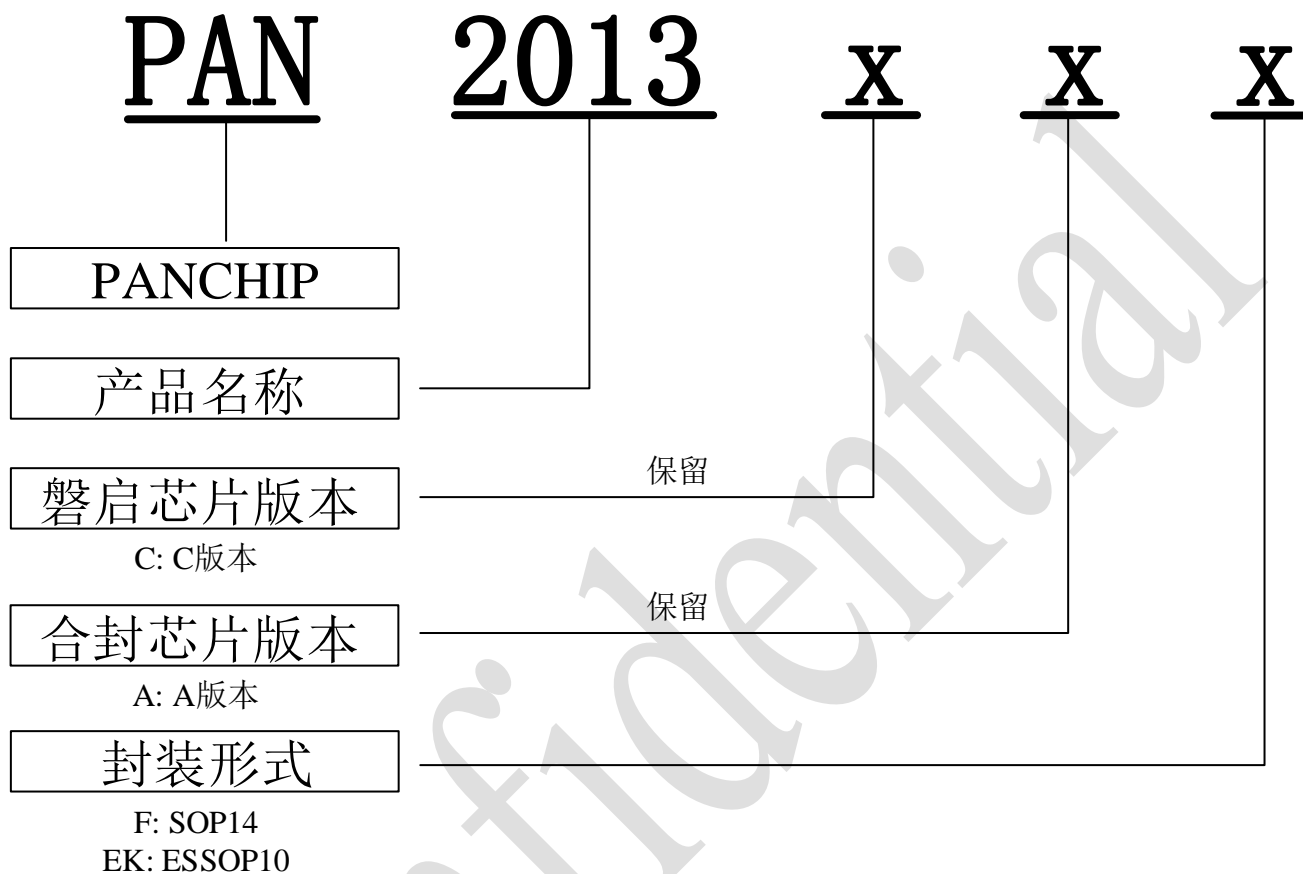
免责声明

本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，磐启微电子有限公司对本文档内容不做任何明示或暗示的声明或保证。

修订历史

版本	修订时间	更新内容	相关文档
V1.0	2020.11	第一版	-
V1.1	2021.1	更新引脚说明和应用电路	-
V1.2	2021.3	1. 1.1 章节新增 PWM 和 ADC 功能描述； 2. 3.1&3.2 章节新增引脚说明 PWM 以及 ADC 引脚说明。	-
V1.3	2021.11	<ul style="list-style-type: none">● 新增 ESSOP10 封装形式● 新增“命名规则”● 新增“产品系列”	-

命名规则



产品系列

产品命名	磐启芯片版本	合封芯片版本	GPIO	封装	工作温度
PAN2013CF	C	/	7	SOP14	-40~85℃
PAN2013CAEK	C	A	4	ESSOP10	-40~85℃

Confidential

目 录

命名规则	II
产品系列	III
1 概述	1
1.1 主要特性	1
1.2 典型应用	2
2 系统结构方框图	3
3 引脚定义和说明	4
3.1 SOP14 封装	4
3.1.1 引脚定义	4
3.1.2 引脚说明	4
3.1.3 内部连接	5
3.2 ESSOP10 封装	6
3.2.1 引脚定义	6
3.2.2 引脚说明	6
3.2.3 内部连接	7
4 典型应用电路（参考）	8
4.1 SOP14 参考原理图	8
4.2 ESSOP10 参考原理图	8
5 封装尺寸	9
5.1 SOP14 封装尺寸	9
5.2 ESSOP10 封装尺寸	10
6 注意事项	11
7 储存条件	12

图 清 单

图 2-1 PAN2013 芯片系统结构方框图	3
图 3-1 PAN2013 芯片引脚图（SOP14）	4
图 3-2 PAN2013 芯片引脚图（ESSOP10）	6
图 4-1 PAN2013 的应用电路（SOP14）	8
图 4-2 PAN2013 的应用电路（ESSOP10）	8
图 5-1 PAN2013 封装图（SOP14）	9
图 5-2 PAN2013 封装图（ESSOP10）	10

表 清 单

表 3-1 PAN2013 芯片引脚说明（SOP14）	4
表 3-2 MCU 与 RF、MCU 与 EEPROM 连接引脚说明（SOP14）	5
表 3-3 PAN2013 芯片引脚说明（ESSOP10）	6
表 3-4 MCU 与 RF、MCU 与 EEPROM 连接引脚说明（ESSOP10）	7
表 5-1 PAN2013 封装细节参数（SOP14）	9
表 5-2 PAN2013 封装细节参数（ESSOP10）	10

缩 略 语

ACK	应答
ADC	模数转换器
ANT	天线
EEPROM	带电可擦可编程只读存储器
FIFO	先入先出
GFSK	高斯频移键控
GPIO	通用型之输入输出
I2C	两线式串行总线
ISM	工业、科学和医学频段
MCU	微控制器单元
OTP	一次性可编程
PWM	脉冲宽度调制
RAM	随机存取存储器
RF	射频
RX	接收
SCL	串行时钟输入
SDA	串行数据输入/输出
SPI	串行外设接口
TX	发射
WDT	看门狗定时器

1 概述

PAN2013是一款集成了8位MCU和256×8bits EEPROM的无线收发SoC芯片。该芯片工作在2.400~2.483GHz世界通用ISM频段，且集成射频收发机、频率发生器、晶体振荡器、调制解调器和低功耗MCU等功能模块，并且支持一对多组网和带ACK的通信模式。

用户通过MCU的I/O口向芯片发出指令，芯片自动完成收发配置进行通信，并根据应答信息自动判断数据发送/接收是否成功，从而进行重发，丢包，继续发送和等待等操作，简化了用户程序。发射输出功率、工作频道以及通信数据率均可配置。

PAN2013需要少量的外围器件，支持单层/双层印制电路板的方案。

1.1 主要特性

性能指标：

- MCU
 - 8位MCU
 - OTP: 4K×16Bit
 - 通用RAM: 176×8Bit
- 兼容 I2C 的 256×8bits EEPROM
- 外围设备
 - 7个IO（SOP14），4个IO（ESSOP10）
 - WDT
 - 2路PWM
 - 2路ADC
 - 定时计数器
 - 1颗晶振和少量电容
 - 支持双层或单层印制板设计（可以使用印制板微带天线或者导线天线）
 - 芯片自带部分链路层的通信协议（配置少量的参数寄存器，使用方便）
- RF
 - Radio
 - 通信频段: 2.400GHz ~2.483GHz
 - 数据速率: 2Mbps, 1Mbps, 250Kbps
 - 调制方式: GFSK
 - 休眠电流: 2uA
 - 接收器
 - -83dBm@2Mbps
 - -87dBm@1Mbps

- -91dBm@250Kbps
- 发射器
 - 输出功率：9, 5, 0, -10, -35dBm
 - 19mA@2dBm
- 射频综合器
 - 完全集成频率合成器
 - 1Mbps/2Mbps模式（晶振精度±60ppm）
 - 250Kbps模式（晶振精度±20ppm）
- 协议引擎
 - 支持1到32字节或64字节数据长度
 - 支持自动应答及自动重传
 - 6个接收数据通道构成1:6的星状网络
- 电源管理
 - 集成电压调节器
 - 工作电压：2.2~3.3V
- 封装
 - SOP14
 - ESSOP10
- 操作条件
 - 工作温度：-40~85°C

1.2 典型应用

- 灯控
- 编程积木

2 系统结构方框图

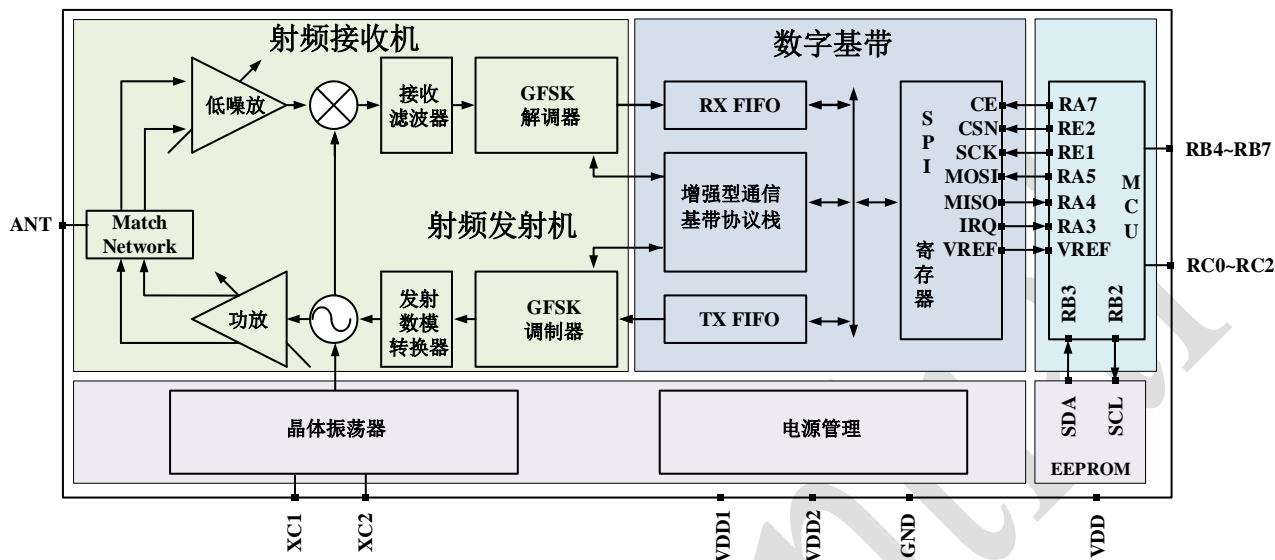


图 2-1 PAN2013 芯片系统结构方框图

3 引脚定义和说明

3.1 SOP14 封装

3.1.1 引脚定义

PAN2013 芯片 SOP14 封装形式的引脚图如图 3-1 所示。

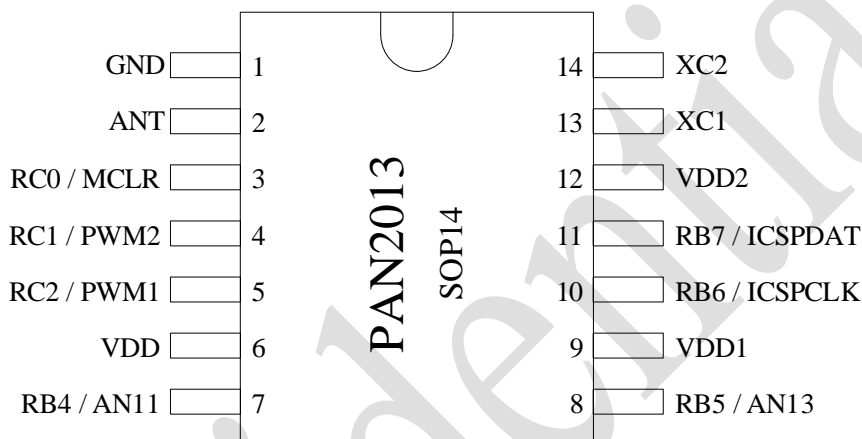


图 3-1 PAN2013 芯片引脚图（SOP14）

3.1.2 引脚说明

表 3-1 PAN2013 芯片引脚说明（SOP14）

引出端序号	符号	IO 类型	功能
1	GND	P	地（GND）
2	ANT	I/O	射频信号输入输出
3	RC0	I/O	可编程为输入脚，开漏输出脚
	MCLR	I	烧写高压输入脚
4	RC1	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	PWM2	O	PWM 输出
5	RC2	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	PWM1	O	PWM 输出
6	VDD	P	EEPROM 电源电压输入脚
7	RB4	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	AN11	I	12 位 ADC 输入
8	RB5	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	AN13	I	12 位 ADC 输入

9	VDD1	P	MCU 电源电压输入脚
10	RB6	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	ICSPCLK	I	编程时钟脚
11	RB7	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	ICSPDAT	I/O	编程数据脚
12	VDD2	P	RF 电源电压输入脚
13	XC1	I	晶振输入
14	XC2	O	晶振输出

3.1.3 内部连接

表 3-2 MCU 与 RF、MCU 与 EEPROM 连接引脚说明（SOP14）

接口功能	RF 接口	方向	MCU 接口	方向	EEPROM 接口
模式片选信号	CE	→	RA7	/	/
SPI 片选信号	CSN	→	RE2	/	/
SPI 时钟信号	SCK	→	RE1	/	/
SPI 数据主端出从端入	MOSI	→	RA5	/	/
SPI 数据主端入从端出	MISO	←	RA4	/	/
中断信号	IRQ	←	RA3	/	/
基准电压	VREF	→	VREF	/	/
时钟信号	/	/	RB2	→	SCL
数据信号	/	/	RB3	←	SDA

3.2 ESSOP10 封装

3.2.1 引脚定义

PAN2013 芯片 ESSOP10 封装形式的引脚图如图 3-2 所示。

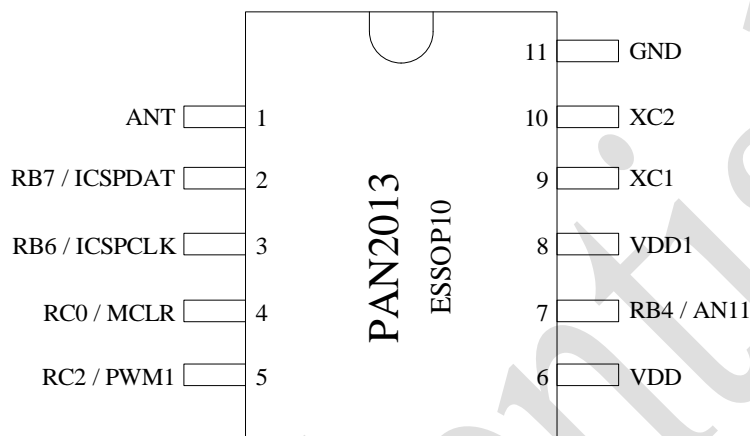


图 3-2 PAN2013 芯片引脚图（ESSOP10）

3.2.2 引脚说明

表 3-3 PAN2013 芯片引脚说明（ESSOP10）

引出端序号	符号	IO 类型	功能
1	ANT	I/O	射频信号输入输出
2	RB7	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	ICSPDAT	I/O	编程数据脚
3	RB6	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	ICSPCLK	I	编程时钟脚
4	RC0	I/O	可编程为输入脚，开漏输出脚
	MCLR	I	烧写高压输入脚
5	RC2	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	PWM1	O	PWM 输出
6	VDD	P	EEPROM 电源电压输入脚
7	RB4	I/O	可编程为输入脚，带上拉电阻输入脚，推挽输出脚
	AN11	I	12 位 ADC 输入
8	VDD1	P	MCU 与 RF 电源电压输入脚
9	XC1	I	晶振输入
10	XC2	O	晶振输出
11	GND	P	地（GND）

3.2.3 内部连接

表 3-4 MCU 与 RF、MCU 与 EEPROM 连接引脚说明（ESSOP10）

接口功能	RF 接口	方向	MCU 接口	方向	EEPROM 接口
模式片选信号	CE	→	RA7	/	/
SPI 片选信号	CSN	→	RE2	/	/
SPI 时钟信号	SCK	→	RE1	/	/
SPI 数据主端出从端入	MOSI	→	RA5	/	/
SPI 数据主端入从端出	MISO	←	RA4	/	/
中断信号	IRQ	←	RA3	/	/
基准电压	VREF	→	VREF	/	/
时钟信号	/	/	RB2	→	SCL
数据信号	/	/	RB3	←	SDA

4 典型应用电路（参考）

4.1 SOP14 参考原理图

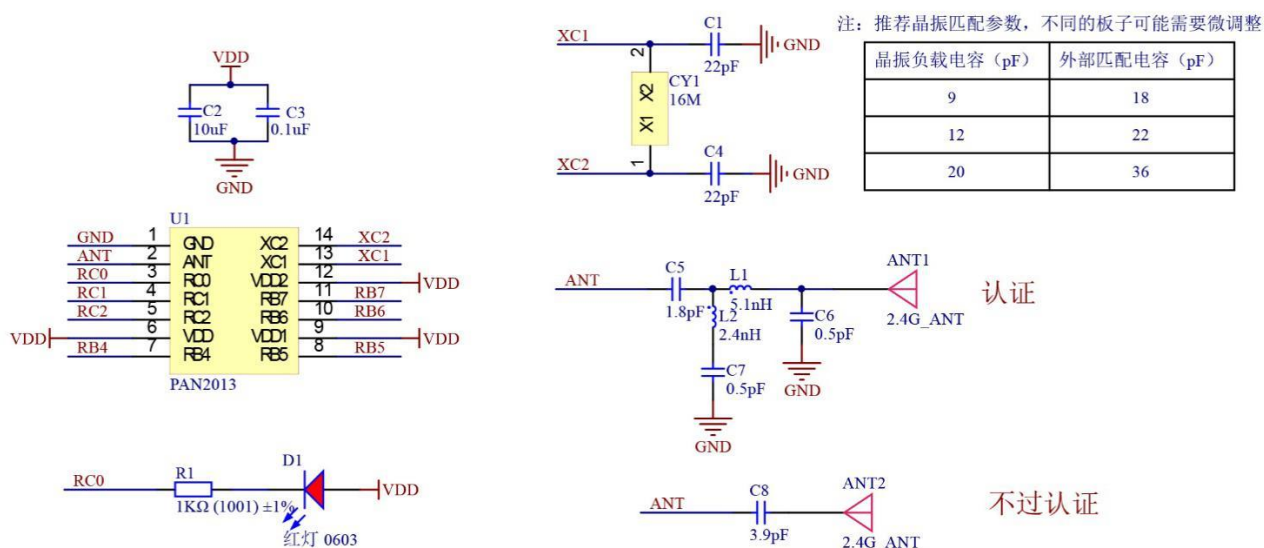


图 4-1 PAN2013 的应用电路（SOP14）

4.2 ESSOP10 参考原理图

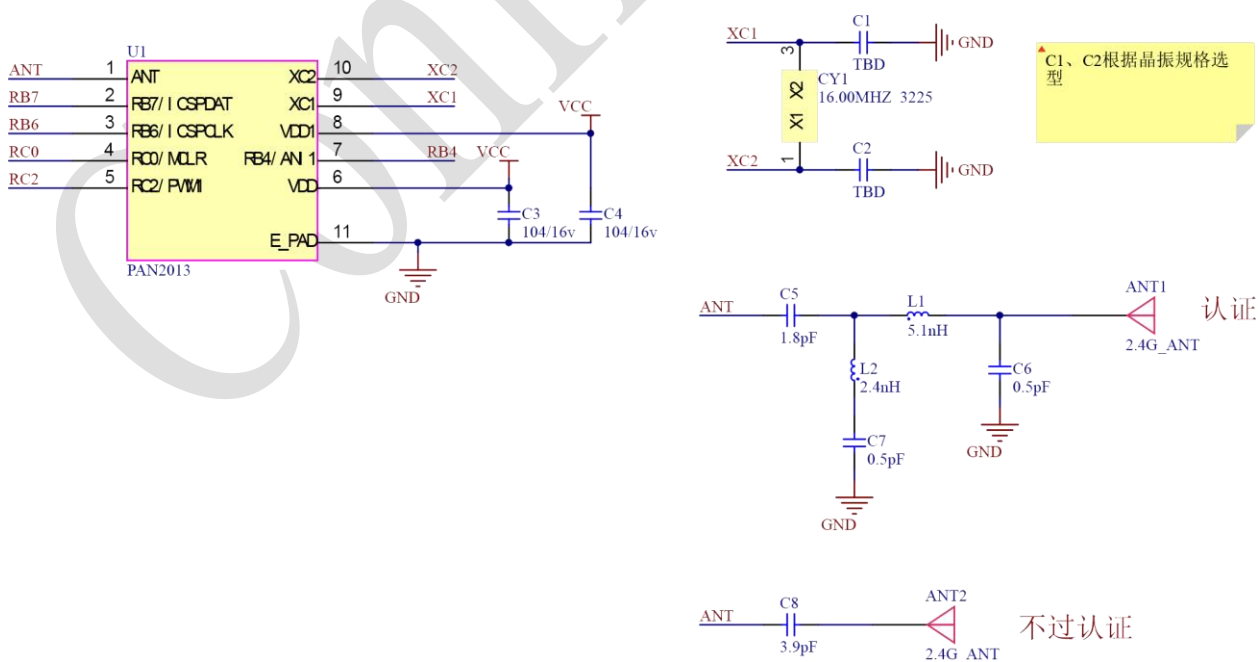


图 4-2 PAN2013 的应用电路（ESSOP10）

5 封装尺寸

5.1 SOP14 封装尺寸

PAN2013 采用 SOP14 封装方式，封装尺寸如图 5-1 所示。

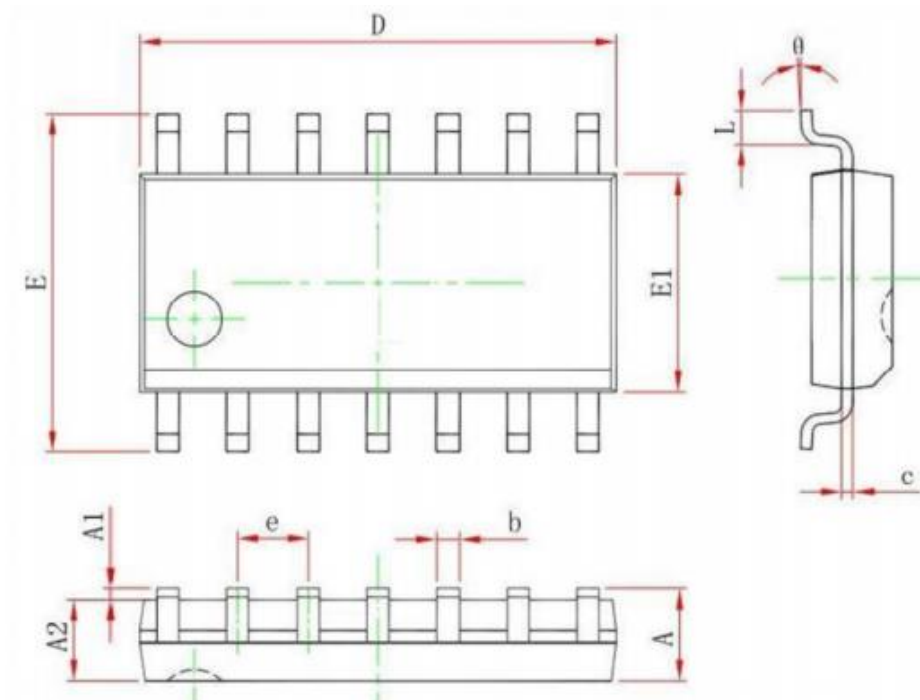


图 5-1 PAN2013 封装图（SOP14）

表 5-1 PAN2013 封装细节参数（SOP14）

符号	尺寸（毫米）	
	最小	最大
A	--	1.750
A1	0.050	0.090
A2	1.400	1.500
b	0.310	0.510
c	0.100	0.250
D	8.550	8.650
E	5.800	6.200
E1	3.800	4.000
e	1.270(BSC)	
L	0.400	1.270
Ø	0	8°

5.2 ESSOP10 封装尺寸

PAN2013 采用 ESSOP10 封装方式，封装尺寸如图 5-2 所示。

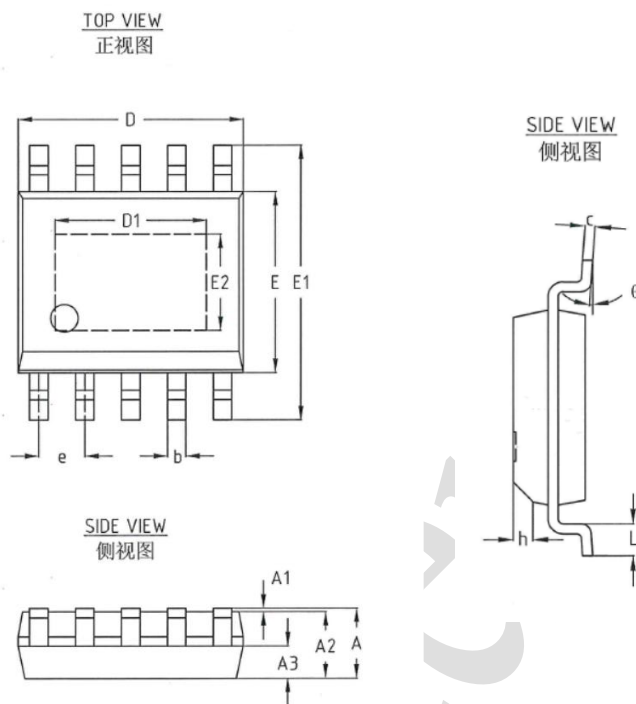


图 5-2 PAN2013 封装图 (ESSOP10)

表 5-2 PAN2013 封装细节参数 (ESSOP10)

符号	最小	典型	最大
A	1.50	1.60	1.70
A1	0.02	-	0.08
A2	1.35	1.45	1.55
A3	0.65	0.70	0.75
b	0.35	-	0.50
c	0.19	-	0.25
D	4.80	4.90	5.00
D1	3.20	3.30	3.40
E	3.80	3.90	4.00
E1	5.80	6.00	6.20
E2	2.00	2.10	2.20
e	1.00 BSC		
h	0.30	-	0.50
L	0.50	-	0.80
θ	0°	-	8°

6 注意事项

- (1) 该产品属 CMOS 器件，在储存、运输、使用过程中要注意防静电。
- (2) 器件使用时接地要良好。
- (3) 回流焊温度不能超过 260°C。

Confidential

7 储存条件

- (1) 产品在密封包装中储存：温度小于 30°C 且湿度小于 90%时，可达 12 个月。
- (2) 包装袋被打开后，元器件将被回流焊制程或其他的高温制程所采用时必须符合：
 - 1) 在 72 小时内且工厂环境为小于 30°C≤60%RH 完成；
 - 2) 保存在 10%RH 环境下；
 - 3) 使用前进行 125°C，24H 烘烤去除内部水汽。