



# PAN3020 硬件设计和调试参考

## 目录

一、原理图设计 .....	3
1.1 原理图 .....	3
1.2 元器件清单 .....	3
二、PCB 设计 .....	4
2.1 板材的选择 .....	4
2.2 电源和地线 LAYOUT .....	4
2.3 晶振相关的 LAYOUT .....	4
2.4 控制线 LAYOUT .....	5
2.5 SOP 封装 LAYOUT .....	5
2.6 射频匹配电路 LAYOUT .....	6
2.7 PCB LAYOUT 示例 .....	6
三、天线设计 .....	7
四、射频测试 .....	7
4.1 单载波测试 .....	8
4.2 接收灵敏度测试 .....	10
4.3 传输线连接的通信测试 .....	13
4.4 无线通信测试 .....	14
五、应用异常分析 .....	15
5.1 芯片管脚测试情况和芯片工作状态的调试 .....	15
5.2 单载波调试 .....	16
5.3 接收本振泄露信号的调试 .....	18



版本	V 1.2
修订	2016. 06

## 一、原理图设计

### 1.1 原理图

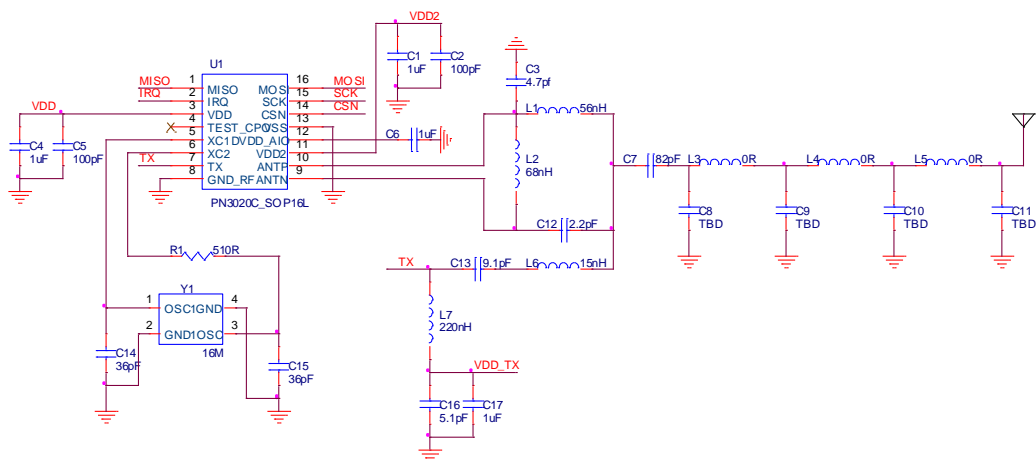


图 1：PAN3020 433 频段应用电路

### 1.2 元器件清单

表 1 共用的元器件清单

数量	原理图标识	值	封装	描述
4	C1, C4, C6, C17	1uF	0402	NPO, $\pm 5\%$ , 50V
2	C2, C5	100pF	0402	NPO, $\pm 5\%$ , 50V
1	C16	5.1pF	0402	NPO, $\pm 5\%$ , 50V
2	C14, C15	36pF	0402	NPO, $\pm 5\%$ , 50V
1	R1	510ohm	0402	NPO, $\pm 5\%$ , 50V
1	Y1	16MHz	/	$< \pm 10\text{ppm}$

表 2 各频段对应匹配元器件清单



频段 (MHz)	L2 (nH)	L1 (nH)	C12 (pF)	C3 (pF)	L7 (nH)	L6 (nH)	C13 (pF)
315	120	68	2.2	6	220	22	12
433	68	56	2.2	4.7	220	15	9
868	27	24	1	3.6	100	6	3.3
915	22	22	1	3.6	100	6	3

表 3 用于过安规预留电路

频段 (MHz)	L3 (nH)	L4 (nH)	L5 (nH)	C8 (pF)	C9 (pF)	C10 (pF)	C11 (pF)
315	0ohm	0ohm	0ohm	TBD	TBD	TBD	TBD
433	0ohm	0ohm	0ohm	TBD	TBD	TBD	TBD
868	0ohm	0ohm	0ohm	TBD	TBD	TBD	TBD
915	0ohm	0ohm	0ohm	TBD	TBD	TBD	TBD

备注：不过安规可以去掉，上表的值不是过安规的值。

## 二、PCB 设计

### 2.1 板材的选择

建议双面 FR4 板材结构。

### 2.2 电源和地线 LAYOUT

电源线宽度要求能达到 0.5mm 以上，承受 200 毫安的瞬态电流。在靠近芯片电源引脚放置去耦电容，其中小容值电容摆放在更靠近芯片引脚的位置，以便较好地滤除高频噪声。

建议电源线和地线采用放射状的连接方式，单点接电源/地并且单独走线，PAN3020 的电源/地线走线与其它芯片或器件分开来，从总参考电源/地线单独引线，防止受到干扰。如果是从 LDO 或者 DCDC 等器件引出电源线，也需要单独引线并且做好滤波措施。

另外，覆地的地线也建议与噪声较少的地线或者总参考地线连接，不与强信号或者强干扰器件地线电源线相连，可以有效地减少整个印制板的工作噪声。

### 2.3 晶振相关的 LAYOUT

(1) 为保证晶振起振，16MHz 的晶振至芯片相关管脚的走线不宜超过 5mm；

(2) 直插的晶振的焊盘需要保证外径与内径差值有 0.2mm 以上；

- (3) 为防止晶振信号干扰到射频信号，印制板上在晶振焊盘和走线的两边需要做覆地处理；
- (4) 为避免晶振受到天线的发射功率干扰，印制板上的天线部分与晶振焊盘走线部分之间要用 0.5mm 以上地线作为间隔带，同时晶振的外壳需要离天线 3mm 以上。

## 2.4 控制线 LAYOUT

控制类的 SPI 线、IRQ 线需要减少走线干扰，布线时走线较短并且走线两边有完整的覆地。

## 2.5 SOP 封装 LAYOUT

PAN3020 SOP16 封装尺寸图如下所示。

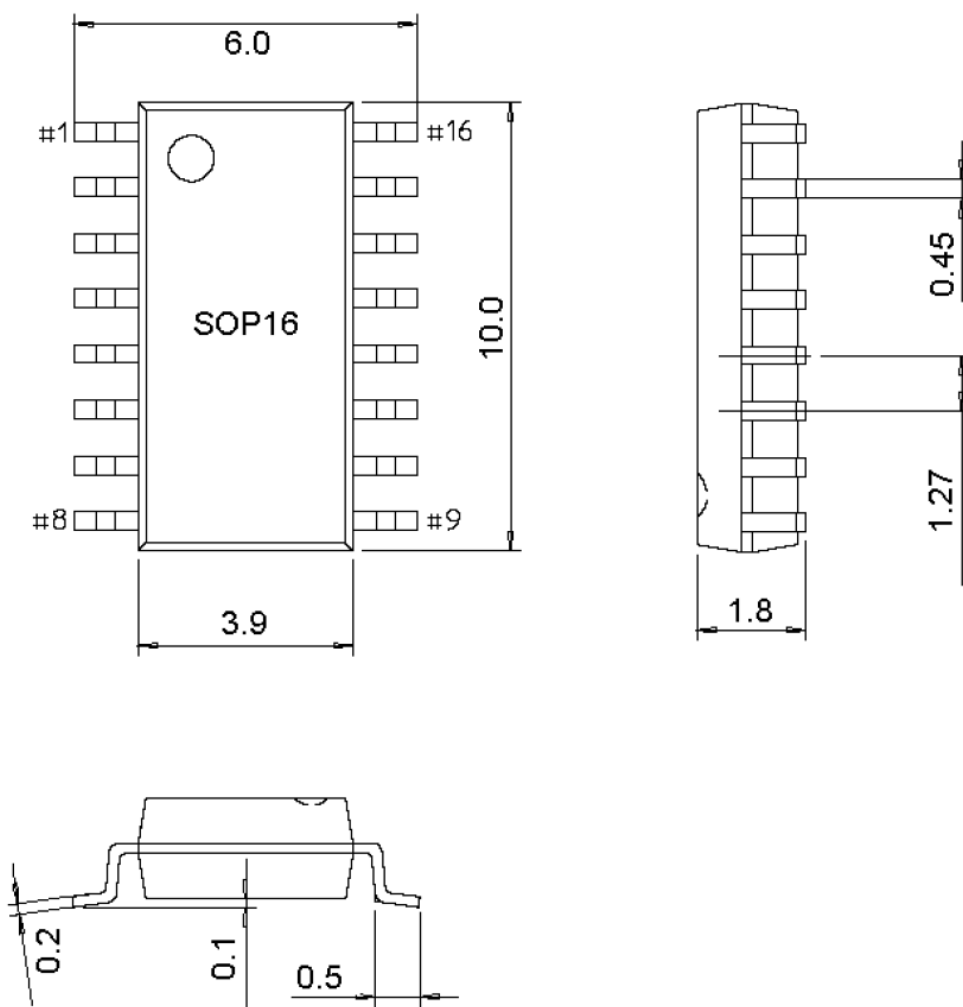


图 2 PAN3020 芯片封装尺寸图（SOP16）

## 2.6 射频匹配电路 LAYOUT

射频匹配部分电感电容（0402 封装）要严格按照原理图推荐值来设计，射频匹配元器件 layout 原则：

- （1）为了防止射频前端能量损耗，从管脚 TX、ANTN 和 ANTP 到天线的走线尽量短，并且按照 50 欧姆阻抗走线（线宽 0.5mm，与周边铺地间距 0.3mm,背面完整的参考地），射频匹配部分走线周边的铺地要连贯牢固（多打过孔），可以使得发射能量较多地从天线端出去。
- （2）为了保证阻抗的连续性，射频匹配部分对应的背面参考地要避免放置元器件和走线，需要完整的地平面。
- （3）覆地建议用实心地板。

## 2.7 PCB LAYOUT 示例

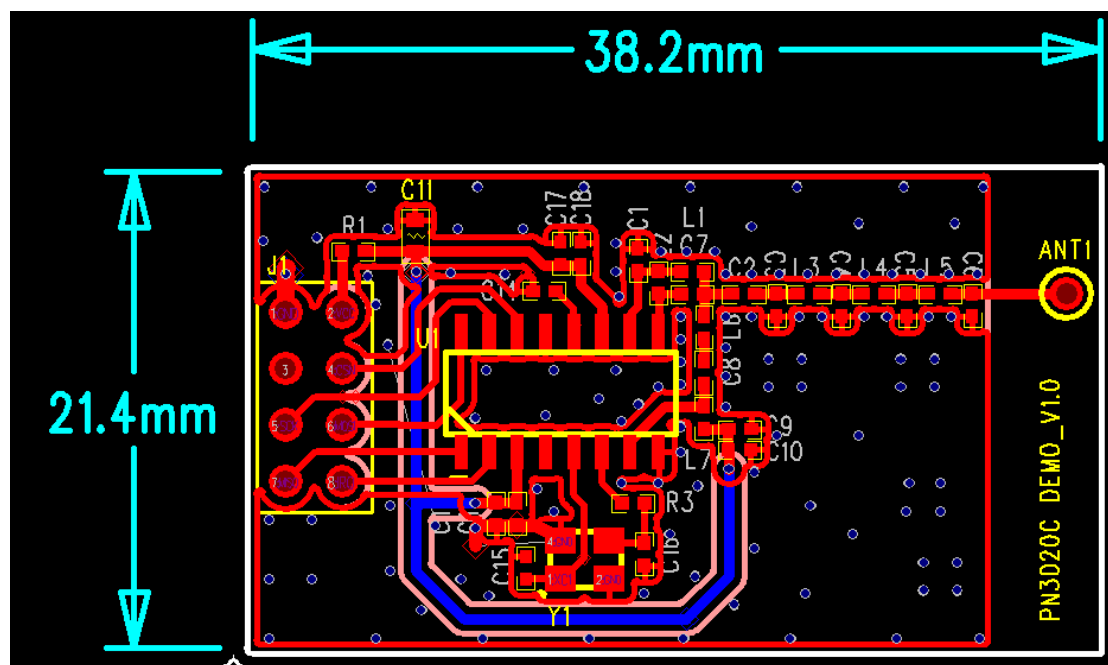


图 3 PAN3020 SOP16 封装 PCB 示例（过安规）

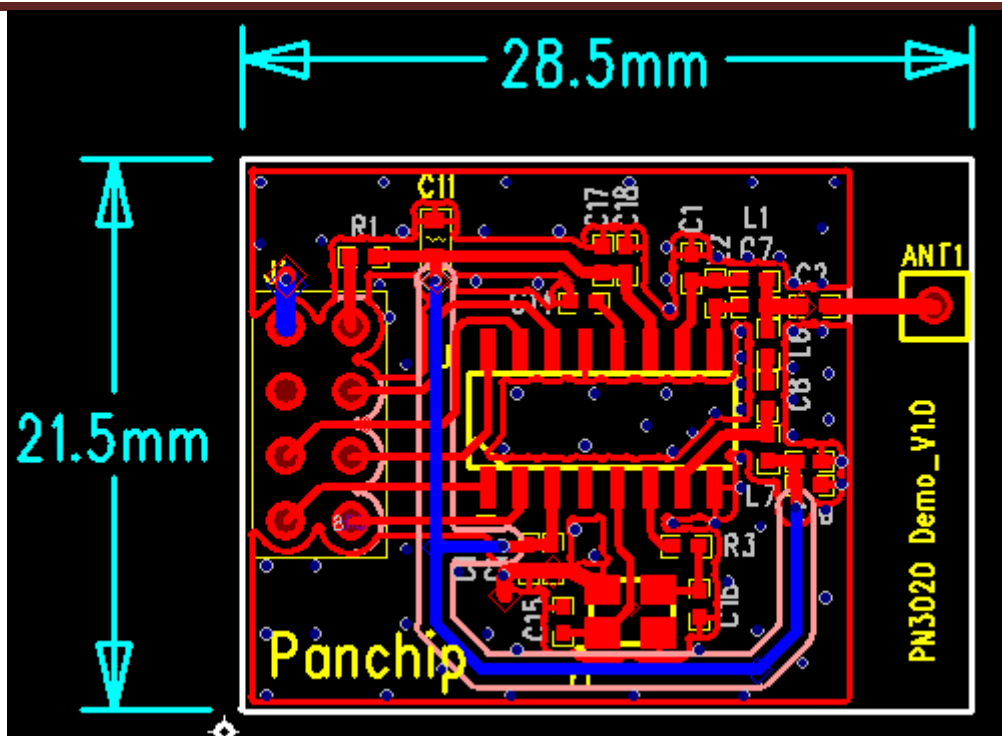


图 4 PAN3020 SOP16 封装 PCB 示例（不过安规）

### 三、天线设计

天线设计原理按照  $1/4$  波长最大辐射来实现。由于 Sub-1G 的波长较长，433M 对应的  $1/4$  波长是 173mm，在小型化的 PCB 尺寸空间内，印制板天线很难实现，即使实现辐射性能也会损耗严重，一般不推荐用印制板天线，可以考虑螺旋弹簧天线和陶瓷天线。

### 四、射频测试

本章节给出了 PAN3020 芯片几个重要参数详细测试方法，包括发射功率、发射频率精度、发射谐波和接收灵敏度测试。

准确评估射频芯片的性能测试通常会使用传导测试方式，需要将芯片与印制板天线断开，在馈点焊接开口缆。

射频测试需要以下的线缆和仪器：

（1）开口缆，带天线模组要进行射频测试需要在射频馈点地方断开天线，然后在射频馈点和地线分别焊接开口缆和其外屏蔽罩线；此外，灵敏度测试时解调器的输出通过复用 IRQ 和 MISO 两管脚输出 DATA 和 CLK，可以在两管脚处焊接开口缆转接；

（2）射频线缆，要求用专门的射频线缆，并且需要测试工作频率内的插入损耗，将该值补

得到测试结果；

(3) 两根带 SMB 转 SMA 线缆，用于灵敏度测试，将解调器的 DATA 和 CLK 输出接回到矢量信号发生器的 DATA 和 CLK 输入接口；

(4) 频谱分析仪，用于测试发射性能，测试 Sub-1G 载波信号，最高频率要求至少 1GHz；要测试 4 次谐波，最高频率至少 4GHz；

(5) 矢量信号发生器，用于测试接收灵敏度，支持的最高频率至少 1GHz，可以测试灵敏度，矢量信号发生器需要带有 BERT 测试模块，推荐仪器例如 E4438C。

## 4.1 单载波测试

单载波测试组网如图 8 所示。

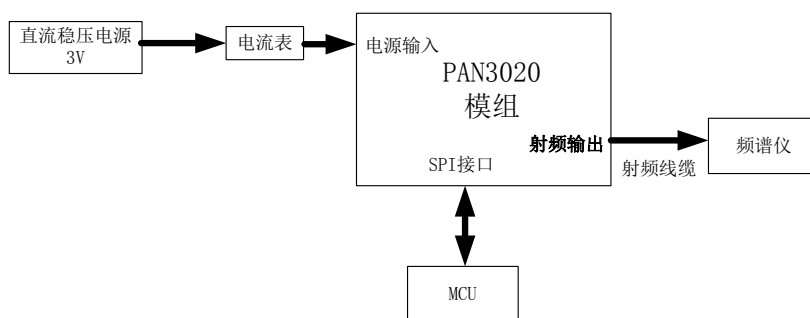


图 5 单载波测试

发射单载波的步骤如下所示：

- (1) PAN3020 的寄存器上电初始化，设置测试的频道，通信数据率，发射功率等，如下表所示；

表 4 PAN3020 上电初始化

操作说明	命令字	地址	写入值
Burst 通信模式（接收通道的自动应答使能）	001A AAAA（AAAA=5bit 寄存器地址）	0x01	0x00
接收通道使能		0x02	0x01
地址宽度设置		0x03	0x03
自动传输设置		0x04	0x00
频道小数设置		0x05	0x20
频道整数和通信速率设置		0x06	0x12
清状态寄存器		0x07	0x70





传输状态寄存器		0x08	0x00
配置接收 RX_ADDR_P0 地址		0x0A	0xCCCCCCCC
配置发送地址		0x10	0xCCCCCCCC
配置 RX payload 的数据长度		0x11	0x10
配置 RF_CAL3		0x18	0x01,0x08,0xD4,0x02,0x66
配置 DEMOD_CAL		0x19	0x01,0x69,0x48,0x44,0x8C
配置 RF_CAL2		0x1A	0xC8,0x1E,0x68,0x39,0xF6
配置 DEM_CAL2		0x1B	0x0B,0xE7,0x00,0x01
动态 PAYLOAD 长度不使能		0x1C	0x00
配置特征寄存器		0x1D	0x20
配置 RF_CAL		0x1E	0xC5,0xFF,0xFF,0x5F,0xD8
配置 BB_CAL		0x1F	0x3f,0xFC,0x1F,0x1F,0x04
清 FLUSH_TX	1110 0001		0x00
清 FLUSH_TX	1110 0010		0x00

(2) 按照表 5 所示的流程配置 PAN3020 进入单载波模式；

表 5: PAN3020 单载波流程

顺序	操作说明
1	CE_HIGH
2	配置 (config 寄存器 0x00 为 0E)
3	配置 BB_CAL 寄存器为 0x3F,0xFC,0x1F,0x1F,0x05
4	配置 Dem_CAL1 寄存器为 0xE1,0x69,0x48,0x44,0x8C
5	CE_LOW
6	配置 RF_CAL3 寄存器为 0x01, 0x08, 0xD4, 0x02, 0x64
7	配置 RF_CAL3 寄存器为 0x01, 0x08, 0xD4, 0x02, 0x66

(3) 设置频谱仪步骤 1, Central Freq=测试频道, SPAN=10MHz, Ref LEVEL=20dBm, Attenuation=Auto, RBW=Auto, 测试此时的输出功率和频率, 输出功率要加上线缆损耗; 根据读取的频率值, 微调晶振处电容可改变频偏。

(4) 设置频谱仪步骤 2, SPAN=Full Span, Ref LEVEL=20dBm, Attenuation=Auto, RBW=Auto; 检波方式 Det/Demod=PEAK; 测试此时各个谐波分量的大小;

(5) 对于不同厂家的频谱仪, 以上频谱仪设置每个功能名称可能会有差别, 以上的设置名称是参考 Agilent 仪器给出的。

## 4.2 接收灵敏度测试

接收灵敏度（Sensitivity）在这颗 PAN3020 的定义是指当接收误比特率（BER: Bit Error Rate）为 0.1% 时最小输入信号功率，灵敏度的测试方法有两种，其一为连续伪随机码测试，其二为指定帧格式数据包测试。

### 连续伪随机码测试：

信号源发送伪随机调制码，芯片配置成灵敏度测试模式，将接收解调器解调后的 DATA 和 CLK 通过复用 IRQ 和 MISO 管脚输出，送回到矢量信号发生器(信号源)E4438C 的 DATA 和 CLK 输入，通过信号发生器内部的 BERT 模块统计误码率 BER，测试组网如图 9 所示。

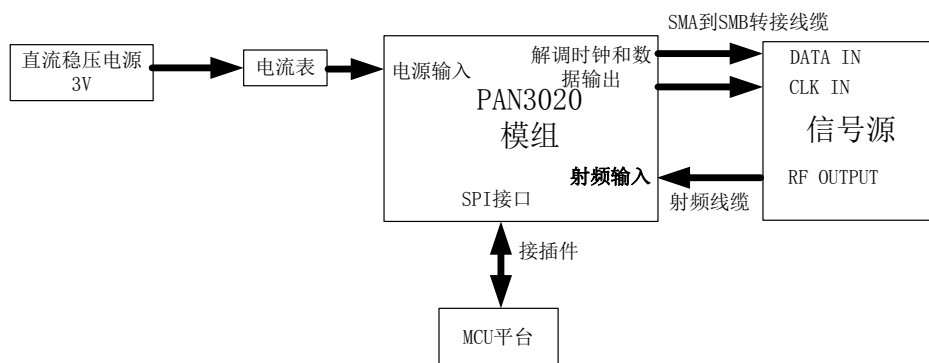


图 6 连续伪随机码的灵敏度测试平台

### 连续伪随机码的灵敏度测试方法：

- （1）上电初始化配置 PAN3020 的寄存器，设置测试的频道和通信数据率等，参考表 4 所示的初始化；
- （2）按照表 6 流程设置 PAN3020 为接收模式；

表 6：PAN3020 配置接收流程

顺序	操作说明
1	CE_LOW
2	配置（config 寄存器 0x00 为 0F）
3	延时 10ms
4	CE_HIGH
5	延时 150us
6	配置 RF_CAL3 寄存器为 0x01, 0x08, 0xD4, 0x02, 0x64



7	配置 RF_CAL3 寄存器为 0x01, 0x08, 0xD4, 0x02, 0x66
8	延时 2ms

(3) 设置芯片为连续伪随机码的灵敏度测试模式，REG19\_BIT7=0，REG19\_BIT6=1，REG19\_BIT5=1；

(4) 根据频谱仪测试到的接收 LO 泄漏载波频率，由于 PAN3020 的 LO 泄露较小大约在 -100dBm，频谱仪 preset 模式下无法直接看到 LO 泄露，需要将频谱仪的底噪设置低于 -110dBm 才能看到，根据测试到的频率计算要输入矢量信号发生器的射频信号频率；由于接收频率偏差会影响灵敏度测试，所以 Frf 频率需要根据载波泄漏的频率来做相应调整；

(5) 接收 LO 泄漏载波频率需要用频谱分析仪测试，测试框图同单载波测试框图一样，在芯片接收模式下，频谱仪设置为，Central Freq=配置频率-1MHz，SPAN=1MHz，Ref LEVEL=-50dBm，Attenuation=0，RBW=Auto；

(6) 按上图组网，设置矢量信号发生器 E4438C 如下，Input Frequency 输入射频频率，BEAT DATA 选 PN9，Filter 选 Gauss 且 BT=0.5，Symbol Rate 为 40/80/200/400Kbps，Modulation Type 为 2-Lvl FSK，Freq Dev 选 20KHz（40Kbps）、40KHz（80Kbps）、100KHz（200Kbps）、200KHz（400Kbps），Input Amplitude 为根据 0.1% BER 测试到的最低值；

(7) 设置 BERT 为 on，将 BER 测试模块打开，设置 BERT Trigger 为 Immediate；

(8) 根据 E4438C 统计的 BER 小于 0.1%时，信号源最低输入功率，再减去线缆损耗，得到的值就是接收灵敏度。

#### 指定帧格式数据包测试：

信号源按照指定的帧格式发送数据包，MCU 统计实际接收的帧数，组网下图所示，根据发送的帧数与接收的帧数计算出误帧率 PER，再根据以下公式把 0.1% 误码率 BER 换算到对应的误帧率要求，

$$PER=1 - ((1 - BER) ^ N)$$

公式中的 N 为每个包的总 bit 数，例如每个包的总 bit 数为 500，那么 0.1% 的 BER 对应的 PER 为 39%。

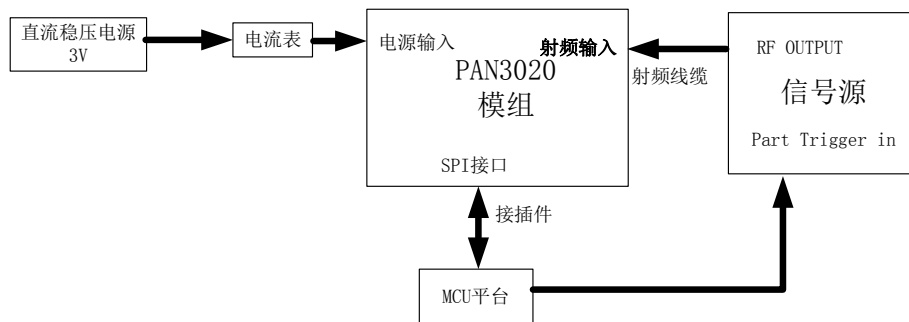


图 7 指定帧格式数据包测试平台

#### 指定帧格式数据包测试步骤

(1) 上电初始化配置 PAN3020 的寄存器，设置测试的频道和通信数据率，payload 长度和接收地址等，参考表 4 所示的上电初始化流程；

(2) 按照表 7 设置 PAN3020 为接收模式；

表 7：PAN3020 配置接收流程

顺序	操作说明
1	CE_LOW
2	配置 (config 寄存器 0x00 为 0F)
3	延时 10ms
4	CE_HIGH
5	延时 150us
6	配置 RF_CAL3 寄存器为 0x01, 0x08, 0xD4, 0x02, 0x64
7	配置 RF_CAL3 寄存器为 0x01, 0x08, 0xD4, 0x02, 0x66
8	延时 2ms

(3) 根据频谱仪测试到的接收 LO 泄漏载波频率，计算要输入矢量信号发生器的射频信号频率；由于接收频率偏差会影响灵敏度测试，所以 Frf 频率需要根据载波泄漏的频率来做相应调整；

(4) 接收 LO 泄漏载波频率需要用频谱分析仪测试，测试框图同单载波测试框图一样，在芯片接收模式下，频谱仪设置为，Central Freq=配置频率-1MHz，SPAN=1MHz，Ref LEVEL=-50dBm，Attenuation=0，RBW=Auto；

(5) 重新按照指定帧格式数据包测试平台组网，设置矢量信号发生器 E4438C 如下，Input

Frequency 输入射频频率, BEAT DATA 选择自定义, 按照帧格式输入: 前导码 (0X710F55) +地址 (例如, 5 字节 0XCC) +payload (例如此处输入发送 payload 为 32 字节 0X55, 实际 payload 是 32 字节 0XAA, 发送 payload 与实际 payload 的每字节高低位顺序反方向)+CRC(2 字节, DB12 算法); Filter 选 Gauss 且 BT=0.5, Symbol Rate 为 40/80/200/400Kbps, Modulation Type 为 2-Lvl FSK, Freq Dev 选 20KHz (40Kbps)、40KHz (80Kbps)、100KHz (200Kbps)、200KHz (400Kbps), Input Amplitude 为根据 0.1% BER 换算到 PER 的值而测试到的最低功率值, Pattern Trigger 为 Single, Trigger Source 为 EXT, 触发信号模式为上升沿触发, 通过 MCU 的 IO 引脚给出该上升沿控制发送帧数, 要求发送的帧数必须大于 200 帧, 根据接收帧数情况, 得到最低输入功率, 减去线缆损耗, 得到的值就是指定帧格式数据包接收灵敏度;

(6) 接收端的 RX\_FIFO 正确接收一帧数据, 接收数据中断 “RX\_DR” 都会被置 0, 这时需要读 FIFO 或清 FIFO, 清中断, 写接收数据中断 “RX\_DR” 为 1, 重新等待接收下一帧的数据;

(7) 判断接收成功可以通过, 硬件查询 IRQ 管脚是否为低电平或者定期查询状态寄存器的 RX\_DR 位是否为 1。

## 4.3 传输线连接的通信测试

让一端做发射, 另一端做接收, 信号传输线连接通过衰减器, 通过控制衰减器的衰减分贝数大小来控制丢包率。当丢包率达到等效误码率的计算值时, 记录此时的衰减量, 补偿连接线插入损耗值后可以计算信号的衰减值, 由该值可以计算出等效通信距离。传输线连接的测试平台见图 11 所示。

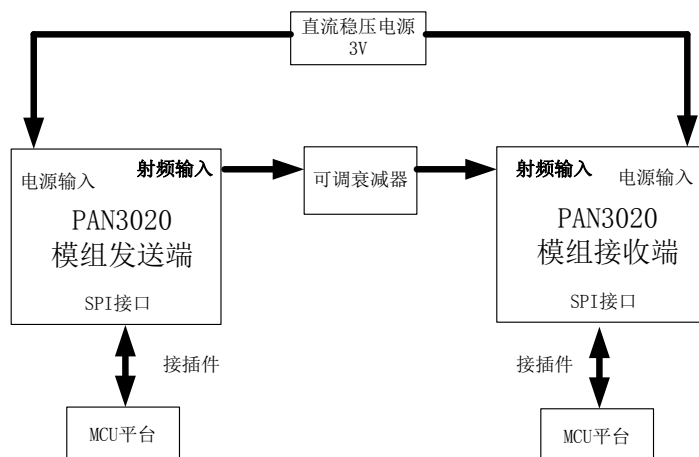


图 8 传输线连接的测试平台

传输线连接的测试步骤：

- （1）接收端配置为接收模式，发送端配置成发送模式，必须保证通信频道、地址、数据率、数据长度、CRC 设置、不带 ACK 和不带自动重传方式等的设置收发一致；
- （2）每收到并读取一帧数据，需要清除接收 RX\_DS 中断并清空接收 FIFO；每发送一帧之前需要清空发送 FIFO 并且写入 payload，发出一帧之后需要清除 TX\_DR 中断；
- （3）重复以上步骤，直到完成指定帧数的发送，接收端的 MCU 将收到的有效帧数上报；
- （4）统计接收端收到正确的帧数，去调整可调衰减器的衰减量，在接收到正确的帧数等效于 0.1% BER 时，记录此时的衰减量。

## 4.4 无线通信测试

基本等同于 4.3 节的测试方法，仅将传输线去除，改为收发两边都用天线方式，测试通信距离代替传输线连接时的衰减器测试。

## 五、应用异常分析

### 5.1 芯片管脚测试情况和芯片工作状态的调试

如果 PAN3020 不能正常工作，首先要排除硬件问题，如焊接是否完整，外围元器件是否正确完备。可以根据 PAN3020 的几个管脚测试情况并结合芯片工作状态，来做初步判断。

表 8 芯片管脚在各工作状态的情况

芯片管脚 工作状态	XC1	XC2
休眠模式	0V	0V
待机模式-I	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V
待机模式-II	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V
接收模式	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V
发射模式	16MHz 正弦波 直流 0.7V VPP=0.6V	16MHz 正弦波 直流 0.7V VPP=0.6V

可按照以下步骤快速判断硬件问题：

(1) 通过目测来检查焊接无短路和虚焊。判断短接的方法：用万用表欧姆档测量相邻的管脚是否阻抗小于 100ohm；判断虚焊的方法：用万用表二极管档测量各个管脚对地的二极管特性，地接正极，管脚接负极，正常的值应该在 0.3~0.8，如果虚焊或者 ESD 打坏，显示

OPEN 或超过 1 的值。

(2) 示波器查看晶振是正常工作，如果晶振不起振时，可以适当减小与晶振连接的并联到地的电容容值。16MHz 晶振需要选用  $Q$  值较高的、驱动功率较低的、需要的并联到地的电容较小的、批量一致性好的、温度变化率低的， $Q$  值较高、驱动功率较低、需要的并联到地的电容较小的晶振，可以使得芯片内部驱动晶振的电流较小，从而更易起振并且晶振谐波信号较低。每一次更换晶振后，与晶振连接的并联到地的电容容值需要微调一下，保证频率准确。 $Q = f_0 / (f_2 - f_1)$ ，由此可见同样频率的晶振，品质因素高、并联电容小的晶振需要的驱动功率较低。

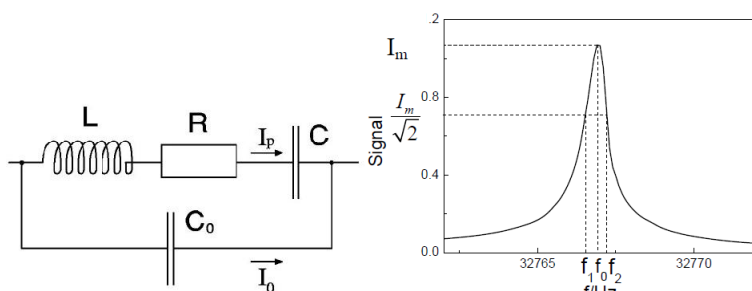


图 9 晶振模型和晶振共振曲线示意图

(3) 查看芯片管脚和匹配电路部分是否焊接正确。

(4) 查看软件的配置是否正确。

## 5.2 单载波调试

单载波发射是 PAN3020 的一种能够集中反映硬件是否已完备的测试模式，以下是准备进入单载波调试的步骤：

(1) 检查芯片的 SPI 命令读写是否正常；写入各寄存器中能 R/W 的寄存器，然后再读出来，如果写入和读出一致，说明 SPI 读写正常；

(2) 如果 SPI 读写不正常，需要用示波器或逻辑分析仪查看读写寄存器的波形，检查 SPI 四根线的电平转换是否正常，发送命令或者数据的波形是否与代码设想的波形一样；

(3) 部分 MCU 是采用普通 I/O 口的软件模拟 SPI 方式，需要检查 SPI 四线的采样和保持时间是否符合 SPI 规范，MCU 支持单步调试的可以配合 SPI 波形单步跟踪查验代码；

(4) 检查 MCU 初始化配置，尤其是引脚的输入输出定义；  
检查软件实现是否正常；

(5) 检查 MCU 软件实现是否正常，与提供的参考代码对比，尤其要关注各寄存器设置是否有差异；



以下是进入发送单载波后的调试步骤：

(1) 用频谱仪检测频谱上在 Sub-1G 频段是否有大的功率信号出现。如果没有，说明发射通道不通，需要检测焊接和软件等方面的问题；如果在 Sub-1G 频段看到有大功率的信号，说明发射通道基本 ready；

(2) 检查单载波频谱是否正常锁定，按频谱仪的 PEAK Search 键，并将单载波峰值频率移到频谱仪的中心频率，设置频谱仪的 SPAN 为 1MHz；如果检测到的频率与软件写入的频道基本一致（差异±500KHz 以内），而且频谱就是单一的一根，不会来回抖动或者是很宽乱跳的频谱，说明单载波正常锁定。如果单载波不能锁定，出现手摸天线恢复正常等现象，微调前端匹配值可恢复正常；

(3) 单载波锁定频率精度测试，频谱仪 SPAN 设置为 1MHz，读取此时的载波频率，计算实测频率与理论频率偏差，要求中心频率偏差小于 5KHz，对于 10ppm 的晶体，批量下的最大频率偏差，比如 433M 频段为  $433\text{MHz} \times 10\text{ppm} = 4.3\text{KHz}$ 。如果是个别调试板出现频率偏差较大，建议更换晶振；如果是大部分量产板都出现中心频率偏差较大，建议更改与晶振连接的两个外围电容的容值，单载波频率偏高时增大电容值，单载波频率偏低时减小电容值；如果以上两种方法操作没有效果，可能需要更换晶振；

(4) 可以测试单载波相位噪声（频谱仪需要有测试相位噪声的功能模块），在偏移中心频率 1KHz、10KHz、100KHz 和 1MHz 地方分别要求测试相位噪声低于 -80dBc/Hz、-80dBc/Hz、-90dBc/Hz 和 -110dBc/Hz，如果测试结果比以上数据差较多，需要定位晶振相关的管脚和外围电路是否问题，必要时需要更换另一种晶振；

(5) 单载波杂散测试，将频谱仪 SPAN 设置为 2MHz，观测单载波的两边的 SPUR 是否都小于 20dBc，小于 20dBc 为正常；异常时需要检查芯片的电源线和地线是否存在纹波或者毛刺杂波；

(6) 电源线/地线检查，示波器设置成 AC Coupled，参考地线连在待测 PCB 板的总输入地线处，如果电源线或者地线的噪声峰峰值小于 20mv，说明电源线/地线正常；反之异常，需要找到干扰源，一般可以通过稳压源外灌电源或增加滤波电容等方法来分析；

(7) 检查射频匹配电路和天线是否正常，目测射频匹配电路和天线部分是否与提供的参考电路完全相同，包括元器件值、PCB 版图和走线长度和周围覆地。测试天线贴近情况下的无线辐射功率或者开口缆连 SMA 转接头的传导输出功率，如果天线辐射功率小于设定值 15dB 以上或者传导输出功率小于设定值 3dB 以上，需要重新匹配。



## 5.3 接收本振泄露信号的调试

接收端需要检验接收本振泄漏信号是否正常。

(1) 接收本振泄漏信号是芯片内部载波信号耦合至芯片外的，从天线处用 SMA 转接头连接测试到泄漏信号在-90~-110dBm，对通信性能没有影响，可以通过接收本振判断接收通道是否工作正常，接收本振的频率计算按照以下公式为， $F_{lo} = (\text{频道} - 1\text{MHz})$ ；

(2) 观测频谱仪是否有信号，如果有信号而且频率与上面计算的频率较接近，幅度值差不多，说明接收通道是正常的；同时 PEAK Search 到本振泄露频率，设置为中心频率，SPAN=1MHz，观测到信号频谱是单一且稳定的一根单频载波，说明接收本振锁定；反之接收本振没有锁定；

(3) 接收本振锁定频率精度测试，PEAK Search 到本振泄露频率，设置为中心频率，SPAN=1MHz，测试本振泄漏的频率，按照晶体 10ppm 的要求，本振泄漏载波的中心频率偏差不能超过 5KHz。